Inhaltsverzeichnis

Zusammenfassung

In der vorliegenden Staatsexamensarbeit wurde das Verhalten eines Standard C-MOS Prozesses bei Temperatur- und Strahlungseinfluß untersucht. Hierbei handelte es sich um einen in dem AMS 1,2 μm C-MOS Prozess (CAE) hergestelltes komplementäres MOSFET-Paar mit einem W/L von 946,2 μm/ 1,2 μm. Um das Temperaturverhalten dieses MOSFET-Paares zu analysieren wurde die Veränderung seiner Schwellenspannung V_T (Thresholdspannung), der Steilheit $\beta/2n$ und des Kanallängenmodulationskoeffizienten λ in Abhängigkeit von der Temperatur gemessen. Die Ergebnisse wurden mit den Angaben des Prozessherstellers (AMS) und dem Simulationsprogramm *SpectreS* verglichen. Zur Untersuchung des Verhaltens bezüglich Bestrahlung wurde diese mit einer Cs^{137}-Quelle in der Kopfklinik der Universität Heidelberg durchgeführt und das Verhalten des MOSFET-Paares wieder anhand der Veränderung der oben angegebenen Parameter betrachtet.

Das Verhalten des n- und p-MOSFETs bzgl. Temperatur

Zur Bestimmung des Temperaturverhaltens wurden die Ein- und Ausgangskennlinien von zwei p- und n-MOSFETs bei verschiedenen Temperaturen aufgenommen. Es konnte rein qualitativ eine Übereinstimmung mit dem Simulationsprogramm *Spectre S* festgestellt werde.

Die Thresholdspannung

Für die Thresholdspannung ergab sich folgender Zusammenhang:

$$V_T(T) = V_T(T_0) + T_{CV}(T - T_0) \tag{0.1}$$

Hierbei ist $V_T(T_0)$ die Thresholdspannungen bei Zimmertemperatur.
Für den Temperaturkoeffizienten T_{CV} wurden folgende Werte bestimmt:

$T_{CV} = -1.36 mV/K \pm 0.01$ (n-MOSFET) und $T_{CV} = 1.97 mV/K \pm 0.11$ (p-MOSFET)

Die Werte für $V_T(T_0)$ lagen im von AMS angegebenen Bereich der Prozessparameter [ams]. Die Ergebnisse für den Temperaturkoeffizienten T_{CV} wichen teilweise bis zu 15% von den Angaben von AMS ab.

Der Gain-Faktor β, bzw. die Steilheit $\beta/2n$

Der von AMS angegebene Zusammenhang zwischen β und der Temperatur konnte bestätigt werden. Für die folgende Gleichung konnten die Parameter ermittelt und der Temperaturexponent β_{ex} mit den Angaben von AMS verglichen werden.

$$\frac{\beta(T)}{2n} = \frac{\beta(T_0)}{2n}(\frac{1}{T_0})^{\beta_{ex}} T^{\beta_{ex}} \tag{0.2}$$

Hierbei wurden folgende Werte für den Temperaturkoeffizienten bestimmt:

$\beta_{ex} = -1.57 \pm 0.05$ (n-MOSFET) und $\beta_{ex} = -1.54 \pm 0.05$(p-MOSFET)

Der Kanallängenmodulationskoeffizient λ

Über das Verhalten des Kanallängenmodulationskoeffizienten λ bezüglich Temperatureinfluß existieren von AMS keine Angaben. Es konnte hier eine lineare Abhängigkeit festgestellt werden. Hierzu wurde λ anhand der jeweiligen Augangskennlinien ($I_{ds}(V_{ds})$) bei einer Gatespannung von 2V (n-MOSFET) bzw. -3V (p-MOSFET) bestimmt und über die Temperatur aufgetragen. Folgender Zusammenhang wurde festgestellt:

$$\lambda(T) = \lambda(T_0) + \alpha(T - T_0) \tag{0.3}$$

Hierbei ist $\lambda(T_0)$ der Koeffizient bei $T_0 = 300K \approx 27°C$,
$\alpha = 0.499E - 4 \pm 0.050E - 4[1/VK]$ (n-MOSFET) und
$\alpha = 0.701E - 4 \pm 0.052E - 4[1/VK]$ (p-MOSFET)

Das Verhalten des n- und p-MOSFETs bzgl. Bestrahlung

Zur Messung des Verhaltens des C-MOS Prozesses in Abhängigkeit von Bestrahlung wurden drei MOSFET-Paare derselben Bauart wie die oben erwähnten sechs mal, jeweils mit einer Strahlungsdosis von 500 Gy bestrahlt und daran anschließend deren Kennlinien gemessen. Folgendes wurde dabei festgestellt: Die Änderungen im Verhalten von n- und p-MOSFETs infolge von Bestrahlung zeigen sich in der Verschiebung der Thresholdspannung V_T, in einer Verminderung der Steilheit $\beta/2n$ und auch in der Veränderung des Kanallängenmodulationkoeffizienten λ.

Die Thresholdspannung

Das Verhalten der Thresholdspannung differiert wesentlich zwischen n- und p-MOSFET.

Der n-MOSFET

Beim n-MOSFET wirkt sich die Folge von Bestrahlung, das ist einerseits die Bildung von positiver Oxidladung im Gateoxid ($\Rightarrow$ negative Verschiebung von V_T) und andererseits die Entstehung von Grenzflächenzuständen an der $Si{-}SiO_2$-Übergangsschicht ($\Rightarrow$ positive Verschiebung), gegensätzlich aus. Die Überlagerung dieser beiden Phänomene, die augenscheinlich auch nicht bei jedem MOSFET im gleichen Verhältnis auftreten (siehe Kap.7.2), ist Ursache dafür, daß es nicht möglich war eine allgemeine Formel für den n-MOSFET bezüglich des Verhaltens der Thresholdspannung bei Bestrahlung anzugeben.

Der p-MOSFET

Beim p-MOSFET, bei dem die Entstehung von Oxidladungen und Grenzflächenzuständen beidesmal zu einer positiven Verschiebung der Thresholdspannung führt, ist die daraus resultierende Abhängigkeit so deutlich daß man eine Gesetzmäßigkeit bestimmen kann. Folgender Zusammenhang ergab sich für die Abhängigkeit der Thresholdspannung des p-MOSFET V_{Tp} von der Bestrahlungsdosis D:

$$V_{Tp}(D) = V_T(0) + \delta_p D^{\epsilon_p} \tag{0.4}$$

Hierbei wurden für $V_T(0)$, δ_p, und ϵ_p folgende Werte ermittelt:

$V_T(0) = -0.539 \pm 0.036[V]$
$\delta_p = -0.464E - 2 \pm 0.104E - 2[V/Gy^{\epsilon_p}]$
$\epsilon_p = -0.620 \pm 0.013$

Die Steilheit $\beta/2n$

Nach [Fall] besteht folgender funktionale Zusammenhang zwischen Beweglichkeit μ und der Bestrahlungsdosis D:

$$\mu = \frac{\mu_0}{1 + \alpha D^{2/3}} \tag{0.5}$$

Um diesen Zusammenhang zu überprüfen, wurden die Kehrwerte der aus den Messungen entnommenen Steilheit

$$\beta/2n = \frac{\mu}{2n}\frac{\epsilon_o \epsilon_{ox}}{t_{ox}}\frac{W}{L}$$

gebildet und über die Dosis D aufgetragen.
Dabei wurde folgender Zusammenhang zwischen der Steilheit $\beta/2n$ und der Bestrahlungdosis ermittelt und somit die Angaben von [Fall] bestätigt:
Es gilt:

$$\beta/2n = \frac{(\beta/2n)(0)}{1 + \alpha D^{2/3}} \tag{0.6}$$

Wobei:
$\alpha_n = 0.579E - 2 \pm 0.69E - 3[\frac{1}{Gy^{2/3}}]$ (n-MOSFET) und
$\alpha_p = 0.300E - 2 \pm 0.28E - 3[\frac{1}{Gy^{2/3}}]$ (p-MOSFET)

Hierbei fiel auf,anhand der Werte von α, daß die Steilheit des p-MOSFETs etwa halb so anfällig gegenüber einer Zunahme der Bestrahlungsdosis ist, wie die des n-MOSFET.

Der Kanallängenmodulationskoeffizient λ

Es wurde die Veränderung des Kanallängenmodulationskoeffizient λ bezüglich Bestrahlung untersucht. Hierzu wurde λ anhand der Steigung der Ausgangskennlinien bei einer Gatespannnung von $+2V$ bzw.$-2V$ beim n- bzw. p-MOSFET ermittelt und über der Bestrahlungsdosis D aufgetragen. Die Abhängigkeit des Koeffizienten λ von der Bestrahlungsdosis erwies sich als linear und es konnte folgender Zusammenhang bestimmt werden:

$$\lambda(D) = \lambda(0) + l_\lambda D \tag{0.7}$$

hierbei betragen die Werte vonl_λ: $l_\lambda = 0.818E - 5 \pm 0.937E - 7[1/VGy]$ (n-MOSFET) und
$l_\lambda = 0.277E - 4 \pm 0.658E - 5[1/VGy]$ (p-MOSFET)
Der Kanallängenmodulationskoeffizient λ und somit die Steigung der Ausgangskennlinie nimmt mit der Strahlungsdosis zu. Besonders auffallend ist, daß die Zunahme dieses Anstieges bei dem p-MOSFET um über das dreifache stärker ist.

Das Annealing

Zur Beobachtung des Ausheilens (*Annealing*), damit ist eine bleibende Rückentwicklung, der durch Bestrahlung hervorgerufenen Schäden gemeint, wurden die drei bestrahlten Chips unterschiedlichen äußeren Bedingungen ausgesetzt. Als Ergebnis wurde folgendes festgestellt: Die Rückbildung von Oxidladungen wird besonders durch höhere Temperaturen forciert, während bei angelegter Spannung die Rückbildung von Grenzflächenzuständen unterstützt wird.

Abschließend kann gesagt werden, daß das Themengebiet der Bestrahlung von C-MOS Prozessen sich auch im Zusammenhang dieser Untersuchungen als sehr komplex erwies, da die Auswirkung von ionisierender Strahlung auf diese Bauteile von vielen verschiedenen Parametern abhängt, auf die in dieser Arbeit aus zeitlichen Gründen nicht eingegangen werden konnte. Z.B. wäre es sicher interessant Prozesse unterschiedlicher Bauart z.B. mit verschiedenem W/L und unterschiedlicher Oxiddicke in ihrem Verhalten bzgl. Bestrahlung miteinander zu vergleichen, da auch diese Parameter für ein unterschiedliches Verhalten der C-MOS Prozesse bzgl. Bestrahlung verantwortlich sind [Ns].

Kapitel 1

Einleitung

In der vorliegenden Staatsexamensarbeit wurde das Verhalten eines Standard C-MOS Prozesses bei Temperatur- und Strahlungseinfluß untersucht. Hierbei handelte es sich im speziellen um ein im AMS-CAE Prozess (*double metal double poly* C-MOS-Prozess mit einer minimalen Gatelänge von 1,2μm) hergestelltes komplementäres MOS-FET Transistorpaar. Die Untersuchungen wurden im ASIC-Labor Heidelberg durchgeführt. Das Asic-Labor Heidelberg ist eine Kollaboration des Max-Planck-Institutes für Kernphysik, des Institutes für Hochenergiephysik und des Physikalischen Institutes der Universität Heidelberg. Der Schwerpunkt der Aktivitäten liegt in der Chipentwicklung für die Hochenergiephysik, im speziellen für die Experimente Hera-B, Atlas und H1.
Hera-B ist ein Experiment zum Nachweis der CP-Verletzung im System der B-Mesonen. Protonen des Hera Speicherringes (DESY, Hamburg) prallen auf ein festes Target. Die Reaktionsprodukte werden in einem Detektor nachgewiesen.

In Heidelberg wird im Max-Planck-Institut für Kernphysik (MPIK) der Siliziumvertexdetektor, der sich als erste Detektorkomponente hinter dem Target befindet und im Physikalischen Institut (PI) die MSGCs (Mikrostreifen-Gaskammern) des Inner-Tracker Detektors, welche entlang der Strahlachse über die gesamte Detektorlänge verteilt sind, entwickelt (siehe 1.1). Ein Auslesesystem zur Auslese dieser beiden Detektorkomponenten wird im Asic-Labor entwickelt.

Im Siliziumvertexdetektor werden durch die einfallenden ionisierenden Teilchen Ladungssignale erzeugt 1.2. Diese fließen an den streifenförmigen Elektroden vom Detektor zum Verstärkerchip Helix, der die Ladungssignale aufnimmt und verstärkt. Wegen des geringen Streifenabstandes von 50μm müssen die Verstärkereingänge ähnlich eng beieinander liegen. Innerhalb des Chips wandelt ein Verstärker die Ladungssignale zuerst in Spannungssignale um, die durch eine anschließende Filterschaltung in kurze und rauscharme Pulse umgewandelt werden. Eine sogenannte *Pipeline* speichert diese Pulse zwischen. Ein Multiplexer als letzte Chipkomponente faßt die 128 Verstärkerkanäle eines Chips zusammen und schickt die Pulse auf einer einzigen seriellen Leitung an ein nachfolgendes Prozessorboard.
Aufgrund seiner Lage (nahe der Strahlachse) ist der HELIX-Chip vermehrt Strahlung und (trotz Kühlung) Temperaturschwankungen ausgesetzt. Um nun das Verhalten des Chips aufgrund dieser Einflüsse besser zu verstehen und gegebenenfalls Maßnahmen zum Ausgleich eventueller Schäden ergreifen zu können, wurde in der vorliegenden Arbeit das Verhalten eines C-MOS Transistors, dem kleinsten Bestandteil des Chips, bezüglich dieser Einflüsse untersucht.
Die Arbeit teilt sich in folgende Abschnitte: Das nächste Kapitel enthält allgemeine Grundlagen über MOS-Feldeffekt-Transistoren. Im Kapitel 3 wird die Temperaturabhängigkeit von C-MOS Transistoren beschrieben, die Auswirkungen von ionisierender Strahlung auf MOS-Strukturen und ihr "Ausheilen" (*Annealing*) nach erfolgter Bestrahlung, sowie der *Hot Carrier* Effekt, welcher durch Stoßionisation im Kanal des Transistors verursacht wird. In den darauffolgenden beiden Kapiteln befindet sich die Beschreibung des Versuchsaufbaus für die Temperaturmessungen (Kapitel 4) und

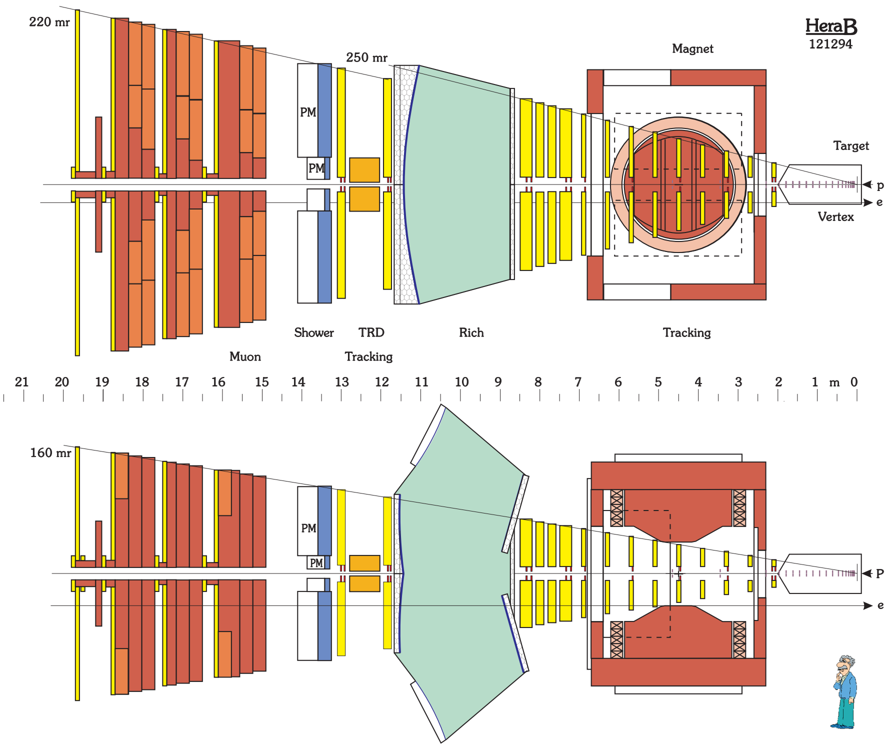


Abbildung 1.1: Schematisches Schnittbild des Hera-B Detektors

für die Messungen an den bestrahlten Chips, sowie eine Beschreibung der Bestrahlungsapparatur (Kapitel 5). In den daran anschließenden Kapiteln werden die Meßergebnisse zur Temperaturmessung (Kapitel 6) und der Bestrahlung (Kapitel 7) dargestellt und beurteilt. Im 8.Kapitel werden die Meßergebnisse über ein anschließendes *Annealing* wiedergegeben und qualitativ bewertet.

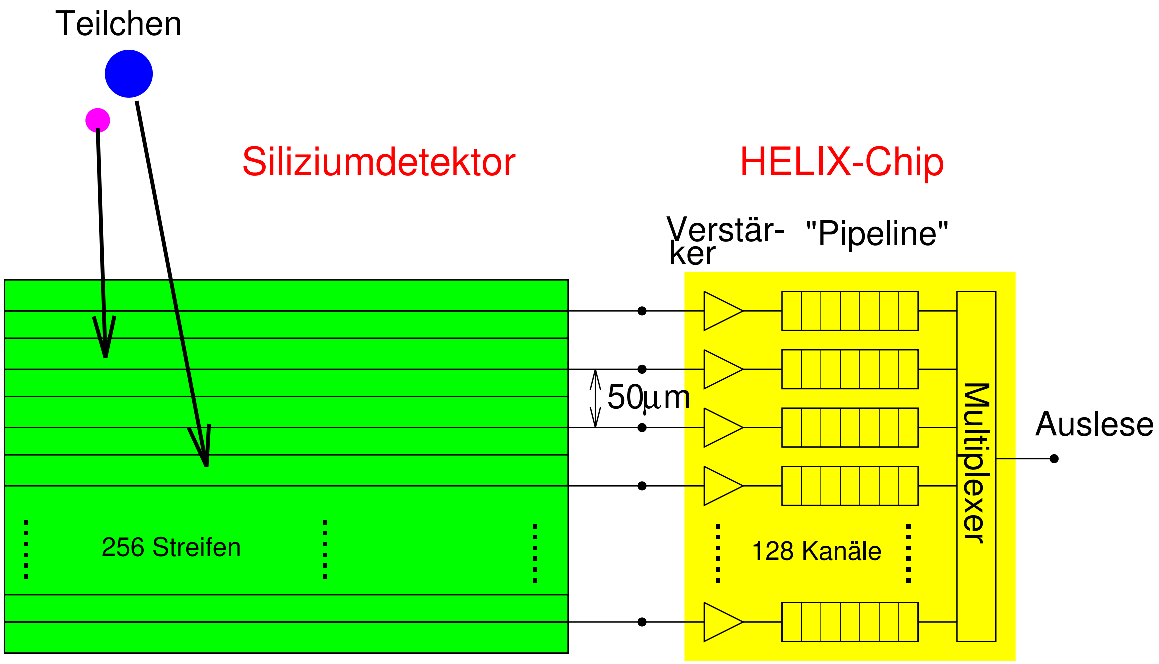


Abbildung 1.2: der Siliziumstreifendetektor

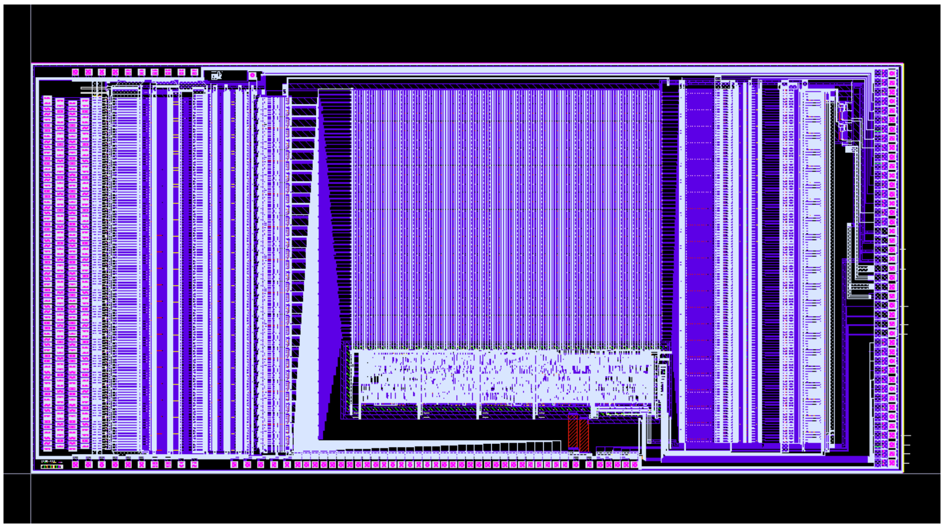


Abbildung 1.3: Der HELIX128 Chip. Grundelement der Mikroelektronik ist der Transistor. Auf dem HELIX-Chip befinden sich ca 70000 Transistoren.

Kapitel 2

MOS-Technologie

2.1 Der MOSFET

Die MOS(Metall-Oxid-Semiconductor)-Technologie ist neben der bipolaren die verbreiteste Technologie zur Herstellung integrierter Schaltungen. Ihr Grundbaustein ist der MOS-Feldeffekttransistor [AnJ]. Die Leitfähigkeit von Feldeffekttransistoren (FET) wird von einem elektrischen Feld gesteuert, das bei Anlegen einer Spannung an eine Kapazität entsteht. Besteht das Dielektrikum dieser Kapazität aus der Verarmungszone eines in Sperrichtung gepolten pn-Übergangs, so handelt es sich um einen Sperrschicht-FET (*Junction FET*, JFET), wird sie aus einer Oxidschicht gebildet, so handelt es sich um einen MOSFET.

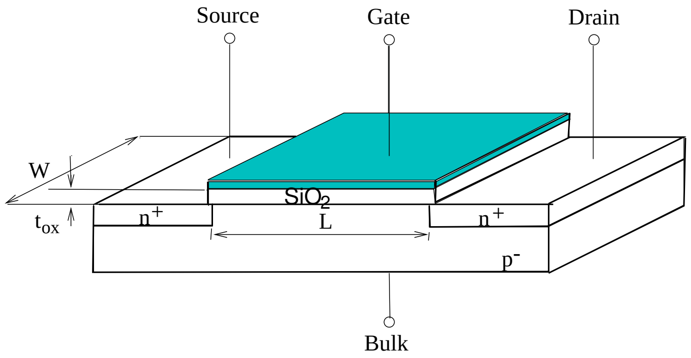


Abbildung 2.1: Querschnitt durch einen n-MOSFET

Wir unterscheiden n- und p-Kanal MOSFETs. Ein n-Kanal-MOSFET besteht aus einer Metall-Oxid-Silizium-Schichtstruktur und zwei angrenzenden Diffusionsgebieten hoher n-Dotierung, der sogenannten *Source* und dem *Drain*. Siehe Abb 2.1. Anstelle der Metallage wird heute meist eine Polysiliziumschicht verwendet, die als *Gate* bezeichnet wird. Das Halbleitersubstrat besteht aus schwach p-dotiertem Silizium, das ebenfalls einen Anschluß besitzt (*Bulk*). Ein p-Kanal-MOSFET unterscheidet sich von dem obigen n-Kanal-Typ dadurch, daß Drain und Source hier p-dotiert sind und das Substrat aus n-dotiertem Silizium besteht. Gegenstand meiner Untersuchung ist der

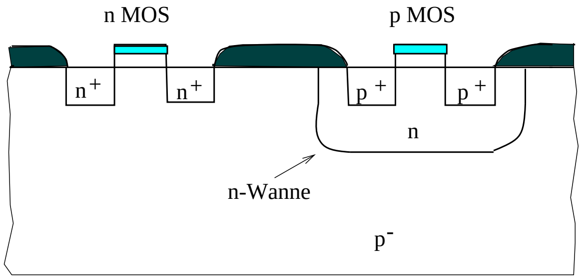


Abbildung 2.2: Querschnitt durch einen C-MOSFET

CMOS-Prozess (C=Complementary). Dies ist ein Prozess, der sowohl n- als auch p-Kanal-FETs auf dem gleichen Substrat erlaubt. Das wird durch sogenannte *Wannen* (*wells*) ermöglicht. Wird z.B. p-dotiertes Silizium als Substrat verwendet, dann muß der p-MOSFET in eine n-dotierte *Wanne* gebettet werden (Siehe Abb. 2.2). Charakteristische Parameter eines MOS-Transistors sind die Weite W und die Länge L des Kanals, ebenso wie die Dicke t_{ox} der Oxidschicht, welche das Gate und den Kanal trennen. Die minimalen Werte von W und L sind durch das Auflösungsvermögen des Lithographieprozesses beschränkt und haben bei heutigen C-MOS Prozessen Werte von 0.35 μm bis 2μm, und die Werte der Oxiddicke t_{ox} bewegen sich zwischen 100 Åund 300 Å. Die Tiefe der Diffusionsgebiete von Drain und Source variiert von 0.3μm bis 0.6μm.
Zum besseren Verständnis des Verhaltens eines MOSFET ist die Energiebandtheorie und ihre Anwendung auf den MOS-Transistor von Nutzen. Aus diesem Grunde folgt zunächst eine kurze Einführung über die Struktur des Si-Atoms und des Energiebandmodells [Veen].

2.2 Struktur eines Si-Atoms, Energiebandmodell

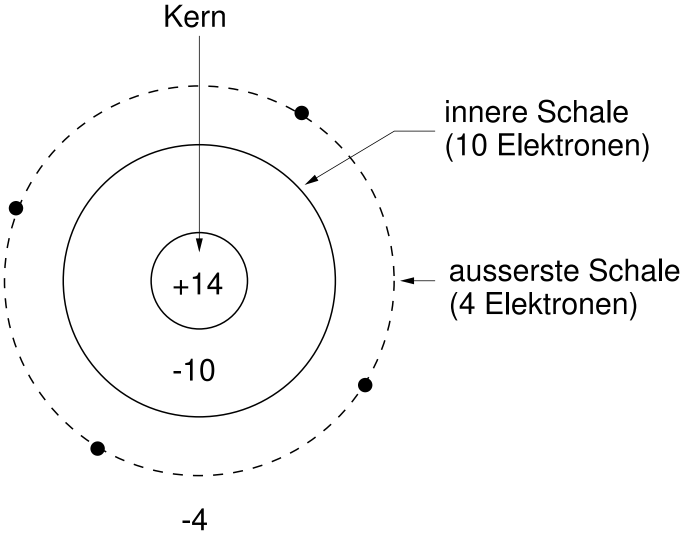


Abbildung 2.3: Struktur eines freien Si-Atoms

Abbildung 2.3 stellt ein Silizium-Atom dar. Es enthält einen Kern mit 14 Protonen und 14 Neutronen, eine innere Hülle mit 10 Elektronen und eine äußere mit 4 Elektronen.

Die Elektronen in einem Atom besitzen bestimmte Energieniveaus. Diese Energieniveaus sind in Energiebänder aufgeteilt, welche wiederum durch Energielücken (unerlaubte Zustände der Elektronenenergie) getrennt sind. Die Energiebänder, welche zu den Elektronen der äußersten Schale eines Atoms gehören nennt man Valenz- und Leitungsbänder. Die Valenzelektronen bestimmen das physikalische und chemische Verhalten eines Materials.

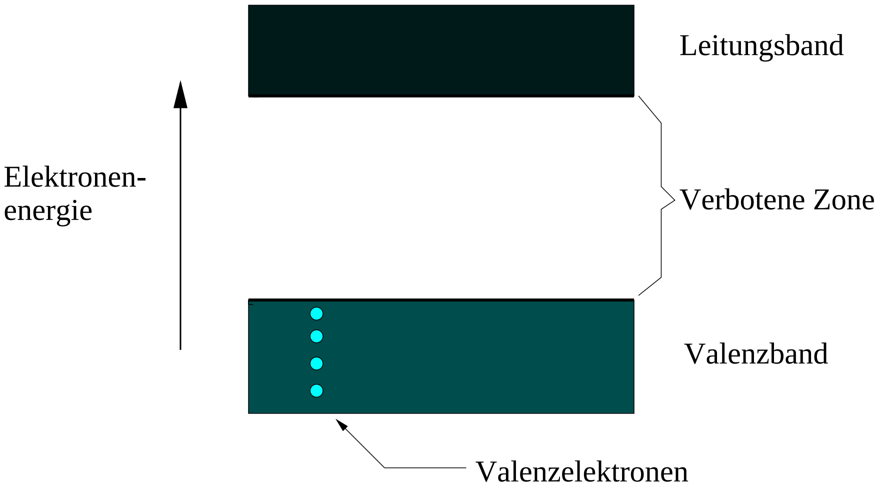


Abbildung 2.4: Schematische Darstellung eines Elektronen-Energiebandes in einem typischen Festkörper

Die vier Elektronen in der äußeren Hülle eines Si-Atoms befinden sich im Valenzband des Materials.

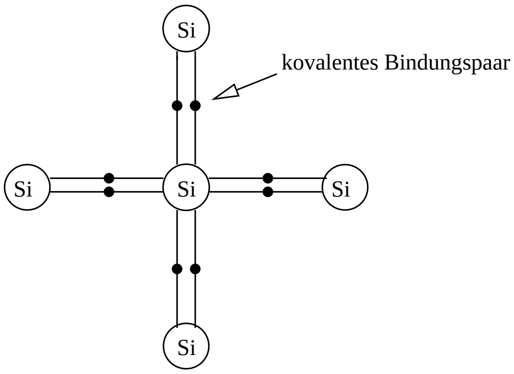


Abbildung 2.5: Siliziumkristall

Abb. 2.5 zeigt wie diese Elektronen eine Bindung mit den Nachbaratomen eingehen und so den Silizium-Kristall bilden.

In Abb. 2.6 sind die Energiebänder von Leiter, Isolator und Halbleiter dargestellt. Die Elektronen eines Leiters können leicht vom Valenzband in das Leitungsband gelangen. In einem Isolator, deutlich zu erkennen an der großen Bandlücke, können die Valenzelektronen das Leitungsband nicht erreichen. Die schmale Bandlücke eines Halbleiters kann jedoch durch thermische Energie

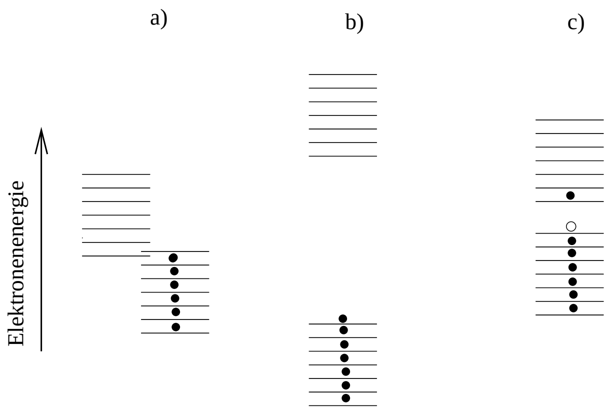


Abbildung 2.6: Energiebänder eines Leiters (a), eines Isolators (b), und eines Halbleiters (c)

von den Elektronen überbrückt werden. Valenzelektronen, die aufgrund dieser ausreichenden thermischen Energie das Leitungsband erreichen, lassen dieselbe Anzahl positiv geladener Ionen, oder "*Löcher*", im Valenzband zurück. Dies verursacht einen gewissen Leitungsmechanismus in Halbleitern. Tabelle 2.1 zeigt die Lage der Halbleiter im Periodensystem. Halbleiter befinden sich in der Gruppe *IV* dieses Systems. Elemente der Gruppe *III* und *V* bilden, in einen Halbleiter eingesetzt, Akzeptoren und Donatoren. Dieser sogenannte Dotierungsprozeß (Einsetzen von Elementen anderer Gruppen in Halbleiter) verändert wesentlich das Verhalten des Kristalles.

Gruppen		
III (Akzeptoren)	*IV* (Halbleiter)	*V* (Donatoren)
Bor(B)	Kohlenstoff(C)	Stickstoff(N)
Aluminium(Al)	Silizium(Si)	Phosphor(P)
Gallium(Ga)	Germanium(Ge)	Arsen(As)
Indium(In)	Zinn(Sn)	Antimon (Sb)

Tabelle 2.1: Lage der Halbleiter im Periodensystem

Die Anwesenheit eines Atoms aus der Gruppe *III* z.B. Bor in einem Halbleiter bewirkt folgendes: Bor hat ein Elektron weniger als Silizium. Also kann es zu einem der benachbarten Siliziumatome keine Bindung eingehen. Der Platz des fehlenden Elektrons ("*Loch*") in diesem p-dotierten Halbleiter ist ein williger *Akzeptor* für ein Elektron aus einer alternativen Quelle. Es kann, mit einer Ionisierungsenergie von etwa 0.045eV, sehr leicht entfernt werden. Ähnlich verhält es sich, wenn z.B. Phosphor aus der Gruppe *V* im Siliziumgitter vorhanden ist: Das zusätzliche Elektron im Phosphor kann nicht in die Bindungsstruktur des Si-Gitters mit eingebunden werden. Deshalb ist es leicht als *Donator*-Elektron dieses n-dotierten Halbleiters zu bewegen. Die hierzu nötige Ionisierungsenergie von 0.037 eV ist wesentlich geringer als die 1.11 eV Bandlückenenergie des Siliziums. Das mit E_f in Fig 2.7 bezeichnete *Ferminiveau* definiert, daß ein Elektron mit dieser Energie die gleiche Möglichkeit hat im Valenzband, wie im Leitungsband zu sein. Das Ferminiveau E_f in einem p-dotierten Halbleiter liegt nahe am Valenzband, während es sich beim n-dotierten

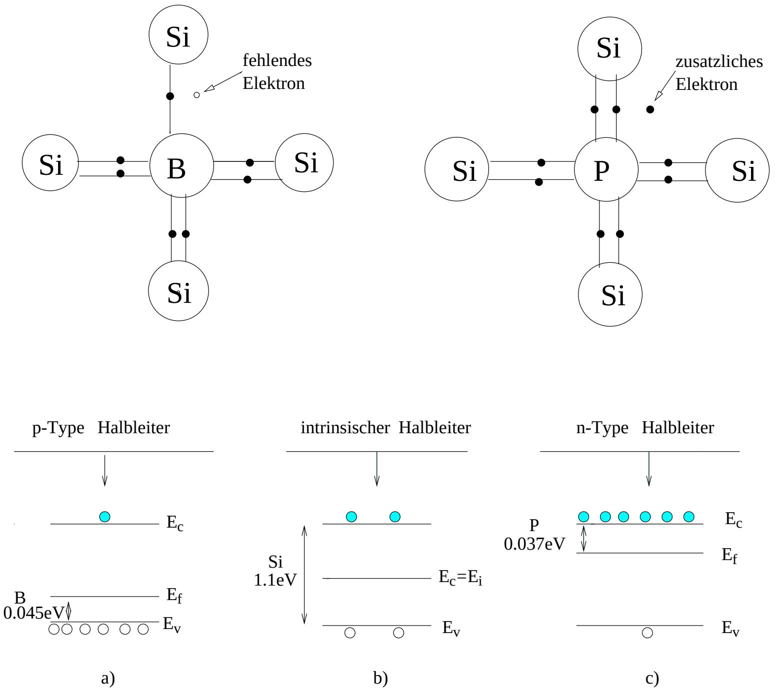


Abbildung 2.7: Vergleich p-dotierter, intrinsischer und n-dotierter Halbleiter

Halbleiter nahe am Leitungsband befindet. Kehren wir nun wieder zu unserem MOS-Transistor zurück und betrachten ihn als Kapazität.

2.3 Die Metall-Oxid-Halbleiter (MOS) Kapazität

Betrachten wir den Querschnitt einer MOS-Kapazität (Abb. 2.8). Sie ist mit dem Aufbau eines MOSFET identisch, nur daß Drain und Source fehlen. Das p-dotierte Substrat liegt auf Masse und kann als idealer Leiter mit vielen freien Löchern angesehen werden. Wenn nun an der Gate-Elektrode eine (im Vergleich zu dem Substrat) negative Spannung anliegt(Abb. 2.8 A), so führt dies zu einer Anhäufung (*Akkumulation*) der positiven "Löcher" an der $Si - SiO_2$ Übergangsschicht. Dieser Akkumulationsprozeß hält solange an, bis die positive Ladung an der Substratoberfläche gleich der negativen Ladung an der Gate-Elektrode ist. Die daraus resultierende Akkumalations-Kapazität kann als idealer Plattenkondensator angesehen werden. Wenn nun andererseits ein positives Potential bzgl. dem Substrat an die Gate-Elektrode angelegt wird (Abb. 2.8 B), muß die positive Ladung am Polysilizium-Gate durch negative Ladung an der $Si - SiO_2$ Übergangsschicht ausgeglichen werden. Dies geschieht dadurch, daß die freien positiven Löcher abgestoßen werden

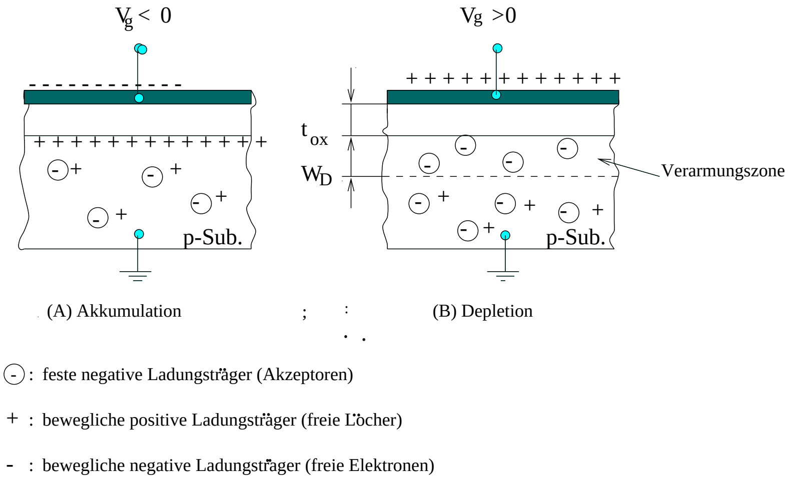


Abbildung 2.8: Verarmungs- und Anreicherungsprozeß einer MOS-Kapazität [Veen, S.11]

und eine negativ geladene Verarmungs-(*Depletion*)Zone zurücklassen. Der Depletions-Prozeß endet, wenn die negative Ladung der Verarmungszone gleich der positiven der Gate-Elektrode ist. Es ist zu beachten, daß sich in der Verarmungszone nur feste Ladungen und keine frei beweglichen Ladungsträger befinden.
Wir wollen nun mit Hilfe des Poisson-Gesetzes die unterschiedlichen Regionen der MOS-Kapazität betrachten um später das Verhalten des Inversions-Schicht Transistors anhand verschiedener Energieband-Diagramme zu erklären.
Poisson's Gesetz:

$$\frac{d^2\phi(z)}{dz^2} = -\frac{\rho}{\epsilon} \tag{2.1}$$

wobei:

$\phi(z)$ = Elektrisches Potential an der Stelle z
z = Abstand von der $Si - SO_2$ Übergangsschicht
ρ = Raumladung
ϵ = Dielektrizitätskonstante

Mit Hilfe des Poisson-Gesetzes können wir die Ladungsverteilung $Q(z)$, das elektrische Feld $E(z)$ und das elektrische Potential $\phi(z)$ der einzelnen Regionen als Funktion des Abstandes z von der $Si - SiO_2$ Übergangsschicht betrachten.
In der $Si - SiO_2$ **Übergangsschicht** befindet sich keine Ladung. Somit ist $\rho = 0$. Integration der Poisson-Gleichung führt zu: $E(z) = C_2$ und $\phi(z) = C_1 z + C_2$; wobei C_i=Integationskonstanten.
In der **Verarmungszone** haben wir eine konstante negative Ladung $\rho = -qN_{Ak}$.

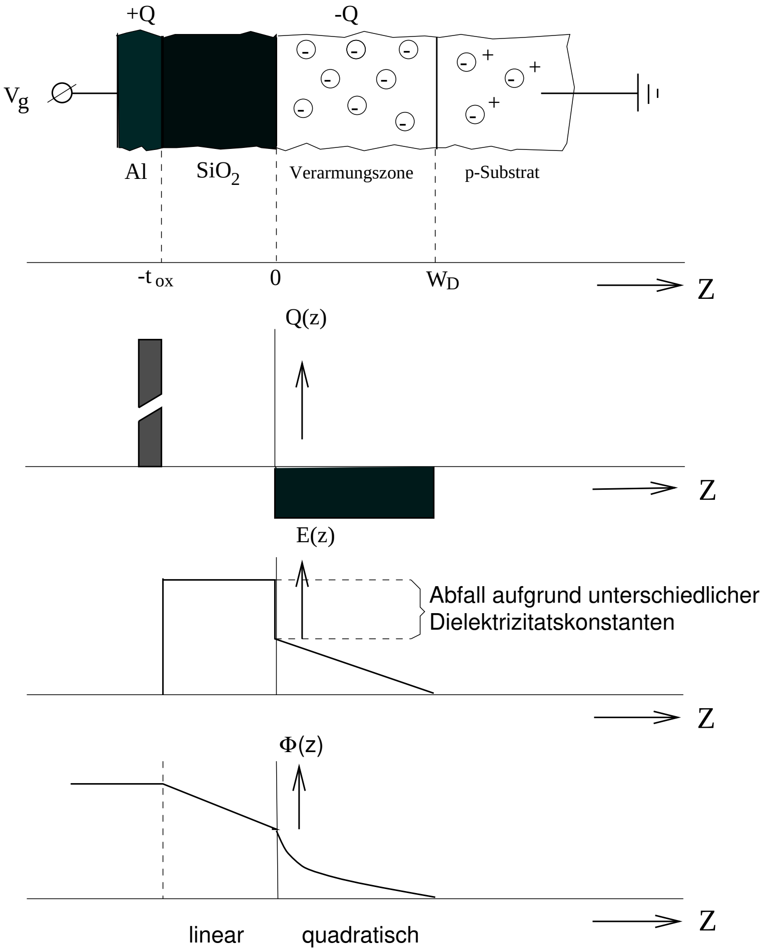


Abbildung 2.9: Die Bereiche einer MOS-Kapazität und ihre jeweils zugehörige Ladungsverteilung $Q(z)$, ihr elektrisches Feld $E(z)$ und elektrisches Potential $\phi(z)$

Integration von (1.1) führt diesmal zu:

$$E(z) = \frac{qN_{Ak}}{\epsilon} z + C_1 \phi(z) = \frac{qN_{Ak}}{\epsilon} z^2 + C_1 z + C_2$$

Die Raumladung in der Verarmungszone ist allerdings nur konstant, wenn die Dotierung des Substrats in allen Abständen z von der $Si - SO_2$ Schicht einen konstanten Wert besitzt. In der Praxis ist das Ladungsprofil noch vom Dotierungsprofil abhängig.
Das **Polysilizium-Gate** und die **Substratregion** außerhalb der Verarmungszone können als ideale Leiter angesehen werden. Daher ist das elektrische Potential in diesen Regionen konstant und das elektrische Feld null.

Wir unterscheiden “Enhancement Type” MOS-FETs und “Depletion Type” MOS-FETs. Sie unterscheiden sich in der Dotierung unter dem Gate. Beim *Enhancement-* Transistor fließt bei einer Gatespannung von 0 Volt noch kein Strom, sondern erst wenn z.B. bei einem n-MOSFET eine genügend hohe positive (beim p-MOSFET eine entsprechend negative) Spannung anliegt, bildet sich ein stromführender Kanal aus. Beim *Depletion*-Transistor fließt hingegen bei einer Gatespannung von 0 Volt schon ein Strom. Dies wird durch eine höhere Dotierung in der Kanalzone erreicht. Um hier ein Abschalten des Transistors zu erreichen muß nun z.B beim n-MOSFET statt einer positiven eine negative Spannung am Gate angelegt werden um die freien Ladungsträger aus der Kanalzone zu verdrängen. Bei dem im folgenden betrachteten *Inversion-Layer* MOS Transistor handelt es sich um einen *Enhancement Type.*

2.4 Der Inversion-Layer MOS Transistor

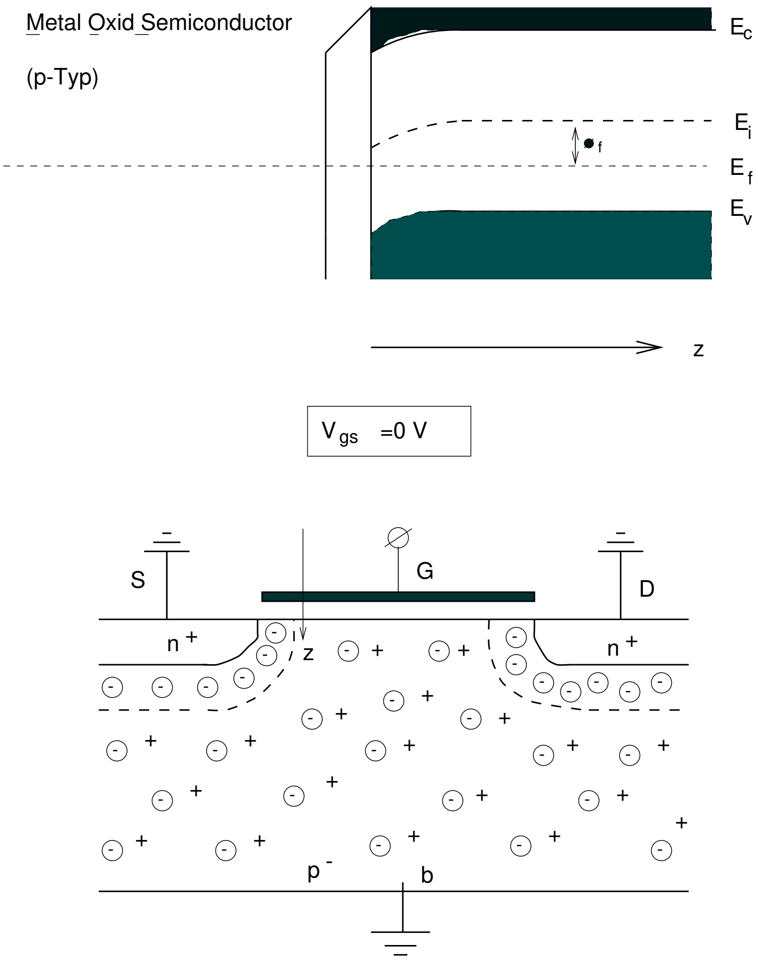


Abbildung 2.10: Querschnitt durch einen MOS-Transistor bei $V_{gs} = V_{ds} = V_{sb} = 0V$ und das zugehörige Energiebanddiagramm

Abbildung 2.10 zeigt den Querschnitt durch einen n-MOS-Transistor an dem keine Spannungen angelegt sind. Mit Ausnahme der Verarmungszonen in der Nähe der n^+ Zonen, kann das ganze p-Substrat als homogen und frei von elektrischen Feldern angesehen werden. Wenn $V_{gs} = V_{sb} = 0$ und das Gate mit dem Halbleiter kurzgeschlossen ist, werden Elektronen vom Metall zum Halbleiter fließen, oder umgekehrt, bis zwischen den beiden Materialien ein Spannungspotential aufgebaut ist, welches den Unterschied in ihrer "*Arbeitsfunktion*" ("*workfunction*", der Energie die nötig ist ein Elektron aus dem Ferminiveau weg ins Vakuum zu bewegen) ausgleicht. Die Ferminiveaus in Metall und Halbleiter sind nun ausgeglichen. Stattdessen ist eine elektrostatische Potentialdifferenz zwischen Gate und Substrat vorhanden, welche zu einer Krümmung der Energiebänder führt. Flachband-Bedingungen erhalten wir, wenn diese Krümmung nicht vorhanden ist. Die sogenannte Flachband-Spannung V_{fb} ist die Spannung welche nötig ist um Flachbandbedingungen zu erreichen. V_{fb} ist die Differenz zwischen der *Arbeitsfunktion* des Metalls ϕ_M und des Halbleiters ϕ_s. $V_{fb} = \phi_{MS} = \phi_m - \phi_s$.

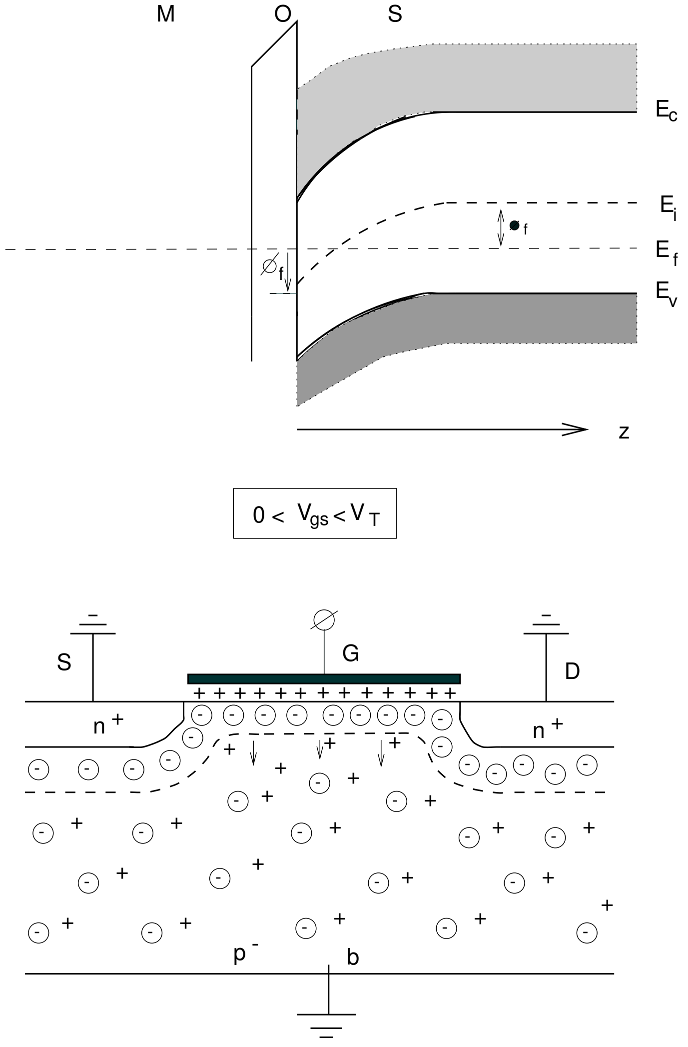


Abbildung 2.11: Querschnitt durch einen MOS-Transistor bei $0 < V_{gs} < V_T$ und $V_{ds} = V_{sb} = 0$ und das zugehörige Energiebanddiagramm

Liegt nun am Gate eine kleine positive Ladung an (Abb. 2.11), so verursacht diese eine kleine negative Ladung an der Halbleiteroberfläche. Die negativ geladenen Akzeptoratome bilden eine negative Ladungszone, nachdem die (positiven) Löcher von der Isolatoroberfläche abgestoßen wurden. Die Dicke der Verarmungszone ist abhängig vom Potential V_C der Siliziumoberfläche. Die Gatespannung V_{gs} besteht nun aus zwei Komponenten:
a) Die Spannungsdifferenz am Oxid $V_g - V_C$
b) Dem Spannungsabfall an der Verarmungszone V_C

Die Kapazität zwischen Gate und Source besteht aus einer Hintereinanderschaltung der Oxid-Kapazität C_{ox} und der Kapazität der Verarmungszone (*depletion-layer*) C_d. Das V_T in Abb. 2.11 stellt die *Threshold-Spannung* des Transistors dar. Das ist die Gate-Spannung bei der die Bänder-Krümmung exakt $2\phi_f$ beträgt.

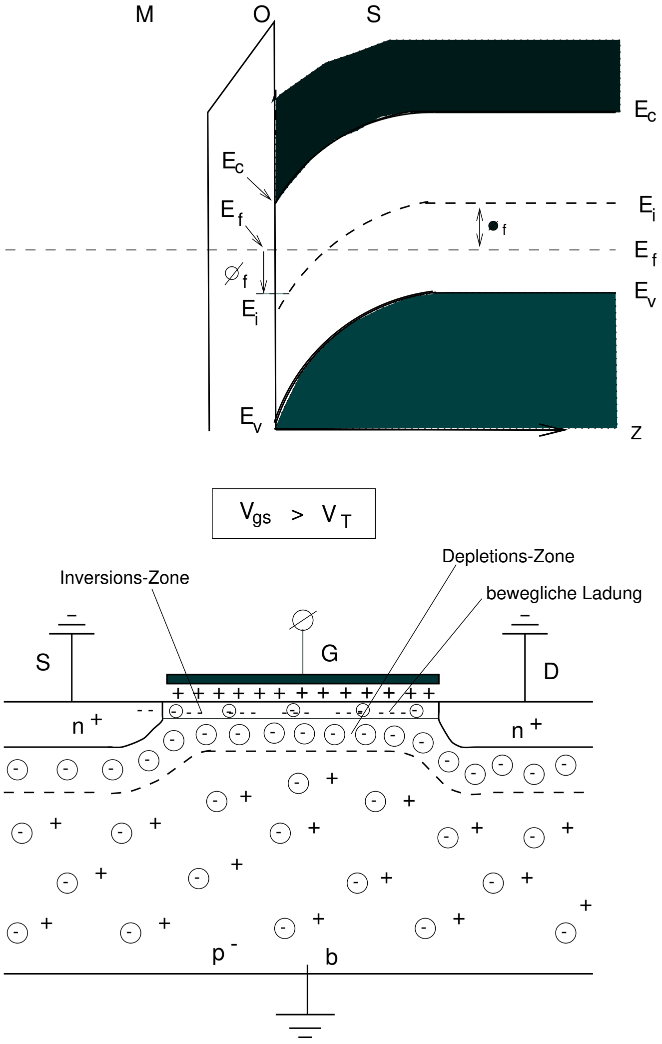


Abbildung 2.12: Querschnitt durch einen MOS-Transistor bei $V_{gs} > V_T$ und $V_{ds} = V_{sb} = 0$ und das zugehörige Energiebanddiagramm

Wenn die Gate-Spannung weiter ansteigt (Abb. 2.12), beträgt die Bandkrümmung an der Siliziumoberfläche mehr als $2\phi_f$. Das Energiebanddiagramm hat nun an der Oberfläche des Halbleiters dasselbe Aussehen wie das eines n-dotierten Halbleiters. Tief im Substrat hat das Diagramm aber immer noch das Aussehen eines p-Halbleiters. Somit ist eine schmale n-dotierte Zone (*inversion layer* , daher auch der Name des Transistors) an der Oberfläche eines p-dotierten Silizium-Substrat entstanden. Daher sind nun zu den schon anwesenden negativen Akzeptoratomen in dieser Inversion-Zone auch Elektronen vorhanden, welche als negative Ladungsträger fungieren. Der Inversions-Layer formt einen leitenden Kanal zwischen Drain und Source. Die Anzahl der Elektronen kann durch die Gate-Spannung bestimmt werden. Wenn keine Spannungsdifferenz zwischen Drain und Source besteht, fließt kein Strom.

Unter der Voraussetzung, daß $V_g > V_T$ unterscheidet man nun bei einer Zunahme der Source-

Spannung von 0V an, den Linearen- , denÜbergangs- und den Sättigungsbereich:

1) Der Lineare Bereich : $0 < V_{ds} < V_{gs} - V_T$

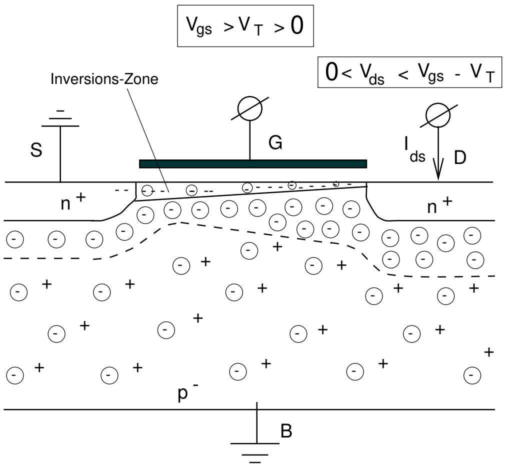


Abbildung 2.13: Querschnitt eines Transistors bei Betrieb im linearen Bereich

In diesem Bereich (siehe Abb. 2.13) verursacht ein Drainstrom I_{ds} von Drain zur Source einen Spannungsabfall im Kanal. Das Oberflächenpotential sinkt von V_{ds} im Drain zu 0V in der Source. Die maximalste Spannungsdifferenz zwischen Gate und Kanal herrscht an der Source, daher tritt die höchste Konzentration an Elektronen nahe der Source auf. Maximale Spannungsdifferenz zwischen Kanal und Substrat befindet sich an der Drain, deshalb ist hier die Verarmungszone am dicksten. Der Strom I_{ds} steigt mit zunehmenden V_{ds} bei konstantem V_{gs}.

2) Der Übergangsbereich : $V_{ds} \approx V_{gs} - V_T$

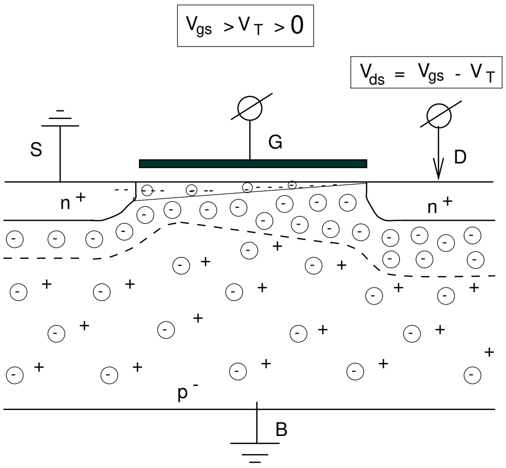


Abbildung 2.14: Situation beim Übergang vom linearen in den Sättigungsbereich

Ein weiteres Zunehmen von V_{ds} bei konstantem V_{gs} führt zu einer Abnahme der Spannungsdifferenz zwischen Gate und Kanal. Die Folge ist, daß die Inversionszone am Drain verschwindet, wenn die Spannnugsdifferenz zwischen Gate und Kanal gleich V_T ist ($V_{ds} = V_{gs} - V_T$) (Siehe Abb. 2.14).

3) Der Sättigungsbereich : $V_{ds} > V_{gs} - V_T$

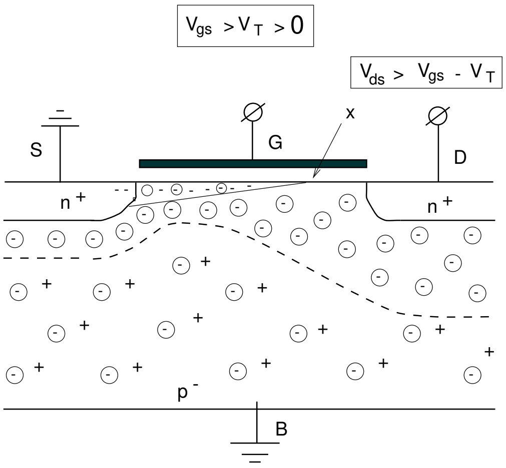


Abbildung 2.15: Situation im Sättigungsbereich

Wenn V_{ds} größer ist als $V_{gs} - V_T$ (siehe Abb. 2.15) dann berührt der Kanal nicht länger die Drain. Der Kanal ist sozusagen um die Strecke $L - x$ gekürzt. Die Spannung V_x am sogenannten *pinch-off point* x, dem neuen Kanalende, entspricht der Differenz zwischen Gate- und Thresholdspannung ($V_x = V_{gs} - V_T$). Da der Strom I_{ds} von V_x abhängt, ist er also gleich dem Strom am Übergangspunkt vom Linearen zum Sättigungsbereich und sein Wert ist proportional zu V_{gs}. Elektronen werden vom Inversionslayer in die Depletionslayer (Verarmungszone) am Punkt x emittiert. Diese Elektronen werden von der Drain angezogen, da ja $V_{ds} > V_x$ ist.

Abbildung 2.16 stellt die charakteristischen Kennlinien des Drainstromes V_{ds} in Abhängigkeit von der Drainspannung V_{ds} bei verschiedenen Werten der Gatespannung V_{gs} dar. Deutlich zu sehen ist der Übergang vom linearen Bereich zum Sättigungsbereich bei $V_{ds} = V_{gs} - V_T$. Ein p-MOSFET unterscheidet sich von dem hier beschriebenen n-MOSFET, daß als bewegliche Ladungsträger *Löcher* dienen. Aus diesem Grund ist am Gate eine negative Spannung erforderlich um einen Kanal auszubilden und am Drain liegt ebenfalls eine zur Source negative Spannung an.
Zum besseren Verständnis der in der Arbeit häufig benutzten Formeln möchte ich an dieser Stelle noch eine kleine Herleitung der einfachen Formeln, die das Verhalten eines *Enhancement Type MOSFET* beschreiben, einfügen [Veen]. Anschließend möchte ich noch auf die für die Arbeit wesentlichen Parameter eingehen.

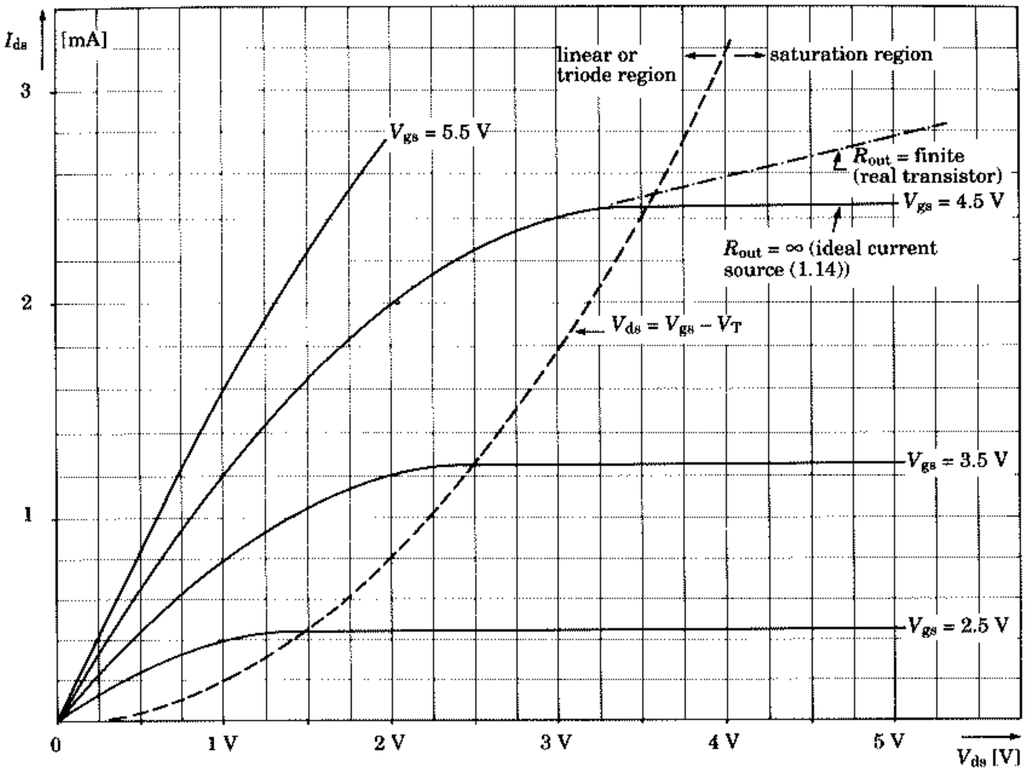


Abbildung 2.16: Charakteristik des Drainstromes I_{ds} bei verschiedenen Werten von V_{gs} [Veen,S.23]

2.5 Entwicklung der einfachen MOS Formeln

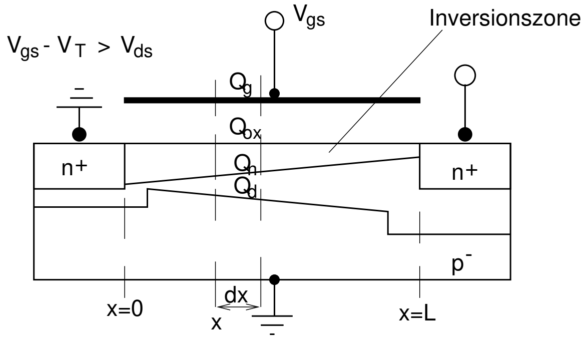


Abbildung 2.17: Ladungen in einem MOS-Transistor bei Betrieb im linearen Bereich

Zur Herleitung der einfachen MOS-Formeln betrachten wir die Ladungen in einem MOS-Transistors während des Betriebes im Linearen Bereich (siehe Abb. 2.17) Aufgrund des Gesetzes der Ladungserhaltung muß folgende Gleichung an jedem Ort x zwischen Drain und Source gelten:

$$Q_g + Q_{ox} + Q_n + Q_d = 0 \tag{2.2}$$

wobei:

Q_g = Gateladung$[C/m^2]$
Q_{ox} = feste Ladung, welche in der Praxis immer in der dünnen Oxidschicht auftritt $[C/m^2]$
Q_n = bewegliche Ladung in der Inversionszone (*inversion layer)*
Q_d = feste Ladung in der Verarmungszone *(depletion layer)*

Die Inversionszone schirmt die Verarmungszone vor dem Gate für Gatespannungen, die mehr als die Thresholdspannung V_T betragen, ab. Daher kann man die Ladung in der Verarmungszone als konstant ansehen.

$$Q_{ox} + Q_d = -C_{ox}V_T \tag{2.3}$$

Die Thresholdspannung V_T wird als konstant angenommen. Das Potential im Kanal an der Position x ist gleich $V(x)$. Mit $Q_g = C_{ox}[V_{gs} - V(x)]$ und Substitution von Gleichung(2.2) in Gleichung(2.3) führt zu:

$$Q_n = -C_{ox}[V_{gs} - V_T - V(x)]$$

Die bewegliche Gesamtladung dQ_m im Bereich des Kanals mit der Länge dx ist definiert als:

$$dQ_m = Q_nWdx = -WC_{ox}[V_{gs} - V_T - V(x)]dx \tag{2.4}$$

daraus folgt:

$$\frac{dQ_m}{dx} = -WC_{ox}[Vgs - V_T - V(x)] \tag{2.5}$$

Für den Drainstrom I_{ds} gilt folgendes:

$$I_{ds} = \frac{dQ_m}{dt} = \frac{Q_m}{dx}\frac{dx}{dt} \tag{2.6}$$

dx/dt ist die Geschwindigkeit v mit der sich die Ladung Q_m von der Source zum Drainbereich bewegt. Dies entspricht der Geschwindigkeit der Elektronen im it Inversionslayer eines n-MOS Transistors bzw. der Löcher in einem p-MOS Transistor und wird folgendermaßen ausgedrückt:

$$v = \mu_n E = -\mu_n \frac{dV(x)}{dx} \tag{2.7}$$

wobei:

E = Elektrische Feldstärke
μ_n = Elektronen- bzw. Löcher-beweglichkeit (Mobilität) in der Inversionszone,entspricht etwa 1/2 der Mobilität im Substrat

Die Gleichungen (2.5) und (2.7) in Gl.(2.6) eingesetzt führt zu:

$$I_{ds} = \mu_n C_{ox} W[V_{gs} - V_T - V(x)]\frac{dV(x)}{dx} \tag{2.8}$$

mit $\beta_o = \mu_n C_{ox}$:

$$I_{ds} \cdot dx = \beta_o W[V_{gs} - V_T - V(x)]dV(x) \tag{2.9}$$

Integration der linken Seite von 0 bis L und der rechten Seite von 0 bis V_{ds} führt zu :

$$I_{ds} = \beta_o \frac{W}{L}[V_{gs} - V_T - 1/2V_{ds}]V_{ds} \tag{2.10}$$

Gleichung (2.10) hat bei $V_{ds} = V_{gs} - V_T$ ein Maximum. In diesem Fall ist:

$$I_{ds} = \frac{W}{2L}\beta_o(V_{gs} - V_T)^2 \tag{2.11}$$

Nach Gl.(2.10) würde I_{ds} den Maximalwert erreichen und dann wieder mit zunehmendem V_{ds} absinken. Wie wir aber schon festgestellt haben bleibt der Strom konstant ab einem V_{ds} für welches gilt: $V_{ds} = V_{gs} - V_T$. Dann gilt Gleichung (2.11). Der Transistor hat also zwei Arbeitsbereiche:

1. Den Linearen- oder Trioden-Bereich: $0 < V_{ds} < V_{gs} - V_T$

$$I_{ds} = \beta(V_{gs} - V_T - \frac{V_{ds}}{2})V_{ds} \tag{2.12}$$

2. Den Sättigungsbereich: $V_{ds} \geq V_{gs} - V_T$

$$I_{ds} = \frac{\beta}{2}(V_{gs} - V_T)^2 \tag{2.13}$$

hierbei ist:

$$\beta = \frac{W}{L}\beta_o = \frac{W}{L}\mu_n C_{ox} = \frac{W}{L}\mu\frac{\epsilon_o \epsilon_{ox}}{t_{ox}}$$

β nennt sich *Gain-Faktor* und ist augenscheinlich zum einen von der Geometrie (W, L, t_{ox}) und dem Aufbau des Transistors (ϵ_o und ϵ_{ox}) abhängig, zum anderen von der Beweglichkeit μ der Elektronen, bzw. der Löcher. Die Beweglichkeit der Löcher ist geringer als die der Elektronen. Deshalb verhält sich μ(Löcher)/μ(Elektronen) ca. wie 1/2,54. Somit ist der Gain-Faktor im Löcher-leitenden p-MOSFET um etwa 2/3 geringer, als im n-MOSFET. Die Mobilität μ und somit auch der Gain-Faktor β ändert sich sowohl mit der Temperatur, als auch mit der Bestrahlungsdosis, welche ein

Transistor erfahren hat. Aus diesem Grund ist β einer der Parameter die für die folgenden Messungen von Interesse sind. Als weiterer Parameter ist die Thresholdspannung V_T von Wichtigkeit, denn auch sie verändert sich bei Temperatureinfluß und Bestrahlung und hat, wie man an den vorangegangenen Gleichungen sieht somit Einfluß auf das Verhalten des Transistors. Ein weiterer Effekt dessen Faktor λ auch von Interesse sein könnte, der aber bisher nicht erwähnt wurde ist der *Early-Effekt.* Dieser Kanallängenmodulationseffekt beschreibt die Tatsache, daß der Strom im Sättigungsbereich eigentlich nur annähernd konstant ist, und in Wirklichkeit leicht ansteigt. Dies liegt daran, daß, wie wir schon festgestellt haben Gl.(1.10), die Stromstärke I_{ds} auch von der Kanallänge L abhängt. Und zwar führen kleinere Kanallängen zu größeren Strömen. Im Sättigungsbereich wird aber, wie schon erwähnt, der Kanal durch das Einschnüren verkürzt, also steigt der Strom, proportional zu dieser Verkürzung, leicht an. Die Gleichung für den Sättigungsbereich müßte also genauer lauten:

$$I_{ds} = \frac{\beta}{2}(V_{gs} - V_T)^2(1 + \lambda V_{ds}) \tag{2.14}$$

λ beschreibt die Steigung der Ausgangskennlinie im Sättigungsbereich (Abb.2.16, punktierte Linie). Zu erwähnen wäre noch der sogenannte *Substrateffekt.* Dieser beschreibt die Abhängigkeit der Thresholdspannung von der Bulk-Source-Spannung . Für die Thresholdspannung V_T gilt , je nach Bulk-Source-Spannung

$$V_T = V_{T0} \pm \gamma(\sqrt{|2\phi_f + V_{bs}|} - \sqrt{|2\phi_f|}) \tag{2.15}$$

V_{T0} bezeichnet die Thresholdspannung für $V_{bs} = 0V$. Das Pluszeichen gilt für n-MOS-, das Minuszeichen für p-MOS-Transistoren . ϕ_f ist das schon erwähnte Fermipotential. Der wesentliche Faktor ist der *Substratsteuerfaktor* γ:

$$\gamma = \frac{\sqrt{2\epsilon_{si} q N_{sub}}}{C_{ox}} \tag{2.16}$$

ϵ_{si} ist die Dielektrizitätskonstante des Siliziums, N_{sub} die Substratdotierung, C_{ox} die Oxidkapazität pro Fläche und q die Elementarladung. Der Substrateffekt wird in dieser Arbeit nicht von Interesse sein, da hier Bulk und Source miteinander verbunden waren, also $V_{bs} = 0$. Bei den bisherigen Gleichungen (2.12) und (2.13) handelte es sich wie gesagt nur um Näherungen [AnJ]. Eine ebenfalls schon vereinfachte Gleichung enthält noch den zusätzlichen Faktor n:

Linearer Bereich:

$$I_{ds} = \beta(V_{gs} - V_T - nVds/2)V_ds \tag{2.17}$$

Sättigungsbereich:(für $V_{ds} \geq \frac{V_{gs}-V_T}{n}$)

$$I_{ds} = \frac{\beta}{2n}(V_{gs} - V_T)^2 \tag{2.18}$$

Für den Faktor n sind laut [AnJ] verschiedene Ausdrücke im Gebrauch, wie z.B.

$$n = \frac{\gamma}{2\sqrt{|2\phi_f + V_{bs}| + 1V}} + 1 \tag{2.19}$$

Da der Wert des Faktors n von γ und somit auch von der Dotierung des Substrats abhängt, ist er je nach Prozessherstellungsverfahren verschieden. Die ermittelten Werte von [AnJ] z.B. (1,24 für n-MOSFET und 1,6 für p-MOSFET) weichen um einiges von den hier gewonnenen Werten ab. Ein von vielen Simulationsprogrammen (wie z.B. *SpectreS* und *SPICE*) benutztes Modell beinhaltet, wie auch folgende ausführlichere Formel, Terme höherer Ordnung:

$$Ids = \beta[(V_{gs} - V_{T0} - V_{ds}/2)V_{ds} \pm \gamma\sqrt{2|\phi_f|}V_{ds} + 2/3[(V_{ds} + 2|\phi_f| - V_{bs})^{3/2} - (2|\phi_f| - V_{bs})^{3/2}]] \tag{2.20}$$

Kapitel 3

Verhalten von MOSFETs bei Temperatur- und Strahlungseinfluß

3.1 Verhalten von C-MOS Transistoren bei Temperatureinfluß

Das Verhalten von C-MOS Transistoren bezüglich Temperatureinflüsse ist schon vielerorts eingehend untersucht worden. Es existieren ebenfalls schon Computersimulationsprogramme, welche z.B. die Ein- und Ausgangskennlinien (d.h. die $I_{ds}(V_{gs})$-und $I_{ds}(V_{ds})$-Kennlinien) von n- und p-MOSFET bei verschiedenen Temperaturen berechnen können.

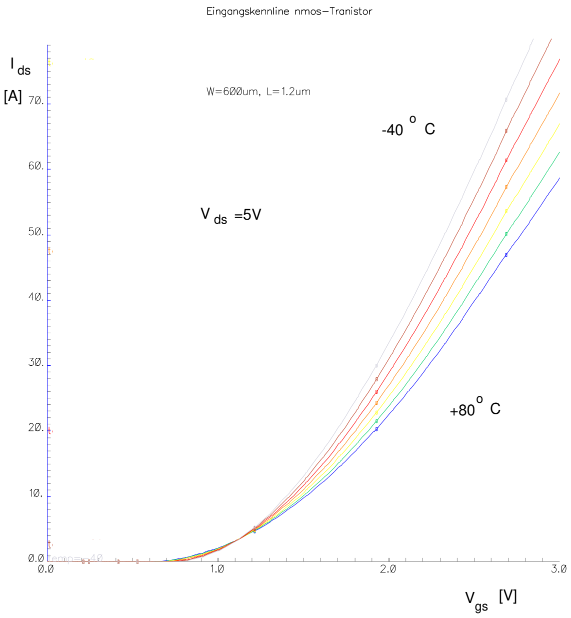


Abbildung 3.1: Eingangskennlinien eines n-MOSFET bei verschiedenen Temperaturen, dargestellt mit Hilfe des Computersimulationsprogramms SpectreS

Abb. 3.1 zeigt die Eingangskennlinien ($I_{ds}(V_{gs})$) eines n-MOSFET bei Temperaturen von $-40°$ bis 80°C in 20° Schritten, welche mit Hilfe eines Computerprogramms (*Spectre-S*) berechnet wurden. Die folgenden beiden Phänomene sind deutlich zu erkennen: Zum einen sinkt die Thresholdspannung mit zunehmender Temperatur. Dies liegt daran, daß bei höheren Temperaturen, durch die

Zunahme an Ladungsträger im Leitungsband, eine geringere Gatespannung nötig ist um dieselbe Stromstärke zu erreichen. Zum anderen wird der *Gain-Faktor* β mit zunehmender Temperatur geringer, welches man an der Abnahme der Steigung erkennen kann. Das bedeutet, daß die Beweglichkeit der Ladungsträger bei höheren Temperaturen abnimmt. Dies liegt an der Zunahme der Schwingungen der Si-Gitteratome, bei höheren Temperaturen, welche eine größere Behinderung für die Ladungsträger darstellt. Von dem Halbleiterhersteller *AMS* [ams] wurden Experimente zur Messung der Thresholdspannung und des *Gain-Faktors* bei verschiedenen Temperaturen durchgeführt. Als Ergebnis dieser Untersuchungen werden folgende Abhängigkeiten der Thresholdspannung (V_T) und des Gain-Faktors(β) von der Temperatur (T) angegeben [ams]:

$$V_T(T) = V_T(T_0) + T_{CV}(T - T_0) \tag{3.1}$$

Für den Gain-Faktor folgt aus:

$$ln(\beta(T)) = ln(\beta(T_0)) + \beta_{ex}(ln(T) - ln(T_0)) \tag{3.2}$$

$$\Rightarrow \frac{\beta(T)}{\beta(T_0)} = \left(\frac{T}{T_0}\right)^{\beta_{ex}} \tag{3.3}$$

wobei: $T_0 = 27°C$

Der Temperaturkoeffizient T_{CV} der Thresholdspannung ist von den Maßen der jeweiligen Transistoren abhängig. Für die untersuchten MOSFET lauten die Angaben von AMS :
$T_{CV} = -1.56mV/K$(n-MOS), $T_{CV} = 1.89mV/K$ (p-MOS)
Für den Temperaturexponenten β_{ex} gilt dasselbe und die Angaben hierfür lauten:
$\beta_{ex} = -1.70$ (n-MOS), $\beta_{ex} = -1.54$(p-MOS).
Nach Anfragen wurde die Genauigkeit dieser von AMS gemessenen Werte mit 10% angegeben. Aufgabe der Untersuchungen war es diese Genauigkeit anhand der vorgenommenen Messungen zu überprüfen, ebenso wie eine Übereinstimmung der Messungen mit dem Computersimulationsprogramm .

3.2 Auswirkungen ionisierender Strahlung an MOSFETs

3.2.1 Oxidladungen und Grenzflächenzustände

Wenn es zur Wechselwirkung zwischen γ-Strahlung und Materie kommt, führt dies u.a. zur Ionisation. D.h. Elektronen der wechselwirkenden Atome werden innerhalb des Leitungsbandes angeregt, oder auf ein höheres Band gehoben [Bott]. Im Gatematerial des MOSFETs rekombinieren die so entstandenen zusätzlichen Elektron-Loch-Paare schnell wieder, d.h. die Elektronen kehren wieder, ohne irgendwelche Effekte zu verursachen, in ihren Ursprungszustand zurück. Im Halbleiter können die zusätzlichen Ladungsträger folgende Fehler verursachen:

- Es könnte zu einem falschen output am Ende eines Stromkreises kommen, weil z.B. ein Flip-Flop in der Schaltung aufgrund der Ionisation seinen Zustand geändert hat. Diese instantane Fehlfunktion durch zusätzliche Ladungsträger nennt man "*single event setup*"(SEU). Ein geeigneter Reset des Schaltkreises kann den Fehler beheben.

- Die zusätzliche Ladungsträger können zu Zustandsänderungen im Stromkreis führen die unter normalen Bedingungen nicht vorkommen (z.B. wenn bei einem p-Kanal MOSFET die n-Wanne negativ gegenüber der p-Dotierung ist). Dies führt möglicherweise zur Entstehung von parasitären Stromkreisen. Dadurch können Teile dieser Schaltung permanent zerstört werden. Solch einen Vorgang nennt man "*single event latchup* "(SEL).

In den meisten Fällen jedoch rekombinieren die Elektron-Loch-Paare im Halbleiter ohne irgendwelche Spuren zu hinterlassen.

Oxidladungen

Das was man den totalen Dosis-Effekt in CMOS-Bauteilen nennt, wird durch Ionisation in der Silizium-Oxid-Schicht verursacht. Die freien Elektronen der dort durch Ionisation entstandenen Elektronen-Lochpaare, die nicht sofort rekombinieren, verlassen das Oxid innerhalb weniger Picosekunden. Die zurückgelassenen Löcher driften langsam im elektrischen Feld. Entweder sie verlassen dann ebenfalls das Oxid, oder sie werden in sogenannten " Löcherfallen" (*oxide-traps*) nahe der Oberfläche eingefangen. Bei einem Gateoxid mit positiver angelegter Spannung wandern die Löcher zur $Si - SiO_2$–Übergangsschicht und ein Teil von ihnen wird wenige Nanometer von der Oberfläche entfernt gefangen genommen (*border-traps*)[Ns]. Im Laufe der Bestrahlung häuft sich dort eine Zone gefangener Oxidladungen an. Durch Elektronen-Spin-Resonanz(ESR)-Technik wurde festgestellt, daß die Löcher in sogenannten E'-Zentren gefangen werden. Ein E'-Zentrum wird erzeugt, wenn ein Loch auf eine Oxid-Brücken-Lücke trifft. Das ist eine Verbindung zwischen zwei Silizium-Atomen ohne ein Sauerstoff-Atom dazwischen. Das Loch rekombiniert dann mit einem Elektron der Bindungshülle. Das zweite Elektron der Bindung verbleibt bei einem der Si-Atome, während dem anderen Atom nun ein Elektron fehlt. Auf diese Weise bleibt somit eine feste positive Ladung im Oxid zurück. Siehe Abb. 3.2.

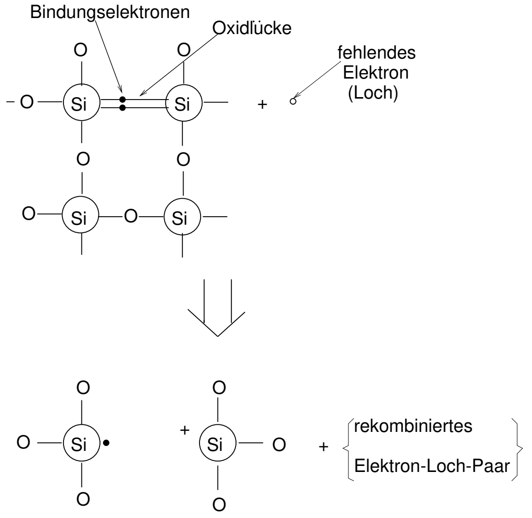


Abbildung 3.2: Die Entstehung eines E'Zentrums geschieht durch Rekombination eines Loches mit einem Elektron aus einer Oxidlücke oder einer überdehnten Bindung. Zurück bleibt eine feste positive Oxidladung.

Der Übergang der Kristallstruktur vom Silizium zum Silizium-Dioxid vollzieht sich innerhalb einer Atomlage. Dennoch sind die ersten wenigen Nanometer des Oxids mit überdehnten Bindungen und Oxidlücken angereichert, welche eben diese Bildung von E'-Zentren begünstigen.
Gefangene Oxid-Ladungen sind nicht stabil, besonders bei zunehmender Temperatur. Der Prozess (Ausheilen), bei dem die *Löcherfallen* entfernt werde nennt man *Annealing* (siehe nächster Ab-

schnitt).

Grenzflächenzustände

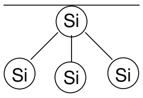


Abbildung 3.3: Skizze eines P_b-Zentrums

Außer der Entstehung von Oxid-Ladungen, kommt es durch ionisierende Strahlung auch noch zur Entstehung von Grenzflächenzuständen: Lenahan und Dressendorfer [Ma] identifizierten das sogenannte P_b-Zentrum (Si-Atom, das nur 3 Bindungen mit benachbarten Si-Atomen eingegangen ist) als Ursache für die zusätzlichen Energiezustände in der Bandlücke (Abb. 3.3).
Für die Erzeugung dieser Grenzflächenzustände, die noch nicht vollständig geklärt ist, gibt es augenblicklich 3 Modelle [Fall]:

1. a)Im Wasserstoffmodell brechen Löcher Si-H-Bindungen auf, wobei direkt das P_b-Zentrum und ein freies H^+-Ion entstehen. (In einem modifizierteren Modell wandern die freigesetzten H^+-Ionen im Feld zur $Si - SiO_2$-Grenzschicht, wo sie durch Reaktion ein P_b-Zentrum erzeugen)

2. b) Im Injektionsmodell wandeln sich gefangene Löcher in der $Si - SiO_2$-Grenzfläche durch Einfang von Elektronen aus dem Silizium zu P_b-Zentren. (Dabei nimmt man an, daß es bei der Rekombination zu Veränderungen in der Umgebung des gefangenen Loches kommt, die zur Entstehung des P_b-Zentrums führen).

3. c) Im Überdehnungsmodell werden bei Einfang der Löcher im Oxid überdehnte Si-Oxid-Bindungen in der Nähe des $Si - SiO_2$-Übergangs aufgebrochen. Die freigewordenen Sauerstoffatome wandern zur $Si - SiO_2$-Grenze, wo sie die Grenzflächenzustände erzeugen.

Die entstandenen Grenzflächenzustände nennt man auch Zwischenraumfallen (*interface traps*). Sie können Donatoren oder Akzeptoren sein, je nachdem, ob sie mit oder ohne Elektron neutral werden. Es ist schwierig, diese zwei Naturen zu unterscheiden [Bott]. Man geht heute davon aus, daß alle Fallen in der oberen Bandhälfte Akzeptoren und die unterhalb Donatoren sind .
Zwischenraumfallen sind grundsätzlich an jeder Halbleiteroberfläche vorhanden. Ihre Dichte (dh. die Anzahl an Zwischenraumfallen pro Einheitsfläche und pro Energieeinheit) in einem MOS System ist von vielen Details des Herstellungsprozesses abhängig. Ionisierende Bestrahlung erzeugt zusätzliche Zwischenraumfallen.

3.2.2 Strahlenschäden in MOSFETs

Thresholdspannung V_T

Jede Ladung im Gate-Oxid oder an der Übergangsfläche eines MOS-Bauteils verursacht eine Verschiebung der Gatespannungs-Charakteristik aufgrund des durch diese Ladungen induzierten elektrischen Feldes :

Ladungen im Oxid an den Grenzflächen verursachen eine inhärente Gatevorspannung, die bewirkt, daß sich die Thresholdspannung um denselben Betrag in entgegengesetzter Richtung verschiebt. Die Oxidladung ist, wie schon dargestellt, immer positiv. Diese positive Oxidladung addiert sich beim n-MOSFET zur positiven Gatespannung hinzu. Deshalb ist eine um diesen Betrag niedrigere Gatespannung nötig um denselben Effekt zu erreichen wie ohne Oxidladung. Beim p-MOSFET ist es gerade umgekehrt. Die negative Spannung am Gate wird durch die positive Oxidladung abgeschwächt, so daß eine um denselben Betrag negativere Gatespannung nötig ist, um denselben Effekt zu erhalten. Also erhalten wir aufgrund der positiven Oxidladung sowohl beim n- als auch beim p-MOSFET eine negative Verschiebung der Thresholdspannung. Die Ladung in den Grenzflächenzuständen hängt von der Gatespannung ab. Gewöhnlich gibt es sowohl Donator- als auch Akzeptorfallen im Übergangsraum. Bei positiver Gatespannung (n-MOSFET) liegt das Fermipotential im oberen Teil der Bandlücke, so daß die Donatoren meist neutral und die Akzeptoren negativ geladen sind. Für den n-MOSFET hat das die Folge, daß die Auswirkungen der positiven Oxidladung durch die negative Ladung der "Akzeptorfallen" wieder kompensiert werden, d.h. der negativen Verschiebung der Thresholdspannung durch die Oxidladungen tritt eine positive Verschiebung durch die Grenzflächenzustände entgegen.
Bei negativer Gatespannung (p-MOSFET) liegt das Fermipotential in der unteren Hälfte der Lücke, weshalb die Donatorfallen positiv geladen und die Akzeptoren neutral sind. Für den p-MOSFET hat das also zur Folge, daß sich zur positiven Oxidladung die ebenfalls positive Ladung der Grenzflächenzustände hinzuaddiert. Damit kommt es zu einer weiteren negativen Verschiebung der Thresholdspannung . Figur. 3.4 zeigt das Verhalten der Thresholdspannung V_T mit der Bestrahlung

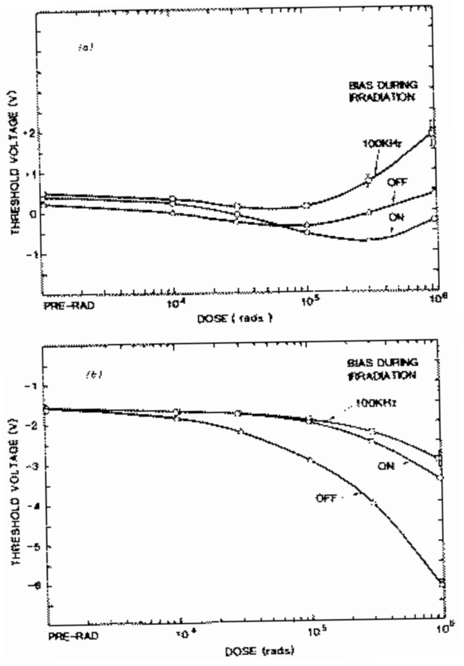


Abbildung 3.4: Änderung der Thresholdspannung V_T mit der Bestrahlung bei relativ strahlungsharten n-(oben) und p-MOSFETs(unten). Die Kurven wurden mit("ON") und ohne("OFF") anliegender Gatespannung bzw. mit einer Rechteckspannung von 100 kHz am Gate gemessen.[Fall,S.21]

bei n- und p- MOSFETs die relativ strahlungshart sind. Man sieht deutlich den Unterschied zwischen n- und p-MOSFET. Beim n-MOSFET zeigt sich anhand dem Absinken der Kurve bei niedrigeren Dosen die Auswirkung der Entstehung von Oxidladungen. Diese wird im Laufe der Bestrahlung durch die Entstehung der Grenzflächenzustände kompensiert und schließlich teilweise übertroffen (Anstieg der Kurven). Beim p-MOSFET erkennt man die kontinuierliche negative Verschiebung der Thresholdspannung. Man sieht auch, daß eine angelegte Gatespannung bei der Bestrahlung eine wesentliche Rolle spielt. Sie beeinflußt sowohl die Bildung von Oxidladungen als auch von Grenzflächenzuständen [Ma]. Beide Ladungsarten werden bei negativer Gatespannung in geringerem Maße erzeugt, als bei positiver Gatespannung. Für die Oxidladungen ist das leicht zu erklären, denn durch die positive Gatespannung wird die ebenfalls positive Oxidladung zum Kanal getrieben, wo sie diesen stärker beeinflußt. Auch die zuvor beschriebenen Modelle für die Entstehung von Grenzflächenzuständen beinhalten meist positive Ladungen und Löcher, für die das oben genannte ebenso gilt. Die Feldstärke stellt ebenfalls einen starken Einfluß dar, denn bei einem starken Feld zwischen Gate und Source werden z.B. die bei n-MOSFETs im SiO_2 erzeugten Elektronen schneller abgesaugt und stehen nicht mehr zur Rekombination zur Verfügung. Bei Gatespannung $V_{gs} = 0$ ist das interne Feld sehr klein und die Elektronen-Loch-Paare rekombinieren.

Beweglichkeit

Laut [Fall] wurde gezeigt, daß die Beweglichkeitsabnahme von Ladungsträgern im MOSFET-Kanal sehr gut mit der Erzeugung von Grenzflächenzuständen korreliert und in erster Näherung nicht mit Oxidladungen zusammenhängt. Fig. 3.5 zeigt die Verringerung der Beweglichkeit bei n- und p-MOSFETs bei Bestrahlung unter verschiedenen Spannungsbedingungen gegen die Zunahme der Konzentration von Grenzflächenzuständen.

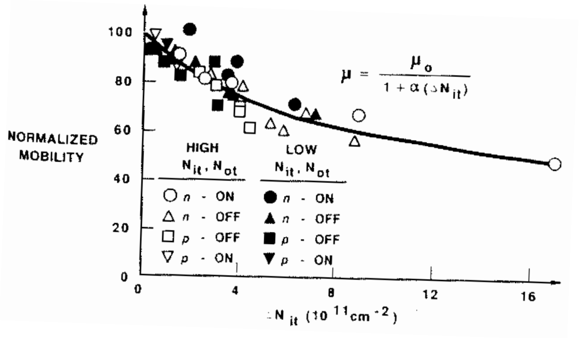


Abbildung 3.5: normierte Beweglichkeit μ_n der Ladungsträger gegen die Konzentrationszunahme der Grenzflächenzustände $\Delta N_{IT} = \Delta D_{IT}$, ΔD_{IT} skaliert mit der Dosis D: $D^{2/3}$[Fall,S.25].

Die Konzentration der Grenzflächenzustände wächst nach den Beobachtungen vieler Experimentatoren sublinear mit der Dosis an: ein Exponent von 2/3 wurde bei naß und trocken gewachsenen Oxiden sowie bei Oxiden verschiedener Strahlungshärte gefunden. Auch [Fall] konnte in seinen Untersuchungen, mit relativ strahlungsweichen MOSFETs, den Exponenten bestätigen. Ziel der jetzigen Untersuchung war es nun mit größerer Genauigkeit bei C-MOS Transistoren ähnlicher Strahlungshärte sowohl die Veränderung der Thresholdspannung, als auch der Beweglichkeit mit der Bestrahlung zu bestimmen.

3.2.3 Annealing

Wie schon erwähnt wurde, sind gefangene Oxidladungen nicht stabil. Dies läßt sich dadurch erklären, daß im Laufe der Zeit die positive Oxidladung durch Elektronen kompensiert wird, welche aus dem Silizium ins Oxid tunneln. Die Zeitkonstante für diese Tunneln hängt von der Temperatur und er angelegten Gatespannung ab. Aus diesem Grunde ist auch der Zeitpunkt der Messung nach der Bestrahlung von Wichtigkeit.

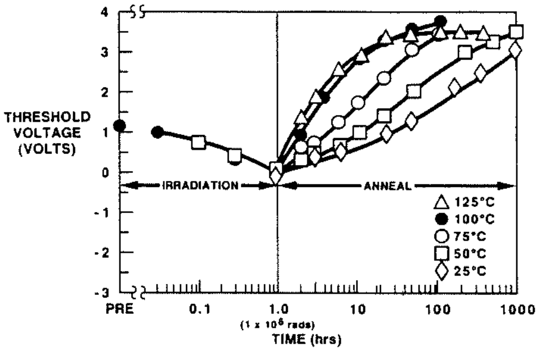


Abbildung 3.6: Schwellenspannung V_T bei einem n-MOSFET nach der Bestrahlung. Das "Ausglühen" findet bei verschiedenen Temperaturen statt [Fall,S.23].

Figur 3.6 zeigt, wie sich bei einem n-MOSFET die Thresholdspannung zuerst aufgrund von Bestrahlung verringert um dann im Laufe der Zeit je nach Temperatur schneller oder langsamer wieder anzusteigen. Die Thresholdspannung steigt wieder an, weil während des Annealings einerseits die positive Oxidladung kompensiert wird, andererseits die Konzentration der Grenzflächenzustände auch nach der Bestrahlung noch weiter zunimmt. Die Temperatur während des "*Ausglühens*" beeinflußt die Geschwindigkeit des Tunnelns, während die Gatespannung die in dieser Zeit anliegt, auch den Endzustand bestimmt (siehe Fig. 3.7). Nach [Fall] bedeutet die Kompensation mit Elek-

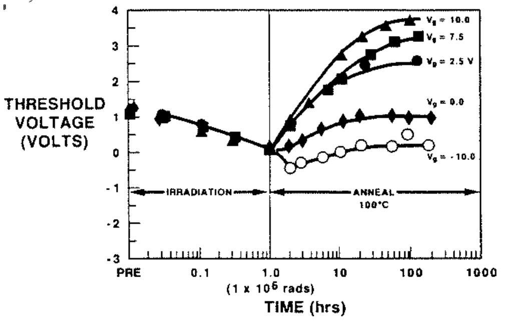


Abbildung 3.7: Schwellenspannung V_T bei einem n-MOSFET nach der Bestrahlung bei verschiedenen Gatespannungen[Fall,S.24].

tronen keine echte Annihilierung der Oxidladung, denn bei Anlegen einer anderen Gatespannung nach einer Weile strebt die Thresholdspannung wieder einem anderen Wert zu. Auch das Annealing war Gegenstand meiner Untersuchungen.

3.3 Der Hot Carrier Effekt

Ein Effekt der ähnliche dauerhafte Veränderungen in der I/V-Charakteristik eines Transistors aufweist wie die beschriebenen Schäden durch ionisierende Strahlung von außen, ist der *Hot Carrier* Effekt [Veen]. Der Hot Carrier Effekt wird verursacht durch Stoßionisation im Kanal des Transistors, wenn eine bestimmte Anzahl beweglicher Ladungsträger eine genügend hohe Energie erlangt hat. Dazu ist im Transistor ein horizontales elektrisches Feld von über $2 \times 10^5 V/cm$ nötig. Der Hot Carrier Effekt hängt stark von dem Maximum dieses Feldes ab. Betrachten wir in Abb. 3.8 den Spannungsverlauf und das zugehörige horizontale elektrische Feld eines Transistors im Sättigungsbereich. Der Hauptteil des Spannungsabfalls in der *Pinch-off-* Region des Transistors (also zwischen dem *Pinch-off*-Punkt x und der Drain) findet nahe der Drain-Diffusion statt. Dies verursacht ein scharfes Maximum im horizontalen elektrischen Feld. Der zugehörige Maximalwert E_{mx} dieses Maximums hängt laut [Veen] von zwei Gruppen von Parametern ab. Zum einen von den Biasspannungen an den Transistorenden: Den stärksten Einfluß hat die Drainspannung V_{ds}. E_{mx} ist proportional zu V_{ds} bei konstantem V_{gs}/V_{ds}. Eine Anhebung der Gatespannung bewirkt dagegen eine Angleichung der Verteilung des elektrischen Feldes über die ganze Kanallänge des Transistors, wodurch E_{mx} absinkt. Die Abhängigkeit von der Spannung am Substrat ist gering. Zum anderen bestimmen geometrische Parameter den Wert von E_{mx}. Sowohl eine kürzere Kanallänge, als auch eine dünnere Oxidschicht bewirken ein höheres E_{mx}. Allerding hat auch noch das Dotierungsprofil einen Einfluß. Je abrupter nämlich der Übergang zwischen hochdotiertem Drain und dem Substrat ist, desto asymetrischer die Verteilung des elektrischen Feldes und desto höher somit dessen Maximum E_{mx}. Wenn nun ein leitendes Elektron mit einem Siliziumatom an einem Gitterpunkt im Transistorkanal

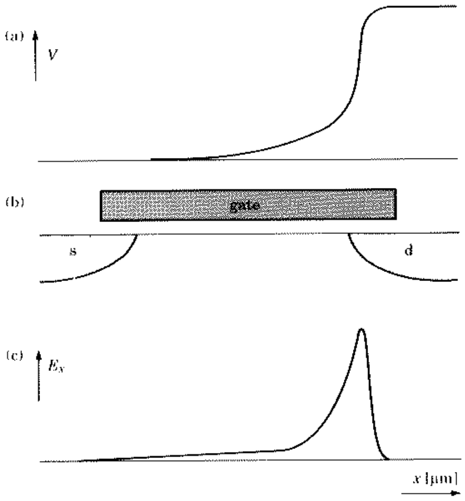


Abbildung 3.8: Querschnitt eines Transistors bei Betrieb im Sättigungsbereich mit zugehörigem horizontalem Spannungsverlauf und E-Feld [Veen,S.73]

kollidiert, kann es aufgrund des maximalen elektrischen Feldes und daher ausreichender Energie zur Stoßionisation kommen. Das heißt der Stoß kann die Anhebung eines Elektrons vom Valenz- ins Leitungsband bewirken. Ein zusätzliches leitendes Elektronen-Loch-Paar ist entstanden. Die beiden Elektronen fließen zur Drain, und das Loch driftet zum Substrat. Dies führt zu einer Anhebung des Drain-Souce-Stromes I_{ds} und des Substratstromes I_b. Andererseits können die hochenergetischen Elektronen und Löcher auch auf die $Si - SiO_2$-Übergangsschicht treffen und, wenn die Energie groß genug ist, in das SiO_2 eindringen. Die hierzu notwendige Energie ist 3,2eV für Elektronen und 3,8eV für Löcher. Die Ladungen könnten in der $Si - SiO_2$-Schicht gefangen werden und zu einem Anstieg der Oxid-Ladung führen. Zudem können zusätzliche Grenflächenzustände entstehen. Das Vorzeichen und die Größe der hieraus resultierenden zusätzlichen Raumladung ist von den Bias-Bedingungen des Transistors abhängig. Die durch diese Raumladungen verursachte Veränderung der Strom-Spannungs-Charakteristik wird *Hot-Carrier-Degradation* genannt und stellt sich durch einen Anstieg der Thresholdspannung und ein Absinken des Gain-Faktors dar. Wenn ΔV_T den Unterschied der Gatespannung beschreibt, die vor und nach dem Effekt jeweils nötig ist um einen bestimmten Drainstrom zu erreichen, dann kann das Verhalten von ΔV_T als eine Funktion der Zeit folgendermaßen ausgedrückt werden:

$$\Delta V_T = Ae^{Bt} \tag{3.4}$$

Hierbei ist der Faktor A hauptsächlich vom Maximalwert des elektrischen Feldes im Transistor abhängig. Wobei es auch davon abhängt wo genau sich das Maximum im Vergleich zum Gate und zur Drain befindet. B ist eine Konstante dessen Wert sich im Bereich zwischen 0.6 und 1.0 für einen n-MOS Transistor befindet. Abbildung 3.9 zeigt ein Beispiel für die I/V Charaktristik eines typischen MOS Transistors vor und nach einer Hot-Carrier-Degradation.

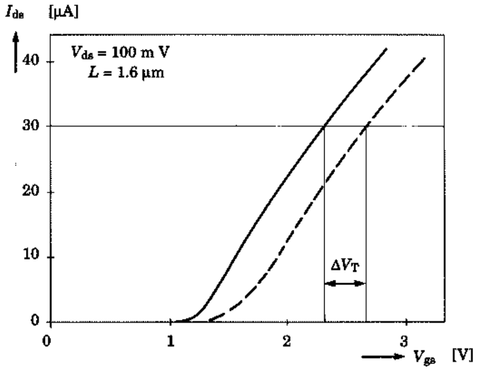


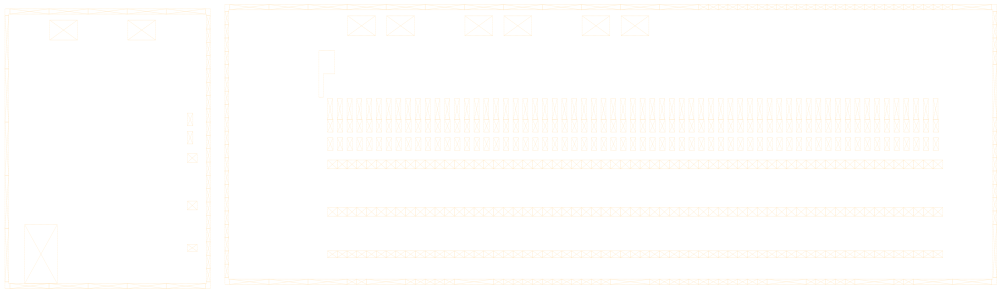
Abbildung 3.9: Ein Beispiel der I/V Charakteristik eines typischen MOS Transistors vor (durchgezogene Linie) und nach (gestrichelte Linie) Hot-Carrier- Degradation

Kapitel 4

Meßaufbau für die Temperaturmessungen

Für die Messungen des Temperatureinflusses auf C-MOS Prozesse wurden die Ein- und Ausgangskennlinien ($I_{ds}(V_{gs})$ und $I_{ds}(V_{ds})$) von zwei C-MOS Transistoren gemessen. Dabei handelte es sich um im AMS-CAE Prozess hergestelltes komplementäres MOSFET Paar . Diese befanden sich als Teststruktur auf einem von Michael Keller entwickelten FADC (Flash-Analog-Digital-Converter).

4.1 Die Teststruktur des FADC



(S), Drain (D), für Substrat (V_{dd}) und die n-Wanne des p-MOSFETs (V_{ss}). Der gebondete Chip wurde für die Messungen in einen Chipsockel (PLCC68) eingebracht, der nicht direkt für diesen Chip konzipiert war, sich aber dafür eignete.

4.2 Messaufbau

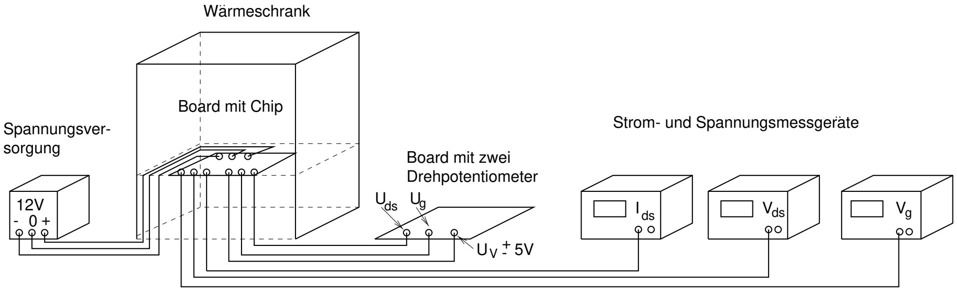


Abbildung 4.2: Der Messaufbau für die Temperaturmessungen

Abbildung 4.2 stellt den Messaufbau dar. Das Board mit dem Chip befand sich in einem *Wärmeschrank*. Dabei handelt es sich um einen MPC-AN42/100 der Firma MPC Gerätebau GmbH, in dessen Inneren man Temperaturen von -42^o bis 150^o C mit einer Genauigkeit von etwa 0.2 Grad erreichen konnte. Aus technischen Gründen wurden Temperaturen von -40^o bis 80^o C in 20^o Abständen gewählt. Die Koaxialkabel zwischen den beiden Boards und zu den Messgeräten können Temperaturen bis zu dieser Höhe ausgesetzt werden ohne Schaden zu nehmen. Als Kabel für die Spannungsversorgung von 0 und ±12V wurde ein speziell hitzebeständiges mit Silikon ummanteltes Kupferkabel gewählt. Als Leitungen auf dem Board wurde Silberdraht benutzt. Das Board außerhalb des Wärmeschrankes diente dazu bei geschlossenem Schrank die Gate- und Drainspannung mit Hilfe der darauf befindlichen Potentiometer zu verändern und somit dazu die Ein- und Ausgangskennlinien messen zu können. Mit den beiden Spannungsmessgeräten wurden die jeweils eingestellten Spannungen beobachtet und an dem Strommessgerät der daraus resultierende Strom abgelesen.

4.3 Schaltplan

Abbildung 4.3 stellt den Schaltplan für die Temperaturmessungen dar. Die ± 12V Eingangsspannungen dienten als Versorgungsspannungen für die beiden Operationsverstärker (CLC436 und TL071). Am Spannungsregler (LM 7805) wurden die +12V in +5V umgewandelt, welche für den Betrieb der Transistoren nötig waren. An den beiden Potentiometern wurden die 5V jeweils für das Gate bzw. für das Drain reguliert. Die beiden untersuchten Chips konnten durch spezielle Halterungen ausgetauscht werden. Mit den beiden Jumpern (Ovale) war es möglich den Schaltkreis so einzustellen, daß man wahlweise den n- oder den p-MOSFET messen konnte. In Abb. 4.3 ist die Beschaltung für die Messung am n-Kanal MOSFET zu sehen. Der als offsettkompensierter Spannungsfolger geschaltete Operationsverstärker TL071 besitzt einen Eingangswiderstand

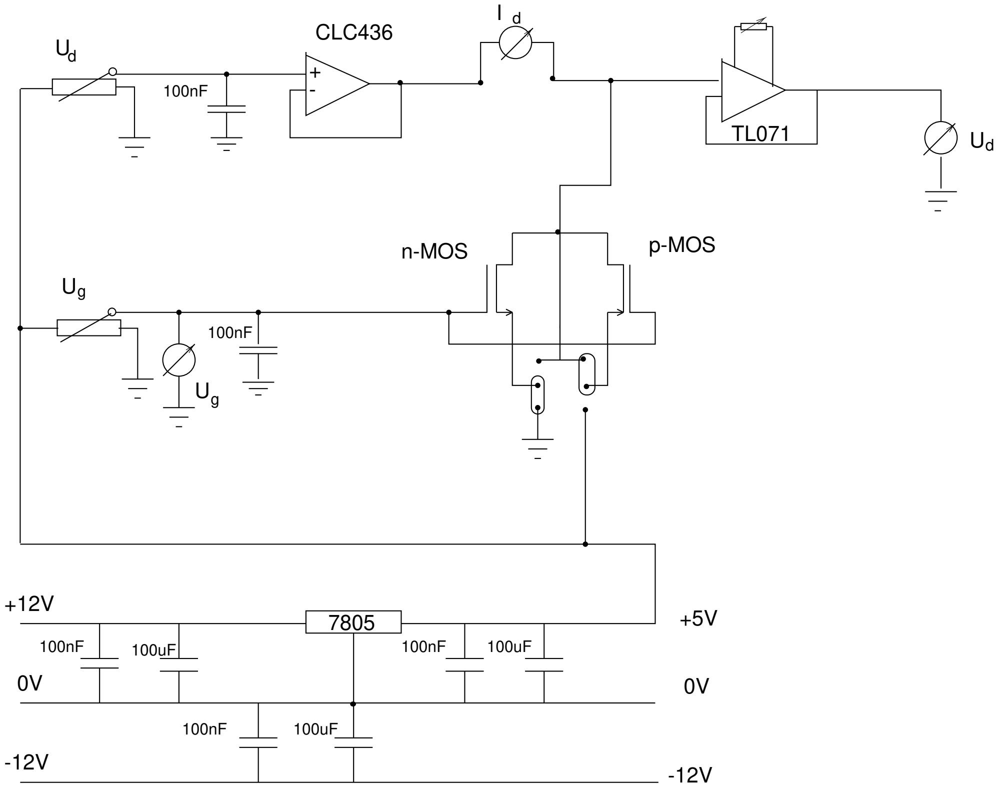


Abbildung 4.3: Der Schaltplan für die Temperaturmessung

von ≈ $10^{13}\Omega$. Dadurch wird eine Beeinflussung der Messergebnisse durch den Eingangswiderstand des Voltmeters verhindert.

Kapitel 5

Aufbauten für die Bestrahlung und Messungen

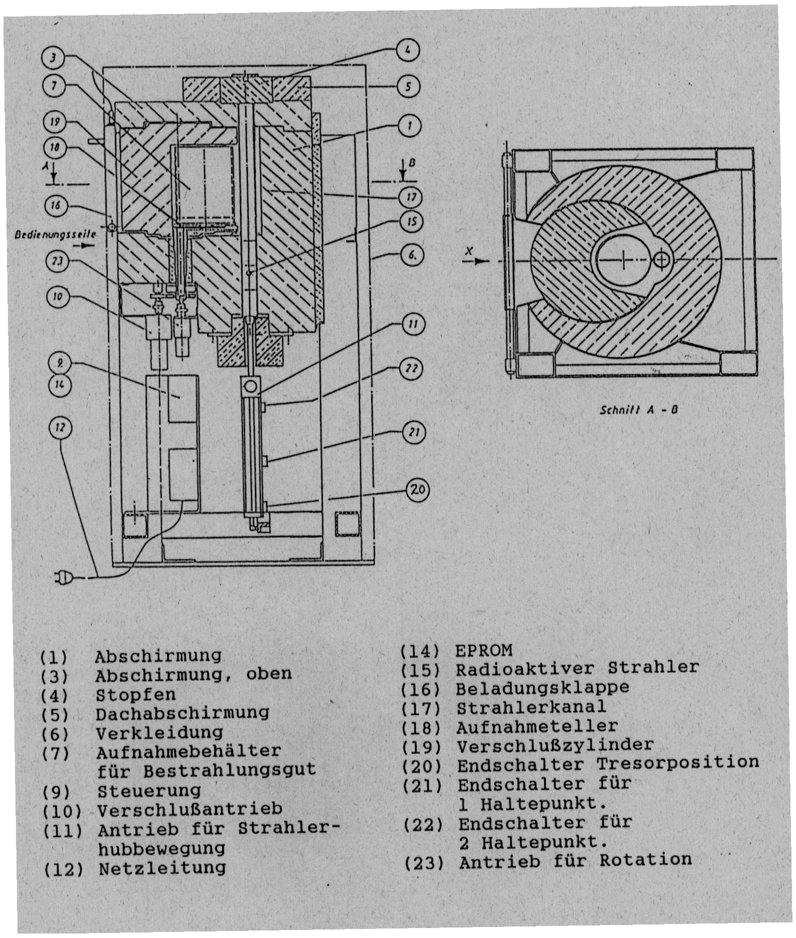
Zur Untersuchung des Verhaltens eines C-MOS Prozesses bezüglich Bestrahlung wurden drei FADC-Chips bestrahlt.

5.1 Die Bestrahlungsapparatur

Zur Bestrahlung der Chips mit ionisierender Strahlung stellte die Kopfklinik der Universität Heidelberg freundlicherweise ihre Blutbestrahlungsanlage zur Verfügung.
Diese Bestrahlungsanlage (OB28/4) dient gewöhnlicherweise der homogenen Bestrahlung von biologischen Produkten. In der Kopfklinik der Universität Heidelberg wird sie zur Bestrahlung von Blutplasma benutzt, um eine Graft Versus Host Reaktion (GVHR) zu verhindern.
Abbildung 5.1 zeigt die Bestrahlungsanlage. Zur Bestrahlung wird das Bestrahlungsgut in einen zylindrischen Metallbehälter (7) deponiert und über die herausklappbare Beladungsklappe (16) in die Anlage eingebracht. Durch eine anschließende Drehung um 180° des Verschlußzylinders (19) gelangt der Behälter in die Bestrahlungsposition. Während des nun einsetzenden Bestrahlungsvorganges rotiert zum einen der Behälter mit ca. 27 Umdrehungen in der Minute um seine eigene Achse. Dies geschieht dadurch, daß er sich auf einer sich drehenden Unterlage befindet. Zum anderen oszilliert der radioaktive Strahler (15) parallel zur Rotationsachse des Behälters. Der radioaktive Strahler besteht aus einer Kapsel mit 2 feststehenden übereinander angeordneten Cäsium137-Quellen. (Dabei handelt es sich genauer gesagt um gepresste Cäsiumchlorid-Zylinder). Durch die Rotation des Behälters und die Oszillation der Quelle wird versucht eine möglichst gute Homogenität zu erreichen. Abb. 5.2 zeigt das Isodosenprofil des zylindrischen Behälters. Anhand des Profiles konnte man davon ausgehen, daß das Bestrahlunggut je nach Lage innerhalb des Behälters etwas weniger (im unteren oder oberen Drittel des Behälters), oder etwas mehr (entprechend dem Abstand von der Rotationsachse) Strahlung ausgesetzt war. Zur Nachprüfung der tatsächlichen Strahlungsdosis benutzten wir Alanin-Dosimeter, welche auf den einzelnen Chips angebracht wurden.

5.2 Auffbau zur Bestrahlung der Chips

Abbildung 5.3 zeigt eine Seitenansicht des Aufbaus für die Bestrahlung. Wie man sieht wurde darauf geachtet, daß das Board mit den 3 Chips sich nicht zu weit unten im Behälter befand, um möglichst eine hundertprozentige Bestrahlungsdosis zu erhalten. Die beiden Chips Nr.1 und Nr.3 befanden sich soweit von der Drehachse entfernt, daß man eine etwas höhere Bestrahlungsdosis als bei Chip Nr.2 erwarten konnte. Dies wurde durch die Auswertung der benutzten Alanin-Dosimeter bestätigt. Mit der Bestrahlungsanlage konnte bei einem einmaligen Bestrahlungsvorgang von 500



(1) Abschirmung
(3) Abschirmung, oben
(4) Stopfen
(5) Dachabschirmung
(6) Verkleidung
(7) Aufnahmebehälter für Bestrahlungsgut
(9) Steuerung
(10) Verschlußantrieb
(11) Antrieb für Strahlerhubbewegung
(12) Netzleitung
(14) EPROM
(15) Radioaktiver Strahler
(16) Beladungsklappe
(17) Strahlerkanal
(18) Aufnahmeteller
(19) Verschlußzylinder
(20) Endschalter Tresorposition
(21) Endschalter für 1 Haltepunkt.
(22) Endschalter für 2 Haltepunkt.
(23) Antrieb für Rotation

Abbildung 5.1: Die Bestrahlungsanlage

Sekunden eine Dosis von 30 Gy erreicht werden. Für die Untersuchungen sollten die Chips 6 mal mit einer Dosis von jeweils 500 Gy bestrahlt werden. Dazu waren also jeweils 17 Bestrahlungseinheiten a 30 Gy nötig (17x30=510). Die Auswertung der Alanin- Referenzdosimeter ergab folgendes:
Chip Nr.1: 495 Gy , Nr.2: 476 Gy , Nr.3: 494 Gy
Die Auswertung der Alanin/ESR-Referenzdosimeter wurde von der Firma Dr.Dieter Regulla vorgenommen [Reg]. Die Messunsicherheit der bereits auf Silizium umgerechneten Bestrahlungsdosen wurde auf kleiner als 1% zuzüglich eines Übertragungsfehlers der Dosimeter von 2% angegeben. Eine weitere Messung an Chip Nr.2 von 501 Gy bestätigte die Vermutung, daß man bei einer Messungenauigkeit von insgesamt etwa 3% (ca. 15 Gy) davon ausgehen konnte, daß der Chip Nr.1 und Nr.3 einer Strahlungsdosis von 500Gy ausgesetzt waren. Für den Chip Nr.2 hielt ich es für angebrachter eine Dosis von 480 Gy pro Bestrahlungsdurchgang anzunehmen. Dem wurde in den Auswertungen Rechnung getragen. "Die Auswirkung ionisierender Strahlung auf MOSFETs ist bei angelegter Betriebsspannung stärker" [Fall]. Dies entspricht aber den tatsächlichen Bedingungen. Deshalb wurden die Chips bei angelegter Betriebsspannung bestrahlt. In Abbildung 5.4 ist zu erkennen, daß die n- und p-MOSFETs der drei Chips jeweils als Sourcefolger geschaltet wurden. Die Spannungsversorgung von 5 Volt wurde durch Batterien gewährleistet, die sich unterhalb des Boards befanden.

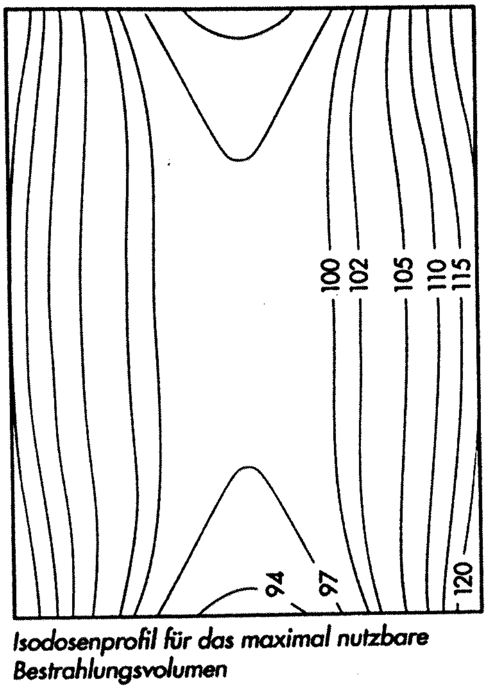


Abbildung 5.2: Das Isodosenprofil der Bestrahlungsanlage

5.3 Messaufbau

Für die Messungen der Kennlinien vor und nach der Bestrahlung wurde ein spezieller Halbleiter-Parameter-Analysator (HP4155A) von Hewlett Packard benutzt. Mit Hilfe dieses Gerätes ist es möglich die Ein- und Ausgangskennlinien von Transistoren zu messen. Unter Vorgabe der Spannungs- und Stromgrenzen, sowie der Schrittfolgen zwischen den einzelnen Messpunkten, können die Daten der einzelnen Messkurven aufgenommen werden. Man hat dann die Möglichkeit diese sowohl auf einem Bildschirm in Form der Kennlinien sichtbar werden zu lassen, als auch die Werte auf Diskette zu speichern. Vom Board, auf dem sich der jeweilige Chip befand, führten die Koaxialkabel der Anschlüsse von *Drain*, *Source* und *Gate* zu dem *Konverter* (siehe Abb. 5.5). Dieser bildete den Übergang von den einfach abgeschirmten (*single shielded*) zu den doppelt abgeschirmten (*doubles hielded*) Koaxialkabeln welche zu den Anschlüssen *SMU1* bis *SMU3* an der Rückseite des *HP4155A* führten. Die Spannungsversorgung von 5 Volt wurde benutzt um bei den Messungen des p-MOSFET die zugehörige Wanne auf positive Spannung zu legen.

5.4 Schaltplan für die Messungen mit dem HP4155A

Abbildung 5.6 stellt den Schaltplan für die Messung des p-MOSFET mit dem Halbleiter-Parameter-Analysator dar. Zur Messung des n-MOSFET können die Jumper wieder entsprechend umgesetzt und der Anschluß zum Eingang *SMU1* des Analysators an die Lemobuchse (*Source(n)*) des Boards angelegt werden.

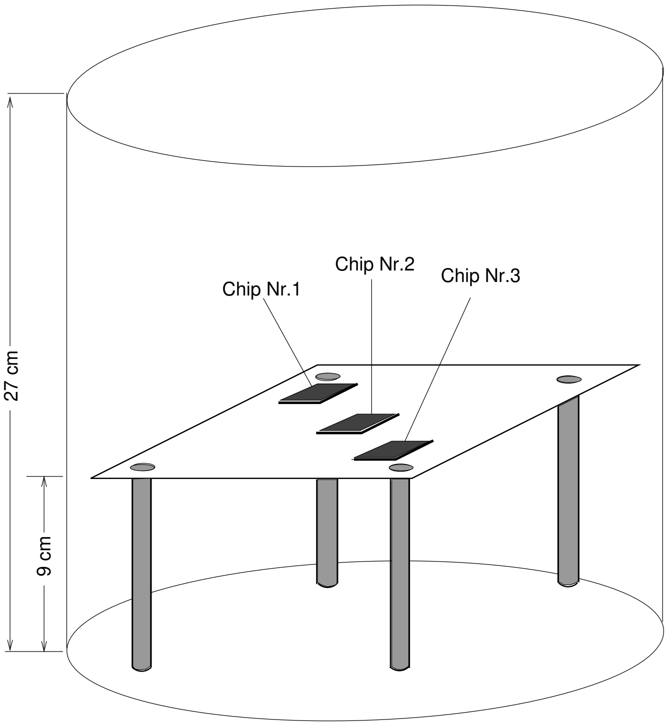


Abbildung 5.3: Der Aufbau mit den 3 Chips (Nr.1, 2 und 3) im Metallbehälter

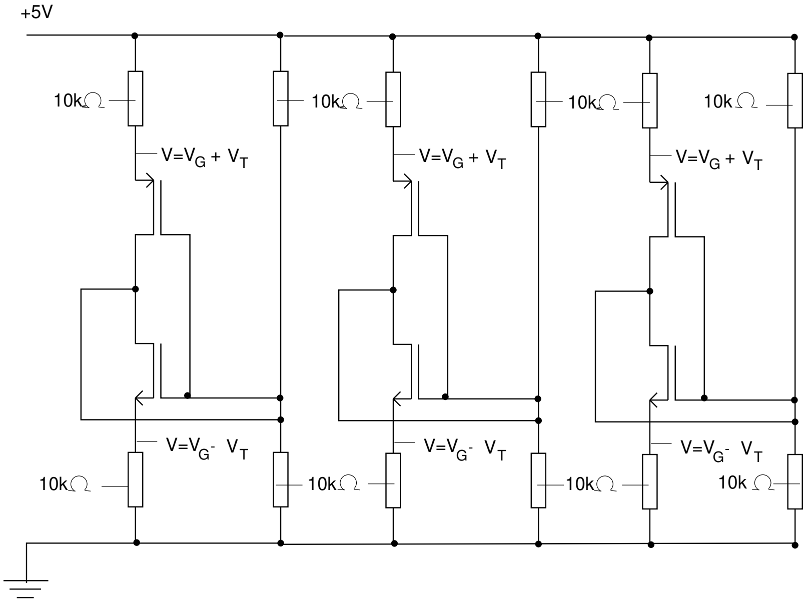


Abbildung 5.4: Schaltplan des Boards für die Bestrahlung

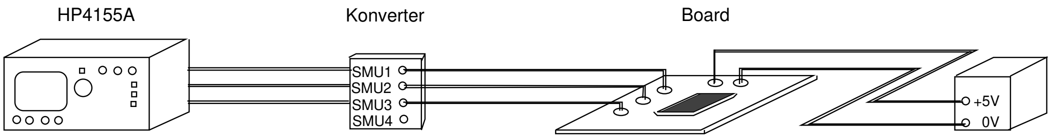


Abbildung 5.5: Messaufbau

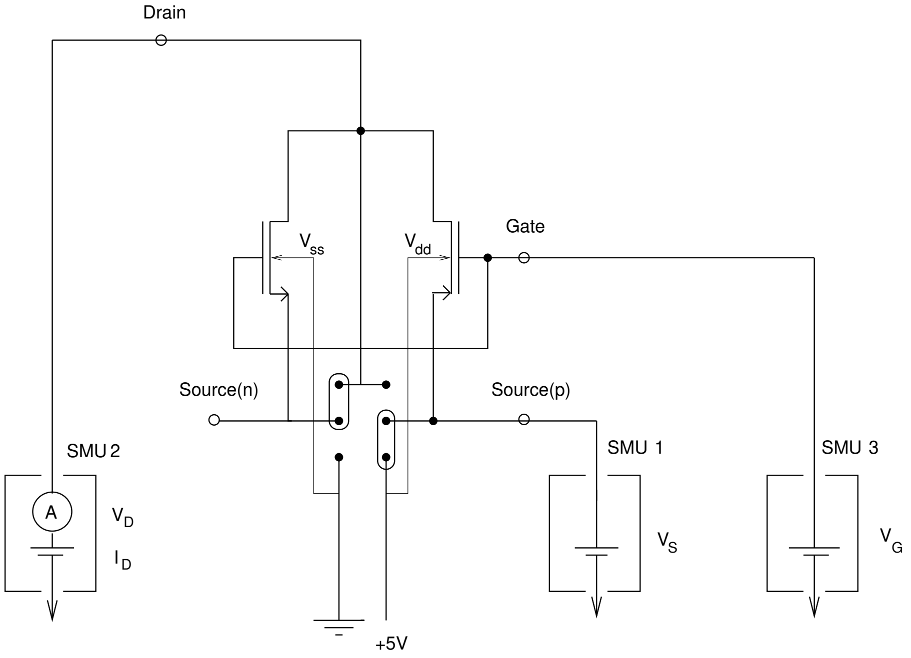


Abbildung 5.6: Schaltplan für die Messung des p-MOSFET mit dem HP4155A

Kapitel 6

Messungen zum Temperaturverhalten der MOSFETs

6.1 Die Ein- und Ausgangskennlinien

Zur Messung des Temperaturverhaltens des C-MOS Prozesses wurden die Ein- und Ausgangskennlinien der n- und p-MOSFETs bei Temperaturen von $-40°$ bis $+80°$ C in Abständen von $20°$ aufgenommen. Für die Eingangskennlinien $I_{ds}(V_{gs})$ wurde eine Drainspannung von $V_{ds} = 4,5V$ gewählt, um zu gewährleisten, daß die Kurven im Sättigungsbereich aufgenommen wurden. Die Gatespannung V_{gs} wurde mit dem Potentiometer auf dem Board außerhalb des Wärmeschrankes von 0 auf 2,4 V (n-MOSFET) bzw. von 0 auf -3,2V (p-MOSFET) in Schritten von 0,2V eingestellt. Damit ergaben sich 13 Messwerte für den n-MOSFET und 17 Messwerte für den p-MOSFET. Zur Aufnahme der Ausgangskennlinien $I_{ds}(V_{ds})$ wurde bei Gatespannungen von 0,8; 1; 1,2; 1,5; 2; 3; 4 und 5V die Drainspannung von 0 bis 5V in 0,5V- Abständen variiert. Dies ergaben 11 Messwerte pro Kennlinie. Allerdings wurden zur späteren Bestimmung von λ und auch zum Vergleich der Ausgangskennlinien bei verschiedenen Temperaturen nur die Ausgangskennlinie bei einer Gatespannung von 2V (n-MOSFET) bzw von -3V (p-MOSFET) benutzt. Die am Strommessgerät abgelesenen Werte wurden in den Computer eingegeben und mit dem Software-Paket “PAW” (Physics Analysis Workstation) als Graphen dargestellt. Mit Hilfe dieses Programm-Paketes ist es möglich die Werte einzeln im Koordinatensystem, mit und ohne Fehlerbalken (in x- und y-Richtung), oder auch als glatte Kurve darzustellen. Zum ersten qualitativen Vergleich wurden hier glatte Kurven als Darstellungsmöglichkeit gewählt. Die Abbildungen 6.1 bis 6.4 stellen die Ein- und Ausgangskennlinien des n- und p- MOSFET Nr.3 dar. Deutlich zu erkennen ist das schon in Kapitel2 beschriebene Temperaturverhalten der MOSFETS: Die Verschiebung der Thresholdspannung (Abb. 6.1 und 6.2) (anhand des Fußpunktes der einzelnen Kennlinien) zu niedrigeren Absolutbeträgen, sowie das Abnehmen der Steilheit bei höheren Temperaturen. An den Ausgangskennlinien (Abb. 6.3 und 6.4) sieht man den höheren Sättigungsstrom bei niedrigeren Temperaturen. Dies wird durch das Anwachsen der freien Weglänge aufgrund der geringeren Behinderung durch Gitterschwingungen verursacht. Dieser dominierende Effekt unterdrückt die Tatsache, daß die Erhöhung der Thresholdspannung bei sinkenden Temperaturen eigentlich das Gegenteil bewirken müßte (siehe Gleichung 3.13). Ein Vergleich der Kennlinien zwischen n- und p-MOSFET zeigt im übrigen gut den offensichtlichen Unterschied in den Steigungen der Kurven, verursacht durch die unterschiedliche Beweglichkeit μ von Elektronen (n-MOSFET) und Löcher (p-MOSFET) (siehe Gleichung 3.13, Beschreibung des Gain-Faktors). Rein qualitativ kann man eine Übereinstimmung der Messungen mit dem Simulationsprogramm *SpectreS* feststellen (siehe Abb. 3.1).

6.2 Bestimmung von $\beta/2n$ und V_T

Um aus den gemessenen Daten den Gain-Faktor β und die Thresholdspannung V_T zu erhalten, wurde aus den Stromwerten I_{ds} der Eingangskennlinien die Wurzel gezogen und wieder über V_{gs} aufgetragen. Es gilt nach Gleichung 3.13:

$$I_{ds} = \frac{\beta}{2n}(V_{gs} - V_T)^2 \tag{6.1}$$

daraus folgt:

$$\sqrt{I_{ds}} = \sqrt{\frac{\beta}{2n}}(V_{gs} - V_T) \tag{6.2}$$

Beim Auftragen der Wurzel von I_{ds} über V_{gs} müßte sich also eine Gerade ergeben. Die Abbildungen 6.5 und 6.6 zeigen die Wurzeln der Drainströme $I_{ds}(V_{gs})$ bei n- und p-MOSFET der beiden Chips Nr.2 und Nr.3. Man sieht eine Abweichung der erwarteten Gerade im Bereich niedriger Ströme (schwache Inversion) und bei höheren Strömen. Zur Bestimmung des Gain-Faktors und der Thresholdspannung wird eine Gerade an der steilsten Stelle der Wurzel-Kennlinie angelegt [ams] [AnJ]) um sicherzustellen, daß man sich bei diesem Fit im Bereich starker Inversion befindet. Die Steigung dieser Geraden ist dann $\sqrt{\frac{\beta}{2n}}$. Durch den Schnittpunkt der Geraden mit der x-Achse ($\sqrt{I_{ds}} = 0 \Rightarrow V_{gs} = V_T$) wird die Thresholdspannung ermittelt. Zur Bestimmung der Fitgeraden wird eine Funktion:

$$f(x) = P_1(x - P_2) \tag{6.3}$$

mit den offenen Parametern P_1 und P_2, so wie der Fitbereich vorgegeben. Als Fitbereich ist es möglich die Grenzen entweder entlang der x-Achse oder der y-Achse zu wählen. Es erschien sinnvoll für diesen Fit und auch für die folgenden Fits an den Wurzelfunktionen feste Werte des Drainstromes als Grenzen festzulegen und beizubehalten um eine Konsistenz in den so ermittelten Werten zu gewährleisten. Es wurden für den Fit 3 (-3) mA als unter Grenze und ca. 19 (-19) mA als obere Grenze für n-MOSFET bzw. p-MOSFET gewählt (Abb. 6.5 und 6.6). Das PAW-Modul "Minuit" ermittelt nun durch Minimalisierung der Abweichung des Fits an den Graphen über die Summe der einzelnen Punkte die offenen Parameter.

$$\Sigma_{x_i}\frac{(f(x_i) - M(x_i))^2}{\sigma^2(x_i)} \tag{6.4}$$

Hierbei sei $f(x)$ die zu fittende Funktion und $\sigma(x_i)$ der Fehler des Wertes $f(x_i)$. Die auf diese Weise ermittelten Werte für die Thresholdspannung ($V_T = P_2$) und den Gain-Faktor ($\beta/2n = P_1^2$) wurden nun in Abhängigkeit von der Temperatur erneut aufgetragen.

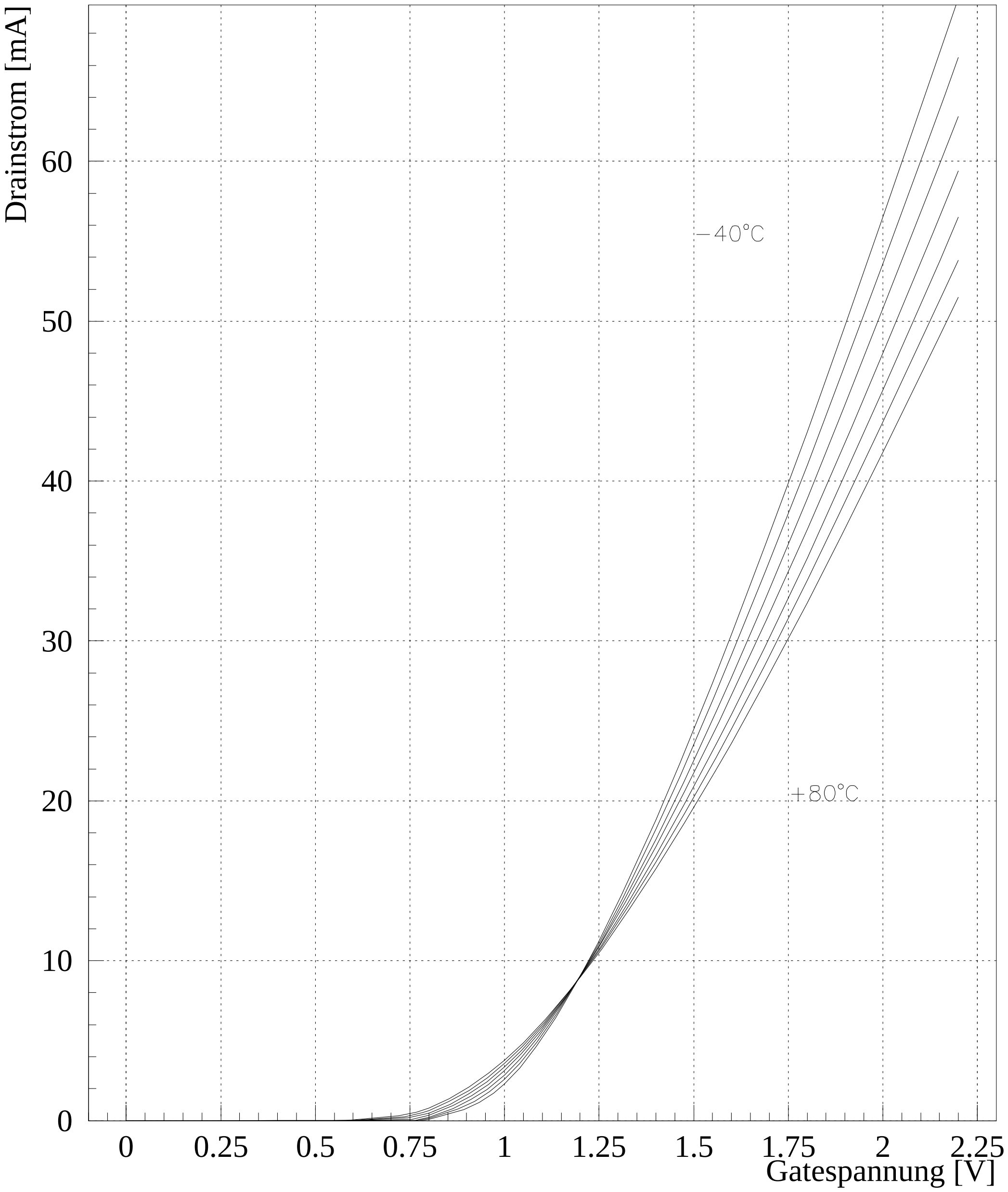


Abbildung 6.1: Eingangskennlinien des n-MOSFET Nr.3 bei Temperaturen von -40 bis +80° C.

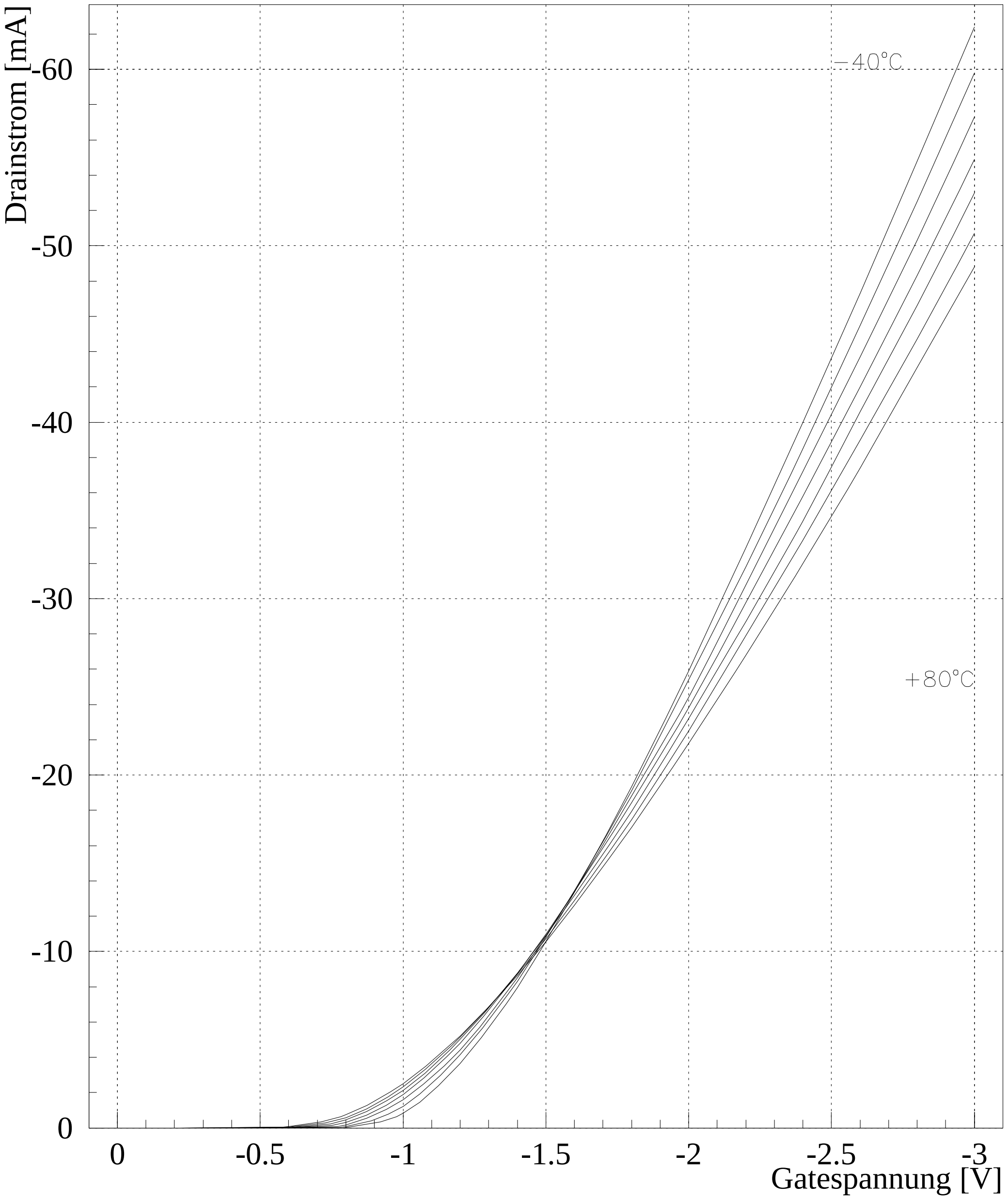


Abbildung 6.2: Eingangskennlinien des p-MOSFET Nr.3 bei Temperaturen von -40 bis +80° C.

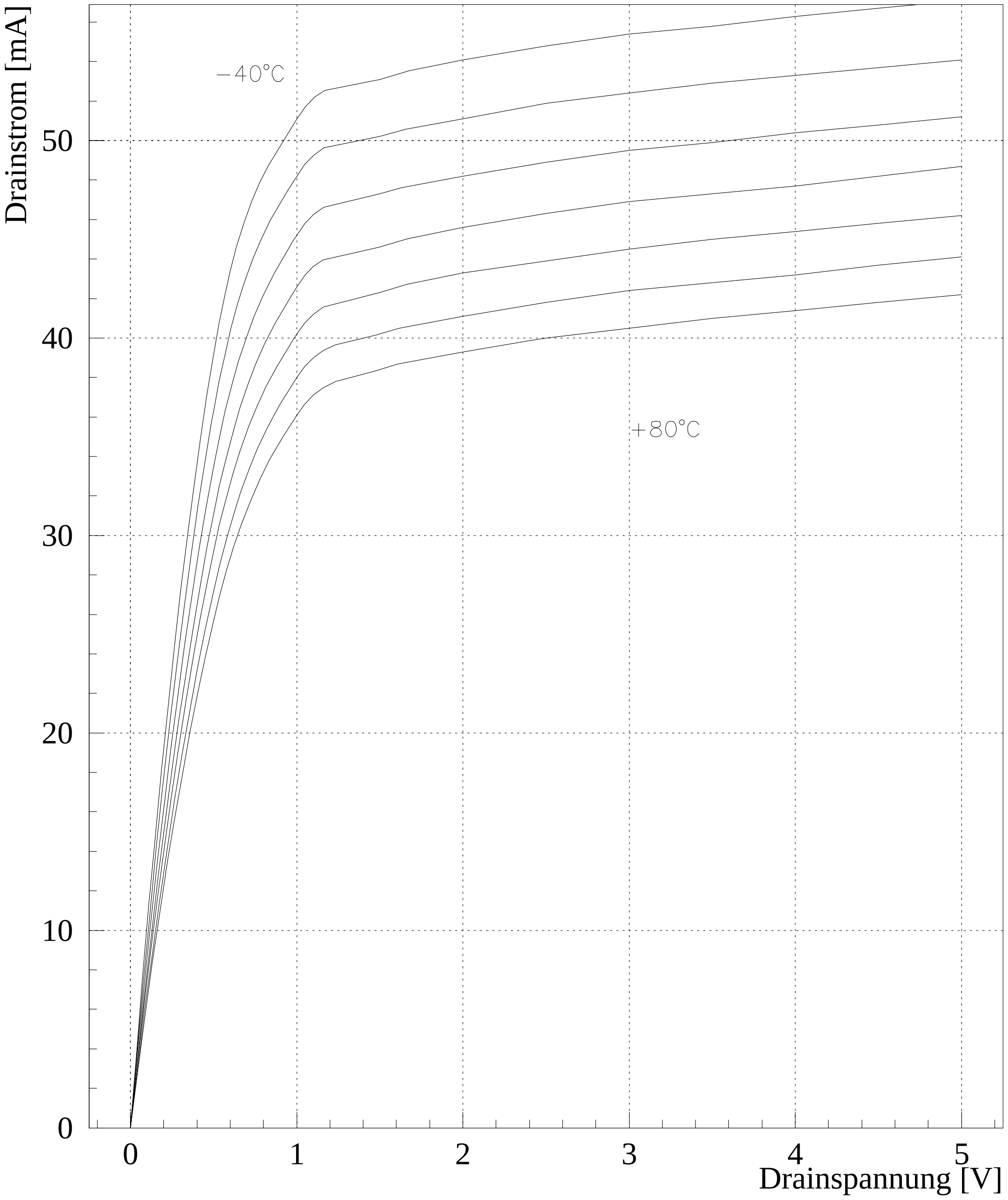


Abbildung 6.3: Ausgangskennlinien des n-MOSFET Nr.3 bei einer Gatespannung von V_{gs}=2V und Temperaturen von -40 bis +80° C.

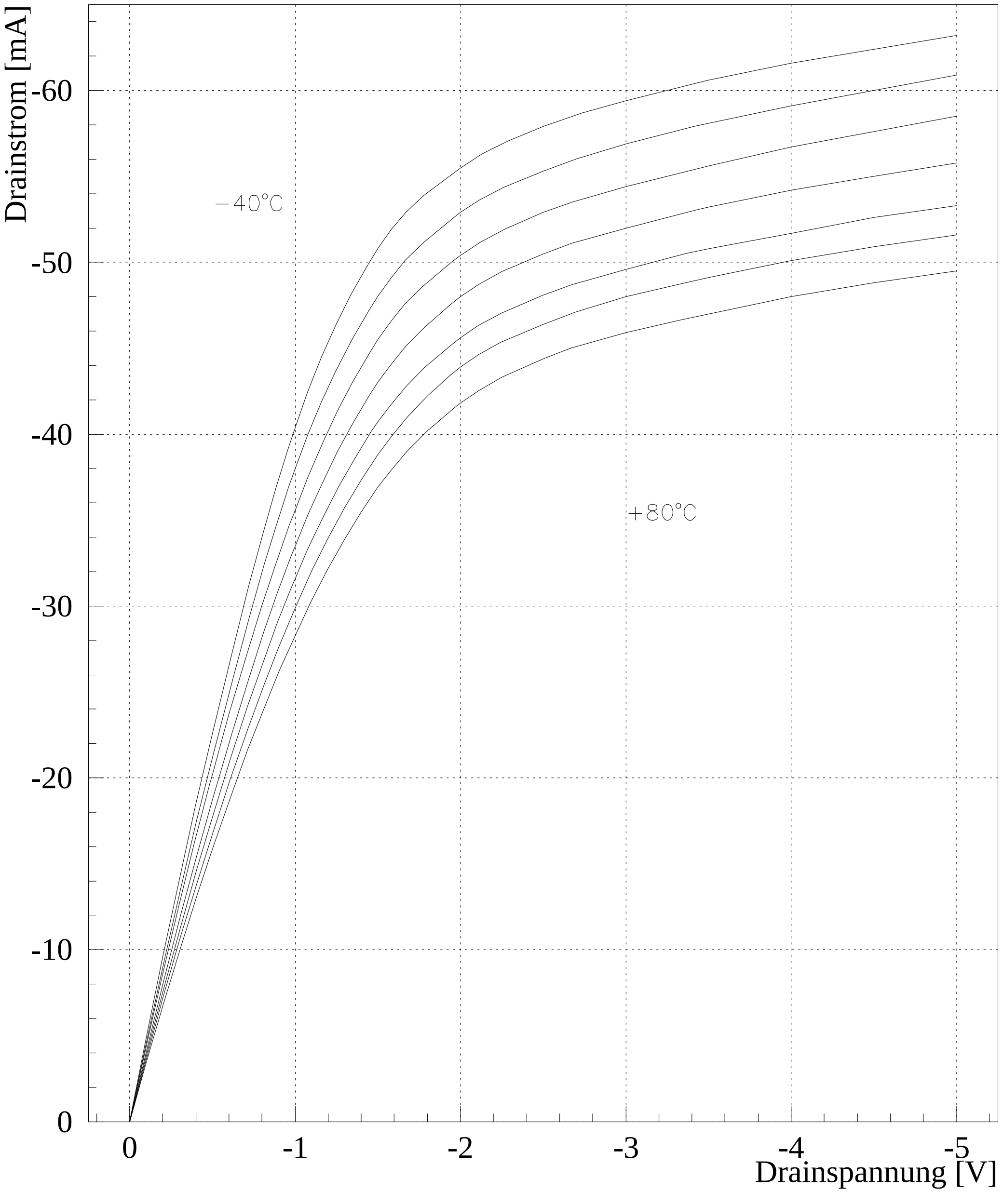


Abbildung 6.4: Ausgangskennlinien des p-MOSFET Nr.3 bei einer Gatespannung von V_{gs}=-3V und Temperaturen von -40 bis +80° C.

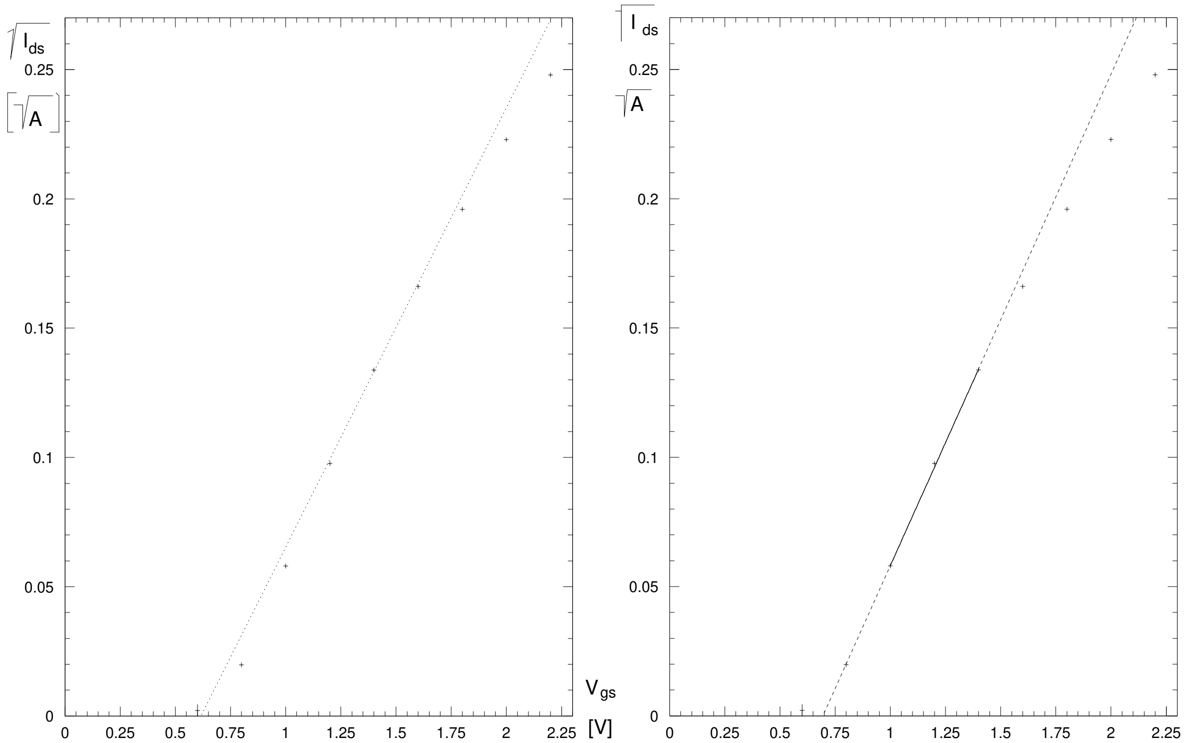


Abbildung 6.5: Wurzel der Eingangskennlinien des n-MOSFET Nr.2 und Nr.3 bei 20° C.

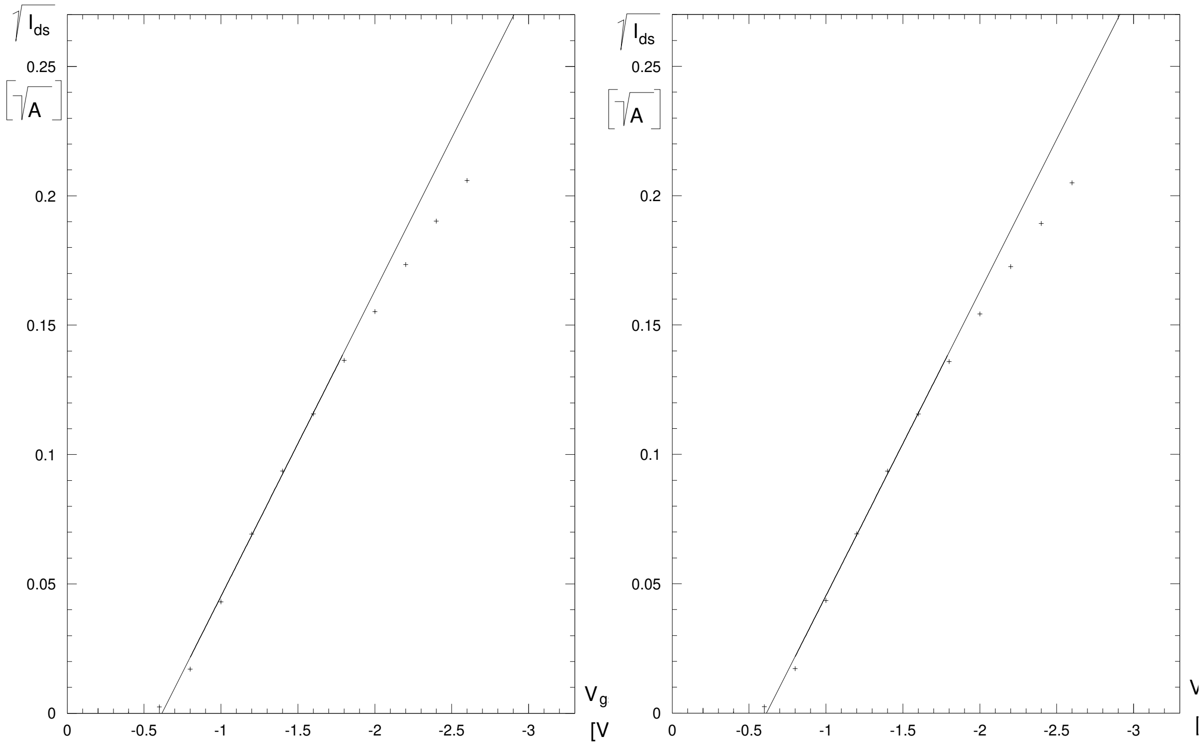


Abbildung 6.6: Wurzel der Eingangskennlinien des p-MOSFET Nr.2 und Nr.3 bei 20° C.

6.2.1 Die Thresholdspannung in Abhängigkeit von der Temperatur

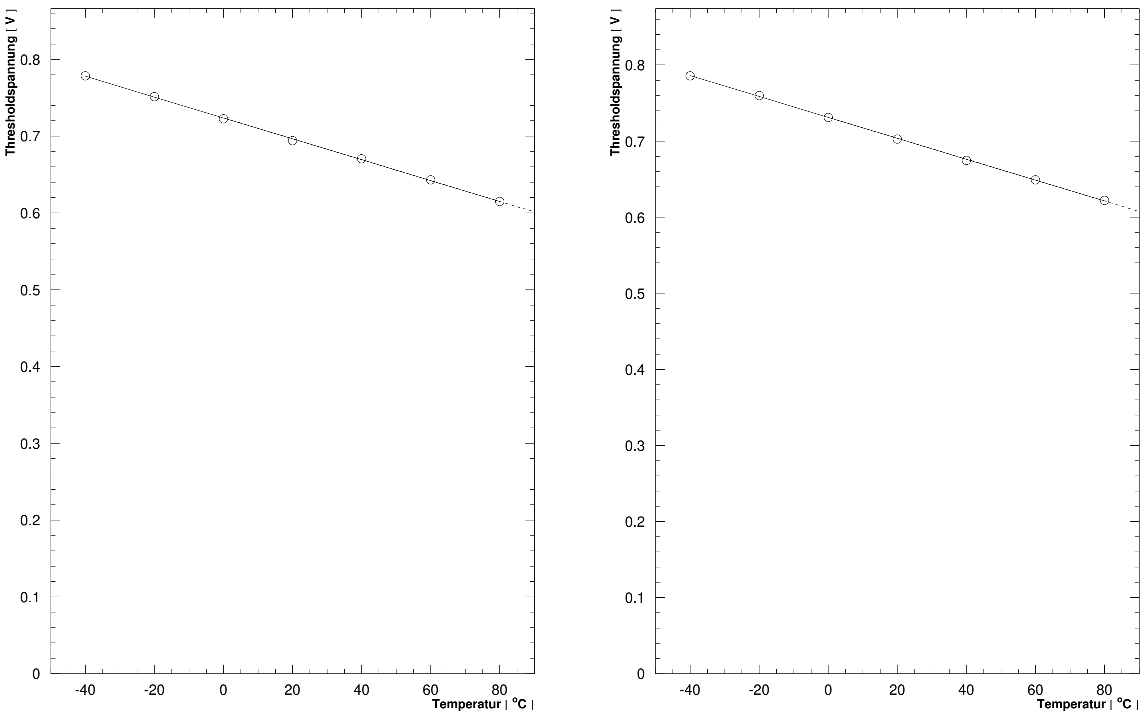


Abbildung 6.7: Die Thresholdspannung V_T des n-MOSFET Nr.2 und Nr.3 in Abhängigkeit von der Temperatur [in ^oC].

Die Abbildungen 6.7 und 6.8 stellen die Thresholdspannungen der einzelnen MOSFETs über der Temperatur (in ^oC) dar. Man sieht deutlich die lineare Abhängkeit der Thresholdspannung von der Temperatur. Außerdem erkennt man auch, daß die Thresholdspannungen beim p-MOSFET mit zunehmender Temperatur, stärker abfallen.

6.2.2 Fehler von V_T

Die Fehlerbalken sind in diesen Abbildungen nicht zu sehen, da sie kleiner als die Marker sind. Anhand der Abweichungen der einzelnen Punkte von einer Geraden muß man annehmen, daß die Fehler in Wirklichkeit größer sind, als angegeben. Eine mögliche Erklärung hierfür sind systematische Fehler: Die Fehler für die Thresholdspannung wurde vom *PAW*-Programm aus den Fehlerangaben der einzelne Werte der Wurzelfunktion der Eingangskennlinie und der Abweichung des Fits von der gemessenen Kurve gewonnen. Die Fehler der “Wurzelfunktion” wurden aus den Fehlern der Messwerte über das erste Glied einer Taylor-Entwicklung abgeschätzt:

$$\Delta f_w(x_i) = 0,5(1/f_w(x_i))\Delta f(x_i) \tag{6.5}$$

Hierbei sei $f_w(x_i)$ der jeweilige Wert der Wurzelfunktion und $\Delta f(x_i)$ der Fehler des zugehörigen Drainstromwertes. Als Fehler für die einzelnen Messwerte wurde jedoch nur die Messgeräteungenauigkeit angegeben. Andere Einflüsse oder auch herstellungsbedingte Schwankungen bei den MOSFETs sind nicht berücksichtigt.

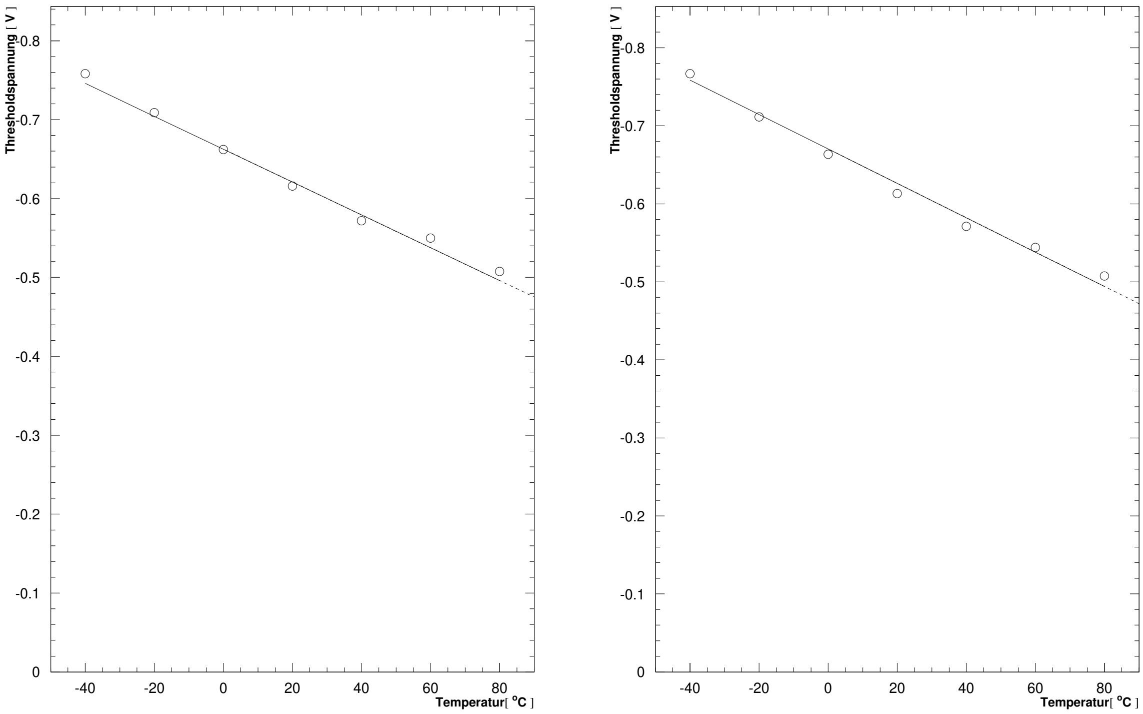


Abbildung 6.8: Die Thresholdspannung V_T des p-MOSFET Nr.2 und Nr.3 in Abhängigkeit von der Temperatur [in $°C$].

6.2.3 Bestimmung der Konstanten V_{TC}

Um die ermittelten Werte der Thresholdspannung in Abhängigkeit von der Temperatur mit den Angaben von AMS zu vergleichen (siehe Gleichung 3.1) wurde wieder eine Gerade, allerdings über den gesamten Bereich des Graphen, gefittet (siehe Abb. 6.7 , 6.8). Als vorgegebene Funktion wurde:

$$f(x) = P_1 + P_2 \cdot (x - 27) \tag{6.6}$$

gewählt, so daß man mit P_2 sogleich den von AMS mit der Bezeichnung T_{CV} angegebenen Parameter erhielt [ams].

Die folgende Tabelle (6.1) zeigt die auf diese Weise ermittelten Werte von T_{CV} und $V_T(T_0)$, welcher dem ersten Parameter entspricht. für die beiden Chips Nr.2 und Nr.3, sowie die Angaben von AMS, einschließlich Fehler. Die Fehlerangaben von T_{CV} der beiden Chips wurden wieder durch *PAW* aus dem Fehler des Fits und den zuvor erläuterten Fehlerangaben der einzelnen Thresholdspannungen berechnet. Schon die sehr niedrigen Fehlerangaben bei der Thresholdspannung, die im starken Kontrast zu den Abweichungen der Werte der Chips untereinander stehen, machen deutlich, daß diese und auch die folgenden Fehlerangaben reine Meßfehler sind und keine systematischen Fehler beinhalten. Der tatsächliche Fehler der schon allein durch produktionsbedingte Schwankungen zwischen den Chips um einiges größer ist, kann eher durch die Differenzen der Meßergebnisse zwischen den einzelnen Chips abgeschätzt werden.
Trotz der einfachen Bestimmung des Koeffizienten, da es sich hier um eine lineare Abhängigkeit handelt, und der Übereinstimmung der ermittelten Werte zwischen den beiden Chips fällt es auf, daß diese von den von AMS angegebenen Werten um jeweils um bis zu 0,2V abweichen. Die Ursache hierfür ist bis dato nicht geklärt, kann aber nicht durch Messungenauigkeiten erklärt werden, sondern scheint systematischer Natur zu sein.

	$V_T(T_0)$ in [V]		
	Chip Nr.2	Chip Nr.3	AMS-Prozessparameter
n-MOSFET	0.68697	0.69411	0.67
Fehler	0.00367	0.00401	0.12
p-MOSFET	-0.6035	-0.59815	-0.70
Fehler	0.00314	0.00855	0.15
	T_{CV} in [mV/K]		
	Chip Nr.2	Chip Nr.3	AMS-Prozessparameter
n-MOSFET	-1.3598	-1.3744	-1.56
Fehler	0.00862	0.00917	0.156
p-MOSFET	2.0829	1.8594	1.89
Fehler	0.01103	0.018594	0.189

Tabelle 6.1: Werte der Thresholdspannung bei $T_0 = 27°$ und des Temperaturkoeffizienten T_{CV}

6.2.4 Die Steilheit $\beta/2n$ in Abhängigkeit von der Temperatur

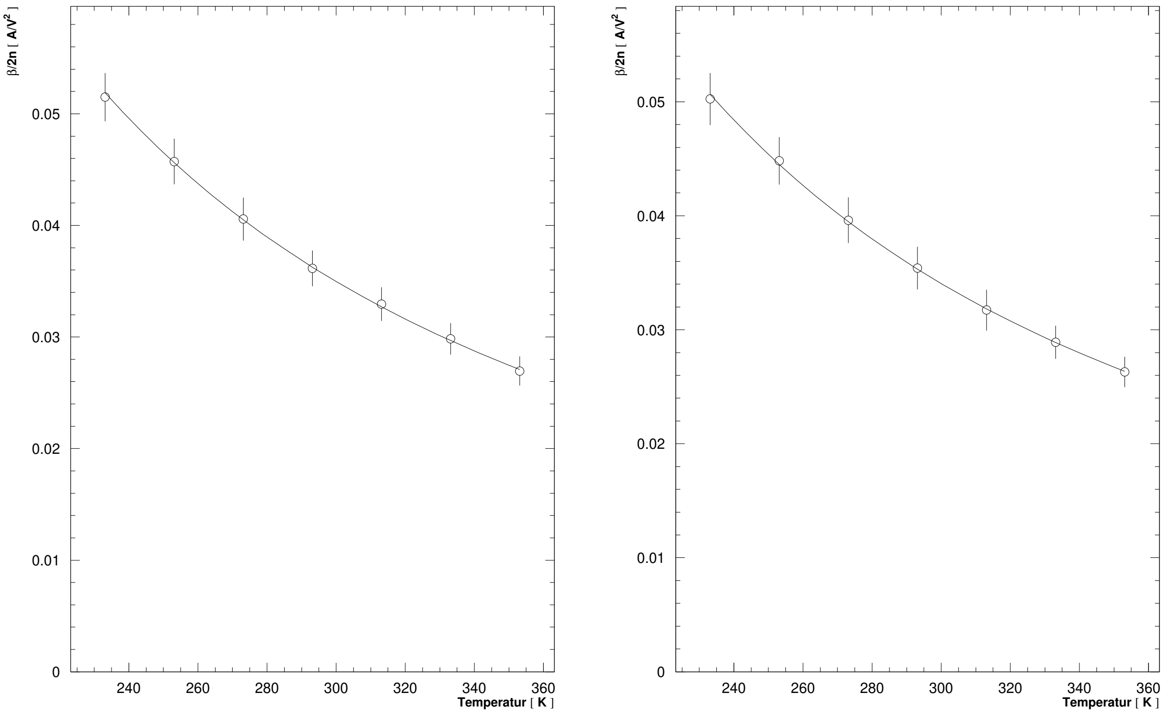


Abbildung 6.9: $\beta/2n$ des n-MOSFET Nr.2 und Nr.3 in Abhängigkeit von der Temperatur [in K].

Die Abbildungen 6.9 und 6.10 zeigen den Abfall der Steigung der Eingangskennlinien ($\beta/2n$) von n- und p-MOSFET der beiden Chips in Abhängigkeit von der Temperatur. Deutlich ist zu erkennen, daß es sich dabei nicht um einen linearen Abfall handelt. Die Temperatur ist wegen der späteren Bestimmung des Exponenten β_{ex} in Kelvin angegeben.

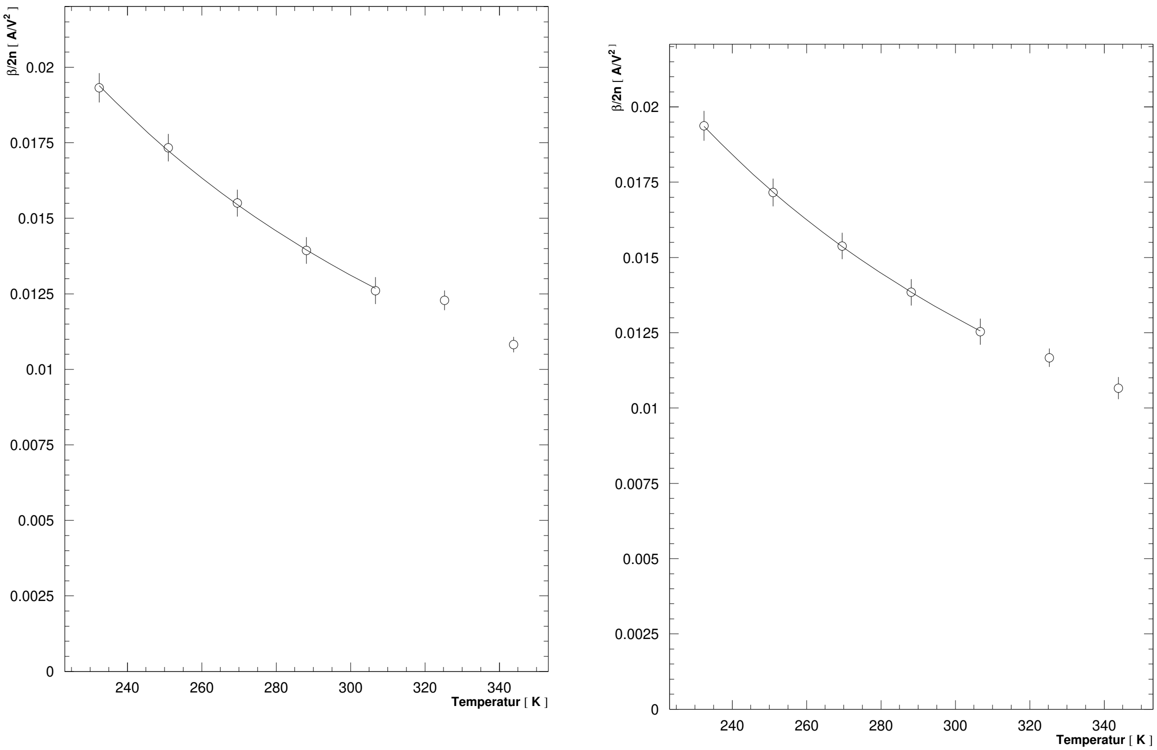


Abbildung 6.10: $\beta/2n$ des p-MOSFET Nr.2 und Nr.3 in Abhängigkeit von der Temperatur [in K].

6.2.5 Fehler von $\beta/2n$

Da die Werte, welche durch den Fit an die Wurzelfunktion ermittelt worden waren nun wieder quadriert werden mußten, wurde der Fehler der einzelnen Werte von $\beta/2n$ folgendermaßen bestimmt:

$$\Delta f_{\beta}(x_i) = 2(f_{\sqrt{\beta}}(x_i))\Delta f_{\sqrt{\beta}}(x_i) \tag{6.7}$$

Die daraus erhaltenen Fehler waren von ähnlicher Größenordnung wie diejenigen der Thresholdspannung in Abhängigkeit von der Temperatur. Aufgrund des geringen Fehlers war es zunächst nicht möglich einen Fit an die Meßwerte anzulegen. Erst nach einer Erhöhung der Fehlerangaben, was auch eher der Realität entsprich, gelang ein Fit. (Daher die nun sichtbaren Fehlerbalken in Abb. 6.9 und 6.10.)

6.2.6 Bestimmung des Exponenten β_{ex}

Um den von AMS mit β_{ex} bezeichneten Exponenten [ams] in Gleichung (3.3) zu ermitteln, wurde der Graph von $\beta/2n$ über der Temperatur (in [K]) unter Vorgabe folgender Funktion gefittet.

$$f(x) = P_1 x^{P_2} \tag{6.8}$$

Aus Gleichung 3.3 folgt:

$$\beta(T) = \beta(T_0)(\frac{1}{T_0})^{\beta_{ex}}(T)^{\beta_{ex}} \tag{6.9}$$

Ebenso gilt für die Werte von $\beta/2n$

$$\frac{\beta(T)}{2n} = \frac{\beta(T_0)}{2n}(\frac{1}{T_0})^{\beta_{ex}}T^{\beta_{ex}} \tag{6.10}$$

Der gesuchte Exponent β_{ex} entspricht also P_2. Die daraus gewonnen Werte für n- und p-MOSFET der beiden Chips sind in der nun folgenden Tabelle (6.2) aufgelistet. Die ermittelten Werte von β_{ex}

	β_{ex}		
	Chip Nr.2	Chip Nr.3	Werte von AMS
n-MOSFET	-1.5642	-1.5737	-1.70
Fehler	0.047868	0.052258	0.17
p-MOSFET	-1.5306	-1.5579	-1.54
Fehler	0.036240	0.06431	0.154

Tabelle 6.2: Werte des Temperaturexponenten β_{ex}

stimmen innerhalb der angegebenen Grenzen mit den Werten von AMS überein, jedoch fällt auf, daß bei den gemessenen Werten, im Gegensatz zu den "AMS-Werten", kein signifikanter Unterschied zwischen n- und p-MOSFET besteht. Es wurden also folgende Werte für den Temperaturexponenten bestimmt:

$\beta_{ex} = -1.5689 \pm 0.04385$ (n-MOSFET)
$\beta_{ex} = -1.54425 \pm 0.05028$(p-MOSFET)

Es handelt sich wieder um die Mittelwerte der beiden Chips.

6.3 Der Kanallängenmodulationskoeffizient λ

Zur Bestimmung des Kanallängenmodulationskoeffizienten λ wurde an den linearen Abschnitt der Ausgangskennlinie (also im Sättigungsbereich) eine Gerade mit folgender vorgegebener Funktion gefittet:

$$f(x) = P_1(x + P_2) \tag{6.11}$$

Die Abbildungen 6.11 und 6.12 zeigen beispielsweise den Fit an die Ausgangskennlinien von n- und p-MOSFET der beiden Chips bei $20°C$ bzw. $0°C$. Die aus dem Fit an den Ausgangskennlinien erhaltenen Werte für λ sind in Abhängigkeit von der Temperatur in den Abbildungen 6.13 und 6.14 zu sehen. Von AMS selbst liegen keine Angaben über eine Temperaturabhängigkeit des Faktors λ selbst vor. Es scheint aber aber eine Temperaturabhängigkeit zu bestehen, wenn sie auch bei den n-MOSFETs stärker auffällt als bei den p-MOSFETs. Aufgrund des relativ großen Fehlers der einzelnen Werte (Abb. 6.13) und den großen Abweichungen von einer möglichen Gerade (siehe Abb. 6.14) gelang der Versuch mit *PAW* eine Gerade an die Meßwerte zu fitten und auf diese Weise die Abhängigkeit zu parametrisieren nur bei dem n-MOSFET Nr.2. Eine einfache Berechnung der Parameter einer Geraden, welche den ersten und letzten Punkt der Wertereihe verbindet, ergab die folgende Werte. Diese stellen die Steigung und den y-Achsenabschnitt dar, welche die Abhängigkeit des Parameters λ von der Temperatur beschreiben könnten:
Sei $\lambda(T) = \alpha T + \lambda(0)$, dann wurden folgende Werte ermittelt:

Die angegebenen Fehler wurden aus dem größten Fehler von λ (ca. $10^{-3}[1/V]$) berechnet und ergaben für die Steigung α etwa die angegebenen 10% und für $\lambda(0)$ jeweils 10^{-3} [1/V], was für den p-MOSFET jedoch zu gering erscheint. Hier wäre ein Fehler von über 10% sicherlich angemessen. Wir erhalten also folgende Abhängigkeit des Kanallängenmodulationskoeffizienten λ von der Temperatur T:

$$\lambda(T) = \lambda(T_0) + \alpha(T - T_0) \tag{6.12}$$

Wobei $T_0 = 300K \approx 27°C$.

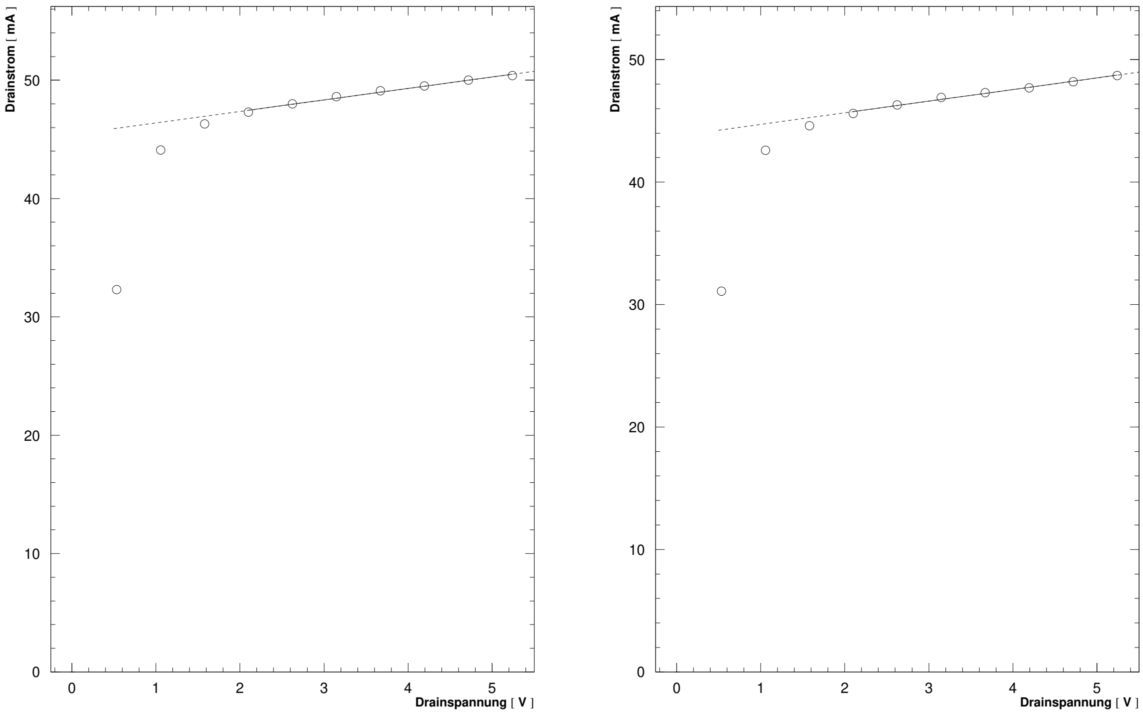


Abbildung 6.11: Fit an die Ausgangskennlinie des n-MOSFET Nr.2 und Nr.3 bei 20^oC.

	$\alpha[1/VK]$		$\lambda(0)0 = 0K[1/V]$		$\lambda(T_0)T_0 = 300K[1/V]$	
	Chip Nr.2	Chip Nr.3	Chip Nr.2	Chip Nr.3	Chip Nr.2	Chip Nr.3
n-MOSFET	0.4833E-4	0.50833E-4	0.006438	0.006056	0.020937	0.021306
Fehler	0.0483E-4	0.0508E-4	0.001	0.001	0.00176	0.00182
p-MOSFET	0.6489E-4	0.7535E-4	0.0198	0.01580	0.039267	0.038405
Fehler	0.0649E-4	0.0754E-4	0.001	0.001	0.00219	0.00247

Tabelle 6.3: Die berechneten Parameter von Steigung α und dem y-Achsenabschnitts $\lambda(0)$ der Geradengleichung $\lambda(T) = \alpha T + \lambda(0)$, welche die Abhängigkeit des Koeffizienten λ von der Temperatur beschreibt. $\lambda(T_0)$ ist der aus dieser Geradengleichung und α und $\lambda(0)$ berechneten Wert von λ bei der Temperatur $T_0 = 300K$

Danach ist:
$\alpha_n = 0.49881E - 4 \pm 0.04955E - 4[1/VK]$ (n-MOSFET)
$\alpha_p = 0.7012E - 4 \pm 0.0523E - 4[1/VK]$ (p-MOSFET)
$\lambda_n(T_0) = 0.211215E - 1 \pm 0.261E - 3[1/V]$ (n-MOSFET)
$\lambda_p(0) = 0.38836E - 1 \pm 0.6095E - 3[1/V]$ (p-MOSFET)
Die Angaben der Werte und der Fehler entsprechen dem Mittelwert aus den Messungen der beiden Chips und deren Abweichungen davon.

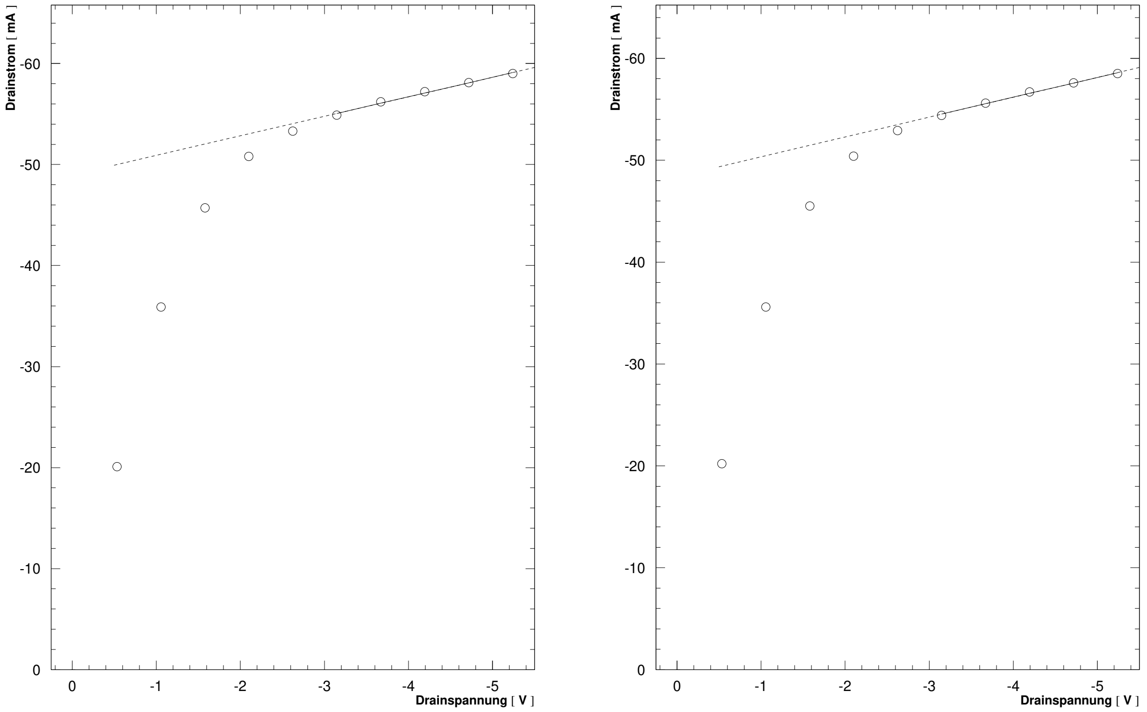


Abbildung 6.12: Fit an die Ausgangskennlinie des p-MOSFET Nr.2 und Nr.3 bei 0^oC.

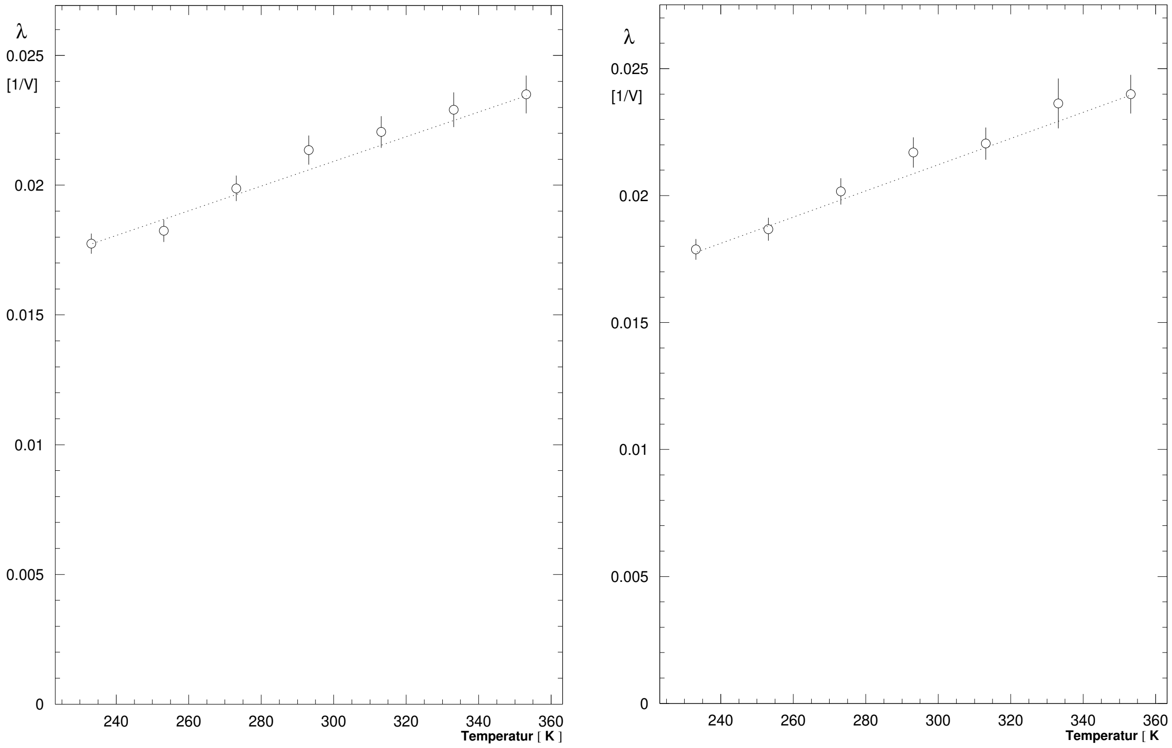


Abbildung 6.13: λ des n-MOSFET Nr.2 und Nr.3 in Abhängigkeit von der Temperatur in [K].

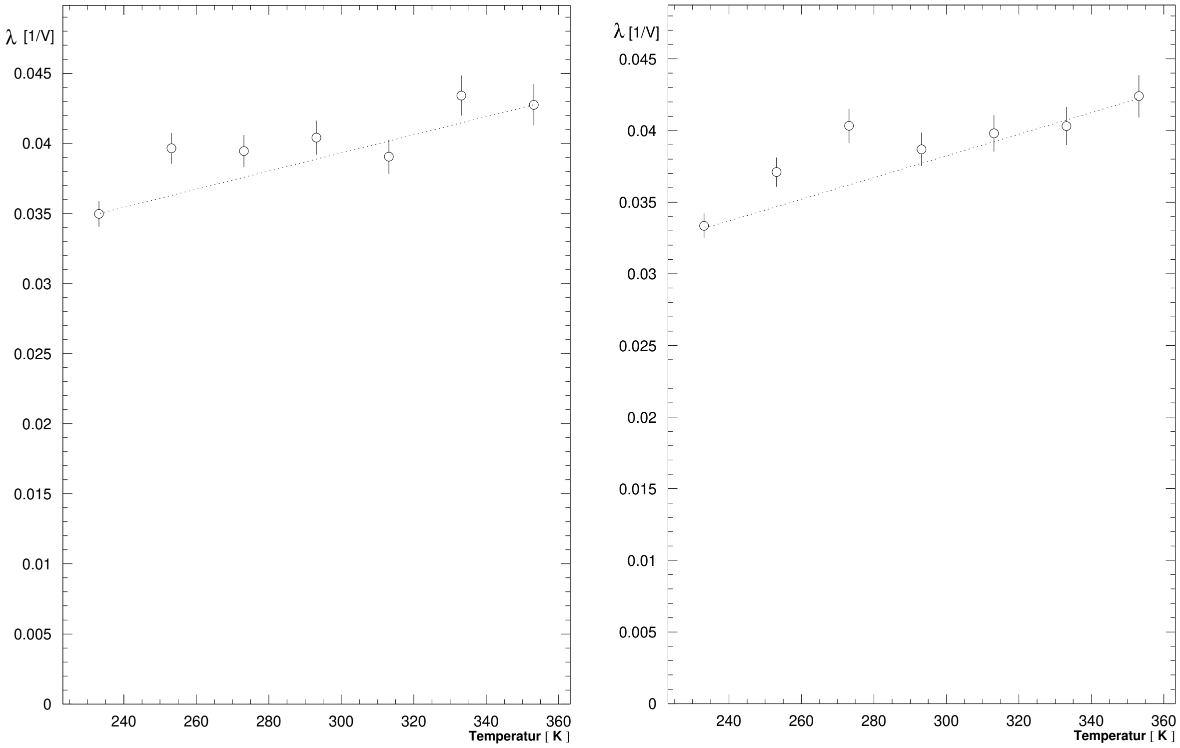


Abbildung 6.14: λ des p-MOSFET Nr.2 und Nr.3 in Abhängigkeit von der Temperatur in [K].

Kapitel 7

Messungen der bestrahlten Chips

7.1 Messung der Ein- und Ausgangskennlinien

Um das Verhalten von bestrahlten C-MOS Prozessen zu untersuchen, wurden die Ein- und Ausgangskennlinien von 3 Chips (Nr.1, 2 und 3) mit dem Halbleiteranalysator gemessen. Aufgrund der Automatisierung des Meßvorganges mit Hilfe dieses Gerätes war es zeitlich möglich von derselben Kennlinie die Daten von 5 "Doppelmessungen" hintereinander aufzunehmen. (Mit *Doppelmessung* ist die Aufnahme einer Kennlinie mit zunächst zunehmender und anschließend wieder abnehmender Gate- bzw. Drainspannung gemeint.)

7.1.1 Hysteresen

Ein Vorteil der Doppelmessung war es, eventuell auftretende Hysteresen zu erkennen. Tatsächlich traten bei einem der 3 Chips (Nr.2) Hysteresen auf. Es zeigte sich, daß der Grund für dieses Erscheinungsbild ein Kontaktproblem zwischen Chip und Halterung war. Erstaunlicherweise wurde festgestellt, daß verschiedene Sockel derselben Bauart sich teilweise gut aber auch teilweise überhaupt nicht eigneten. Nach Austausch des Chipssockels waren bei diesem Chip keine Hysteresen mehr vorhanden. Später traten interessanterweise immer wieder bei den ersten Messungen der Kennlinien jedes Chips Hysteresen nach den einzelnen Bestrahlungen und auch nach "Ausheilungsphasen" auf. Nach mehrmaligen Durchläufen waren sie verschwunden. Für die Auswertung wurden nur Hysterese-freie Messungen benutzt.
Aus den 5 Doppelmessungen erhielt man 10 Messreihen, woraus der Mittelwert und, als Abweichung von diesem, der Fehler berechnet wurde. Auch die Anzahl der Messpunkte konnte erhöht werden. Für die Eingangskennlinie wurden 45 (65) Messwerte aufgenommen und für die Ausgangskennlinie 101 (101) Werte beim n-MOSFET (bzw. p-MOSFET), also jeweils in Abständen von 50 mV Gate- bzw. Drainspannung.

7.1.2 Die Eingangskennlinien

Die Abbildungen 7.1 bis 7.4 stellen die Eingangskennlinien des n- und p-MOSFETs von Chip Nr.1 und Nr.3 dar. Deutlich zu sehen die Veränderung der Kennlinien in ihrer Steigung (also des Gain-Faktors) mit zunehmender Bestrahlung. Ebenfalls klar zu erkennen das unterschiedliche Verhalten von n- und p-MOSFET bzgl. Bestrahlung am Fußpunkt ihrer Kennlinie (also der Thresholdspannung). Während man beim n-MOSFET keine Verschiebung der Thresholdspannung erkennen kann, ist beim p-MOSFET eine Verschiebung zu größeren Spannungen deutlich zu sehen. Folgendes ist noch zu Chip Nr.3 zu erwähnen: Es fällt auf, daß seine Kennlinien erstens flacher uns zweitens etwa um 0.2 V zu negativen Spannungen hin verschoben sind. Auch in den Ausgangskennlinien wird man einen Unterschied im Verhalten des Chip Nr.3 zu den beiden anderen Chips feststellen. Dieses von den anderen Chips differierende Verhalten trat erst nach den Temperaturmessungen auf, blieb dann aber konstant in dieser Weise vorhanden. Die Ursache für die Änderung der Kennlinie ist nicht geklärt. Da aber das Verhalten des Chips bezüglich der Veränderung bei Bestrahlung konsistent und vergleichbar mit den anderen war, konnten die durch ihn gewonnene Daten ebenfalls benutzt werden.

7.1.3 Die Ausgangskennlinien

Es wurden wieder Ausgangskennlinien bei verschiedenen Gatespannungen (V_{gs}=0; 0,5; 1;...5 V) aufgenommen. Zum Vergleich der Ausgangskennlinien auch zwischen n- und p-MOSFET wurden dieses Mal die Kennlinien bei einer Gatespannung vom selben Betrag ($\pm 2V$) ausgewählt und ausgewertet. Bei den Augangskennlinien ist ein unterschiedliches Verhalten des p- und n-MOSFETs bezüglich der Höhe des Sättigungsstromes bei zunehmender Bestrahlung zu erkennen. Der Sättigungsstrom beim p-MOSFET nimmt mit zunehmender Bestrahlung wesentlich stärker ab. Dies sieht man daran, daß der Abstand zwischen zwei Kennlinien beim p-MOSFET ähnlich groß ist, wie beim n-MOSFET, obwohl dessen Ströme aufgrund des höheren Faktors $\beta/2n$ größer sind. Die Ursache liegt darin, daß sich hier die Abhängigkeit des Stromes I_{ds} von der Thresholdspannung V_T, die sich ja beim p-MOSFET wesentlich verändert, bemerkbar macht. Siehe Gleichung 2.13 .

7.2 Die Thresholdspannung in Abhängigkeit von der Bestrahlung

Zur Bestimmung der Thresholdspannung wurden wieder, wie in Kapitel 6 beschrieben, die Wurzelfunktionen der Eingangskennlinien gebildet und eine Gerade an den steilsten Bereich der Kurve gefittet, deren Parameter V_T und die Wurzel aus $\beta/2n$ ergeben. Auch die Fehler wurden wieder ebenso berechnet. Die Abbildungen 7.9 und 7.10 stellen die Abhängigkeit der Thresholdspannung von der Bestrahlungsdosis dar. Die Chips wurden immer im Zeitabstand von einer Woche mit 500Gy bestrahlt. Die schwarz ausgefüllten Dreiecke als Marker stammen aus der jeweils am Tag nach der Bestrahlung aufgenommenen Messung. Betrachten wir zunächst diese, so fällt das unterschiedliche Verhalten von n- und p-MOSFET deutlich auf. Die erwartete Verschiebung der Thresholdspannung beim p-MOSFET aufgrund von Oxidladungen und Grenzflächenzuständen ist klar zu sehen. Beim n-MOSFET ist das Erscheinungsbild nicht so einfach, da wir es hier ja einerseits mit der Verschiebung der Thresholdspannung zum negativen wegen der Oxidladungen zu tun haben, andererseits aber aufgrund der Entstehung von Grenzflächenzustände mit einer Verschiebung in die entgegengesetzte Richtung. Geht man von der Richtigkeit der ersten Messungen vor der Bestrahlung aus, so kann man tatsächlich, wie von [Fall] beschrieben, zunächst einen Abfall der Thresholdspannung nach der ersten Bestrahlung (aufgrund der Oxidladungen) erkennen. Der spätere Anstieg von V_T im Laufe weiterer Bestrahlungen (wegen der Entstehung von Grenzflächenzuständen) ist hingegen höchstens schwach (Nr.2) oder gar nicht (Nr.1) sichtbar. Die Überlagerung der beiden Phänomene (Bildung von Oxidladungen zum einen und Bildung von Zwischenraumzuständen zum anderen) scheint sich nicht bei jedem Chip gleich darzustellen. Es ist nicht klar, warum die eine Kurve nun den Anschein hat leicht anzusteigen, die andere jedoch nicht. Andererseits muß man bedenken, daß der Fehler in den Angaben der Thresholdspannung wieder um einiges größer ist, als berechnet. Möglicherweise gibt es noch Faktoren die das Verhalten der Chips unterschiedlich beeinflussen, welche nicht offensichtlich sind. Betrachten wir nun die durch Kreise dargestellten Meßpunkte. Sie stammen von Messungen, welche eine Woche nach der jeweiligen Bestrahlung gemacht worden sind. Es fällt auf, daß sie relativ stark von den vorangegangenen Messungen abweichen, jedoch keine Auswirkungen auf die daran anschließenden Messungen nach erfolgter Bestrahlung zu haben scheinen. Der Grund für diese Abweichungen kann vielfach sein. Zum einen können sich im Laufe der Woche noch weiter Grenzflächenzustände ausbilden (positive Verschiebung) oder Oxidladungen an der Übergangsschicht eingefangen werden (negative Verschiebung). Es kann auch sein, daß sich bewegliche Ladungsträger an die eingefangenen Ladungen angelagert haben um sie zu kompensieren. Die Chips lagen nicht unter Spannung während dieser Woche. Eine Art Kompensation mit beweglichen Ladungsträgern (nicht ein wirkliches Ausheilen) würde zumindest erklären, warum die Chips nach weiterer Bestrahlung und somit nach längerer Zeit unter Betriebsspannung von den vorangegangenen Messungen wieder unbeeinflußt blieben. Andererseits ist damit nicht geklärt warum allein zwei Chips ein unterschiedliches Verhalten auch nach einer Woche aufweisen. Aufgrund des unterschiedlichen Faktoren die hier eine Rolle spielen und beim n-MOSFET teilweise entgegengesetzte Wirkung haben kann man im Augenblick keine allgemeine Regel für die Veränderung der Thresholdspannung des n-MOSFET bei Bestrahlung angeben. Beim p-MOSFET, bei dem die Entstehung von Oxidladungen und Grenzflächenzuständen beidesmal zu einer positiven Verschiebung der Thresholdspannung führt, ist die daraus resultierende Abhängigkeit so deutlich daß man einen Fit an die Kurve von V_T über die Bestrahlungsdosis anlegen konnte. Es wurde mit folgender Funktion gefittet.

$$f(D) = P_1 + P_2 D^{P_3} \tag{7.1}$$

Hierbei sei D die Bestrahlungsdosis Abb. 7.11 zeigt beispielsweise den Fit über die Thresholdspannung bei Chip Nr.2 und Chip Nr.3. Die Ergebnisse der Fits sind in der folgenden Tabelle (7.1) zusammengefaßt.

Ein weiterer Fit mit vorgegebenen Parameter $P_2 = -0.58E - 2[V/Gy^{P_3}]$ ergab für die anderen Parameter folgende Werte (Tabelle 7.2). Der Wert von P_1 beim Chip Nr.3 ist aufgrund der schon erwähnten negativen Verschiebung der Thresholdspannung vor der ersten Bestrahlung dieses Chips wesentlich höher. Daher ist dieser Wert in Klammern. Folgender Zusammenhang ergab sich also für die Abhängigkeit der Thresholdspannung des p-MOSFET V_Tp von der Bestrahlungsdosis D:

	P_1, P_2 und P_3 von f(D)		
p-MOSFET	Chip Nr.1	Chip Nr.2	Chip Nr.3
$P_1[V]$	-0.50253	-0.57464	(-1.0915)
Fehler	0.14816E-3	0.82087E-2	0.91734
$P_2[V/Gy^{P_3}]$	-0.58451E-2	-0.39872E-2	-0.4089E-2
Fehler	0.19262E-3	0.37400E-3	0.35242E-3
P_3	-0.60594	-0.6247	- 0.62969
Fehler	0.43720E-3	0.11133E-1	0.11474E-1

Tabelle 7.1: Die Parameter welche die Abhängigkeit der Thresholdspannung des p-MOSFETs von der Bestrahlungsdosis darstellen

	P_1 und P_3 von f(D)		
p-MOSFET	Chip Nr.1	Chip Nr.2	Chip Nr.3
$P_1[V]$	-0.50254	-0.54629	(-1.0822)
Fehler	0.14821E-2	0.29948E-2	0.93765E-2
P_3	-0.60696	-0.62898	-0.59644
Fehler	0.10115E-2	0.85443E-3	028307E-2

Tabelle 7.2: Die Parameter welche die Abhängigkeit der Thresholdspannung des p-MOSFETs von der Bestrahlungsdosis darstellen, bei vorgegebenem Parameter $P_2 = -0.58E - 2[V/Gy^{P_3}]$.

$$V_{T_p}(D) = V_T(0) + \delta_p D^{\epsilon_p} \tag{7.2}$$

Hierbei gilt für die Werte von $V_T(0)$ δ_p ϵ_p :
$V_T(0) = -0.53859 \pm 0.03606$
$\delta_p = -0.46404E - 2 \pm 0.10445E - 2$
$\epsilon_p = -0.62011 \pm 0.01252$
Für den Wert der Thresholdspannung $V_T(0)$ bei 0 Kelvin wurde nur der Mittelwert von den ersten beiden Chips gebildet. Bei den anderen Parametern wurden die Werte aller drei MOSFETs benutzt. Die Fehler ergaben sich aus der Abweichung der Daten vom Mittelwert.

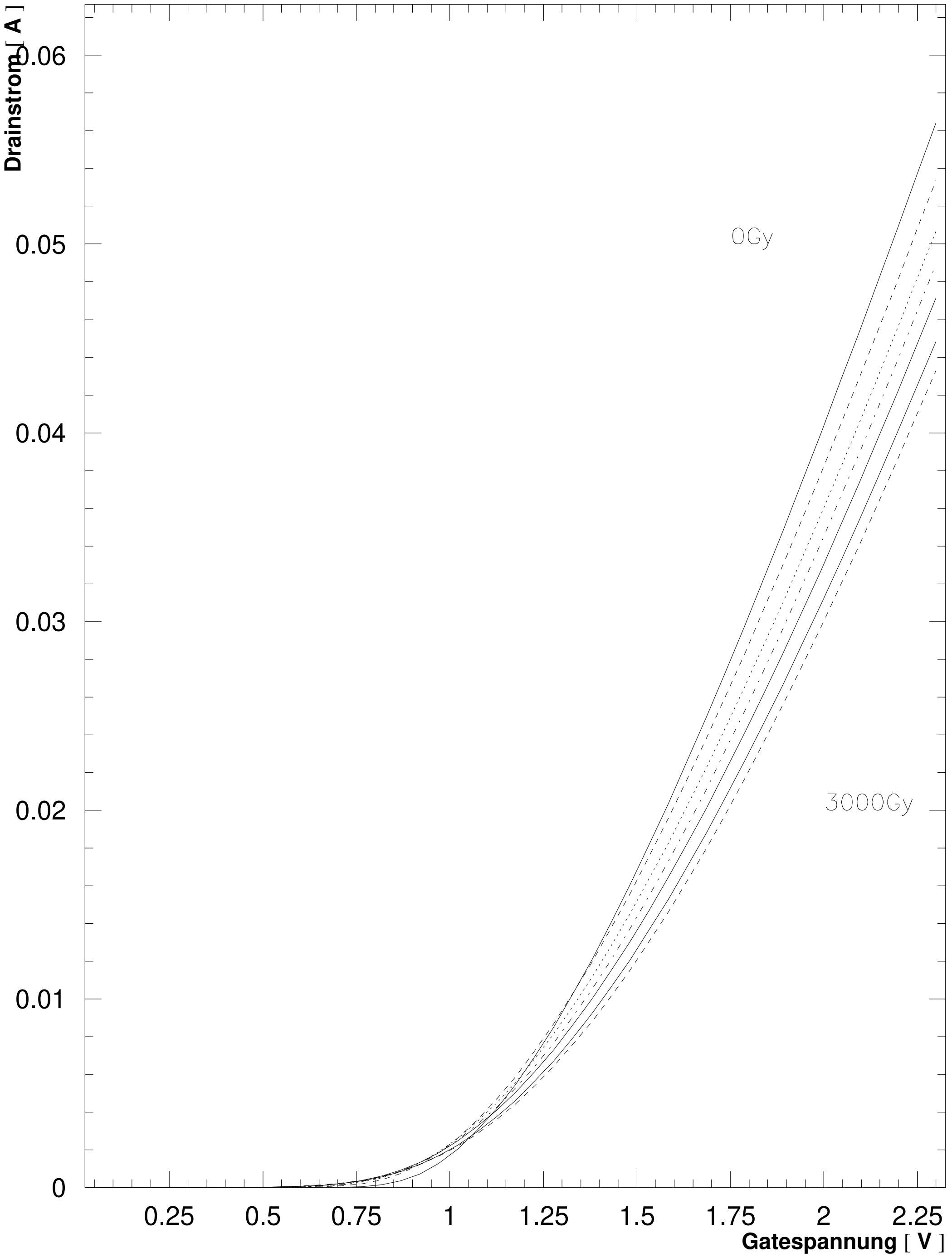


Abbildung 7.1: Eingangskennlinien des n-MOSFET Nr.1 bei einer Bestrahlungsdosis von 0 bis 3000 Gy

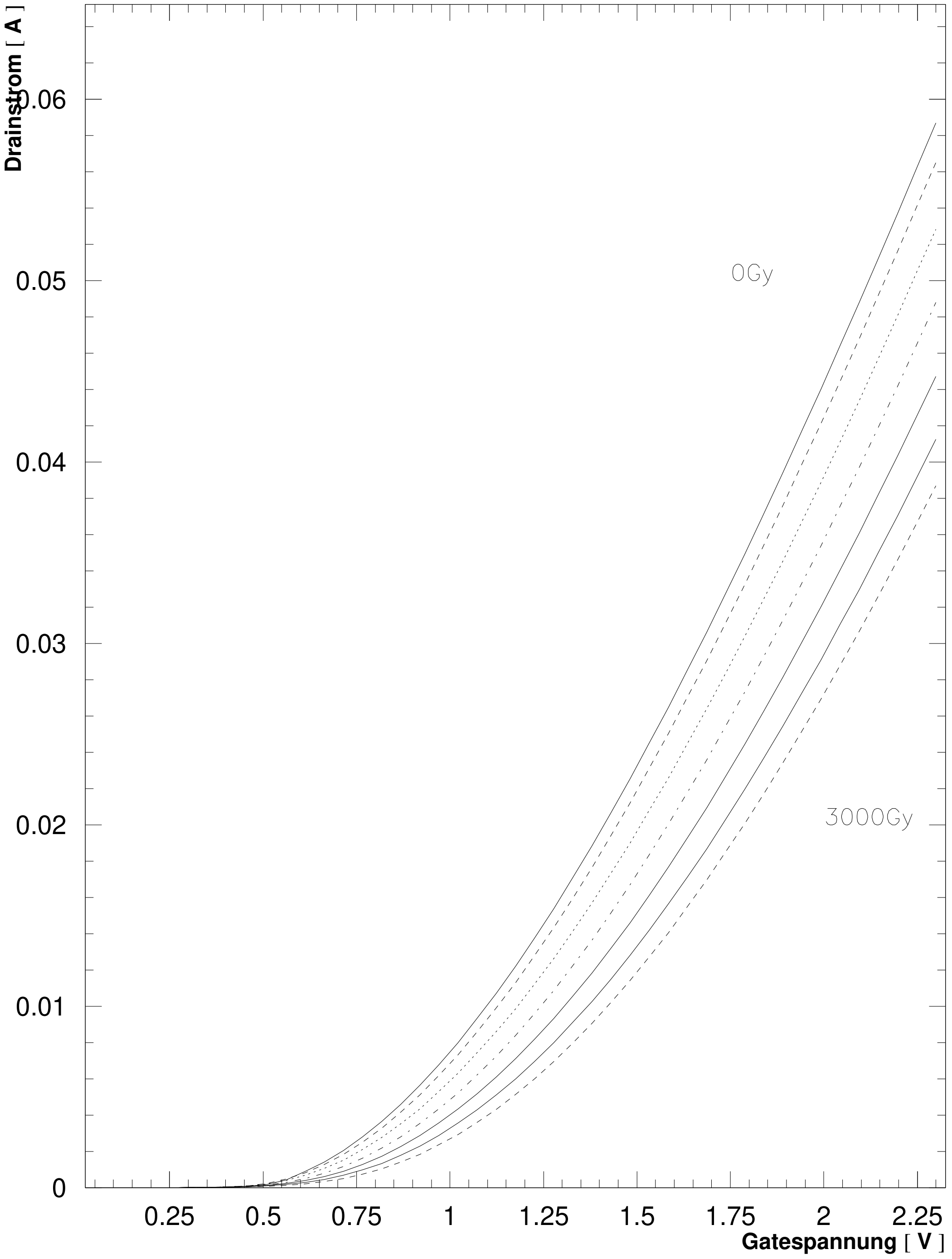


Abbildung 7.2: Eingangskennlinien des n-MOSFET Nr.3 bei einer Bestrahlungsdosis von 0 bis 3000 Gy

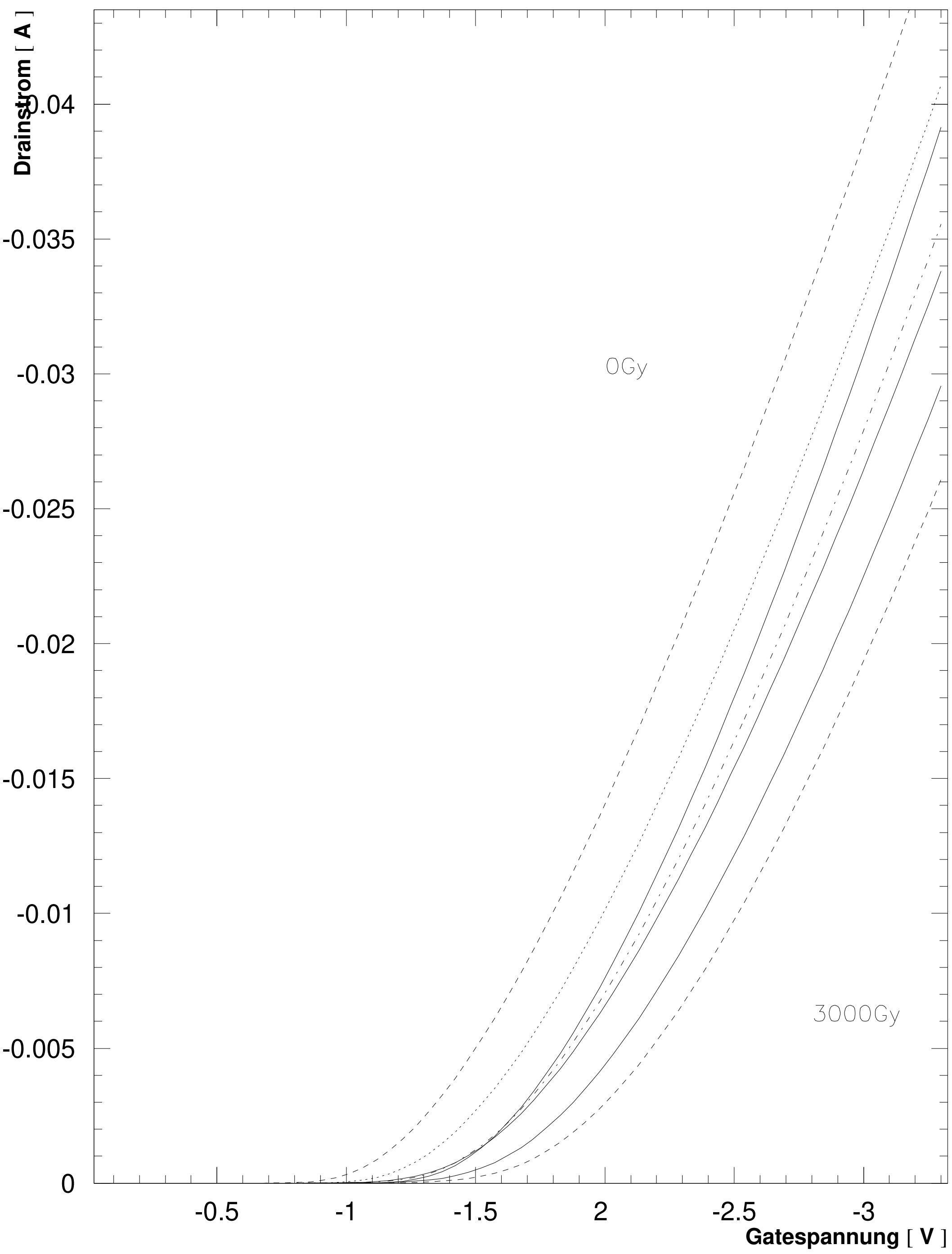


Abbildung 7.3: Eingangskennlinien des p-MOSFET Nr.1 bei einer Bestrahlungsdosis von 0 bis 3000 Gy

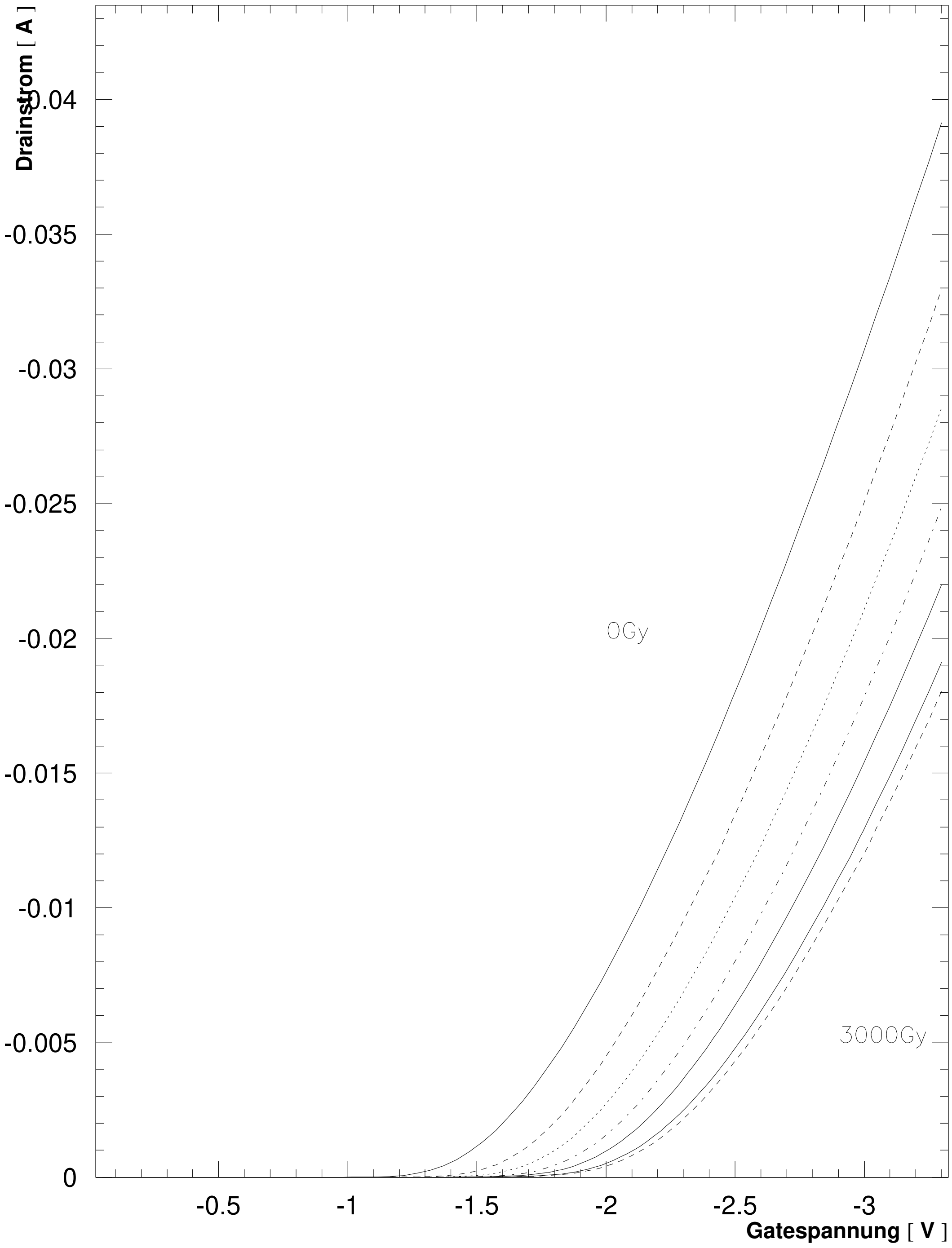


Abbildung 7.4: Eingangskennlinien des p-MOSFET Nr.3 bei einer Bestrahlungsdosis von 0 bis 3000 Gy

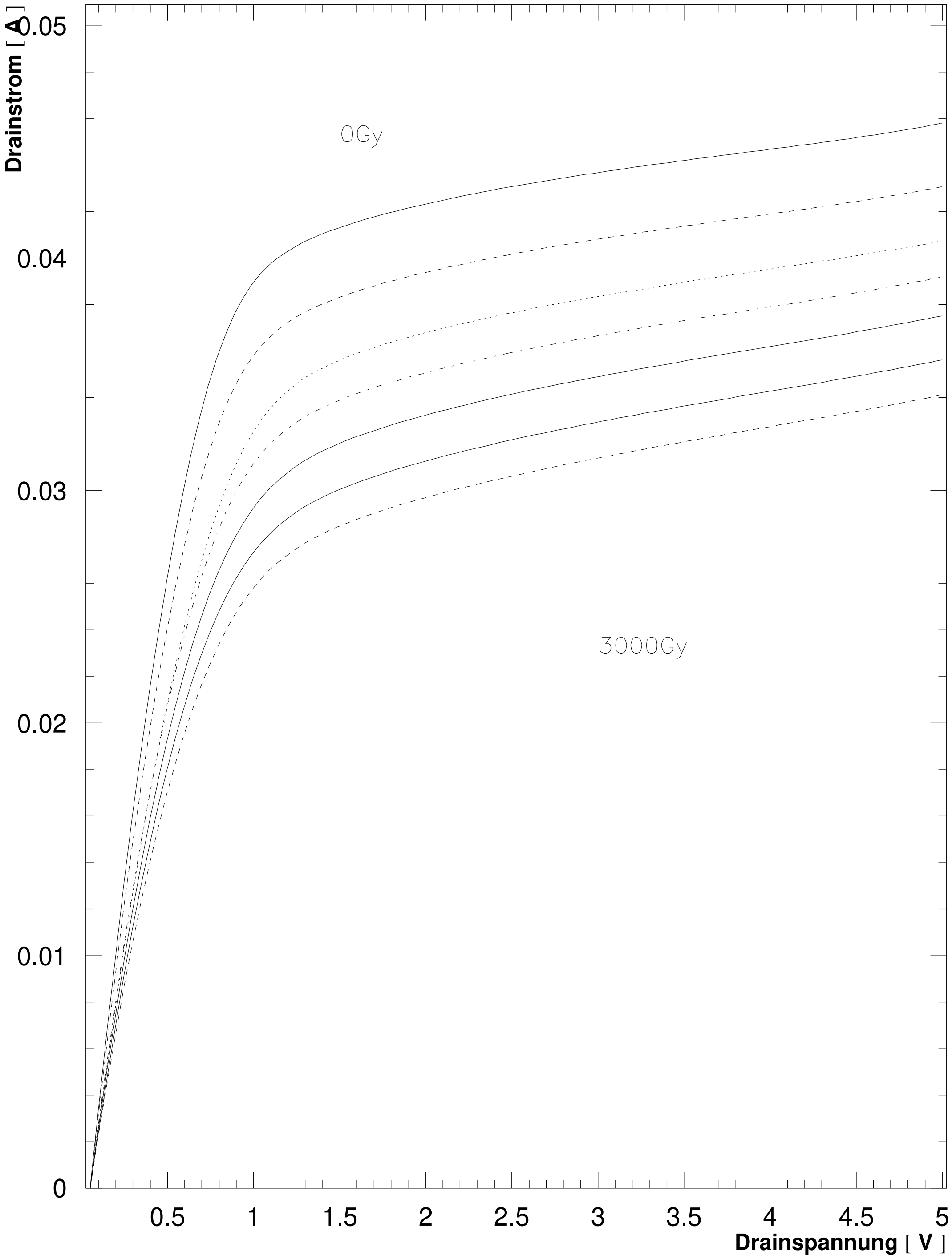


Abbildung 7.5: Ausgangskennlinien des n-MOSFET Nr.1 bei einer Bestrahlungsdosis von 0 bis 3000 Gy

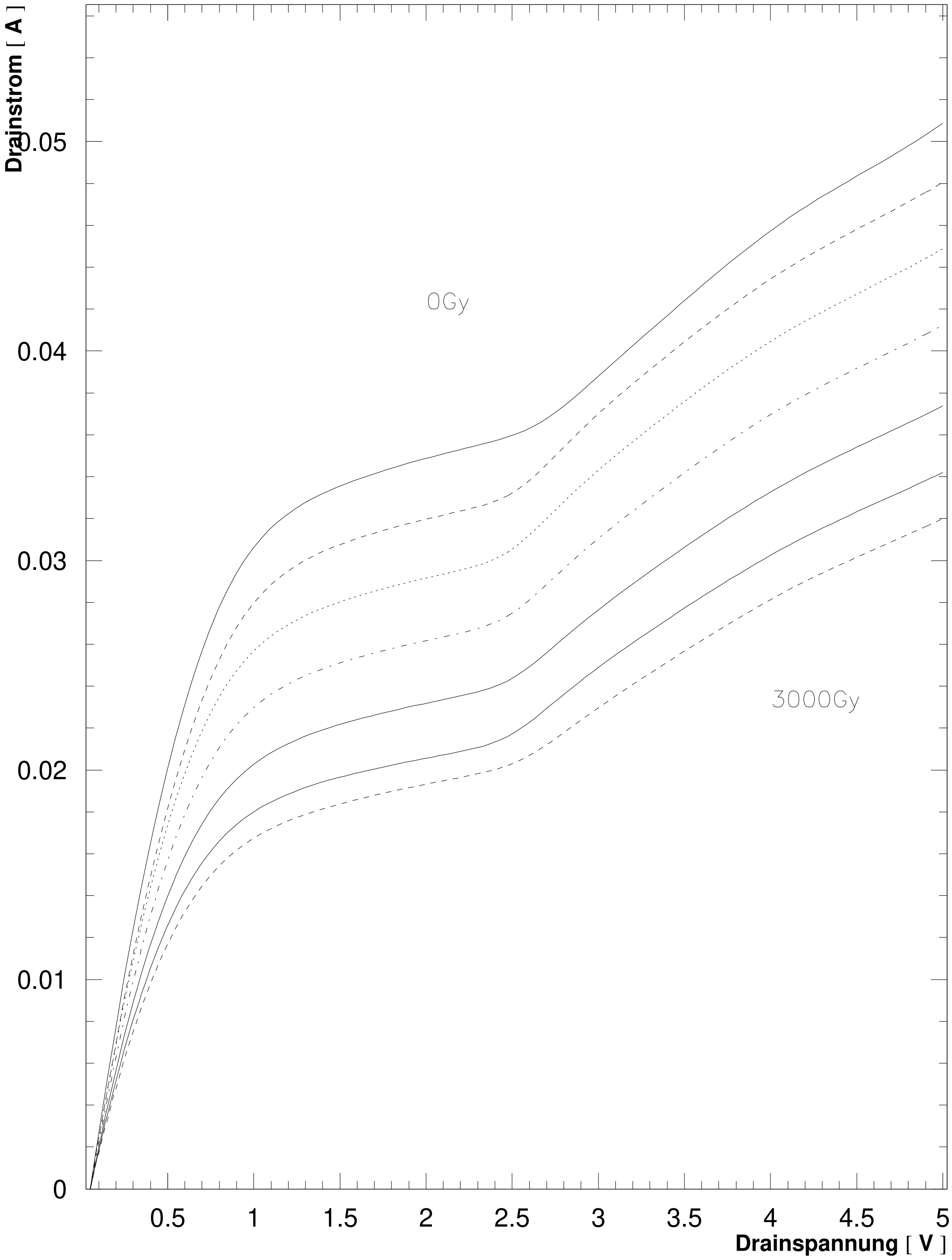


Abbildung 7.6: Ausgangskennlinien des n-MOSFET Nr.3 bei einer Bestrahlungsdosis von 0 bis 3000 Gy

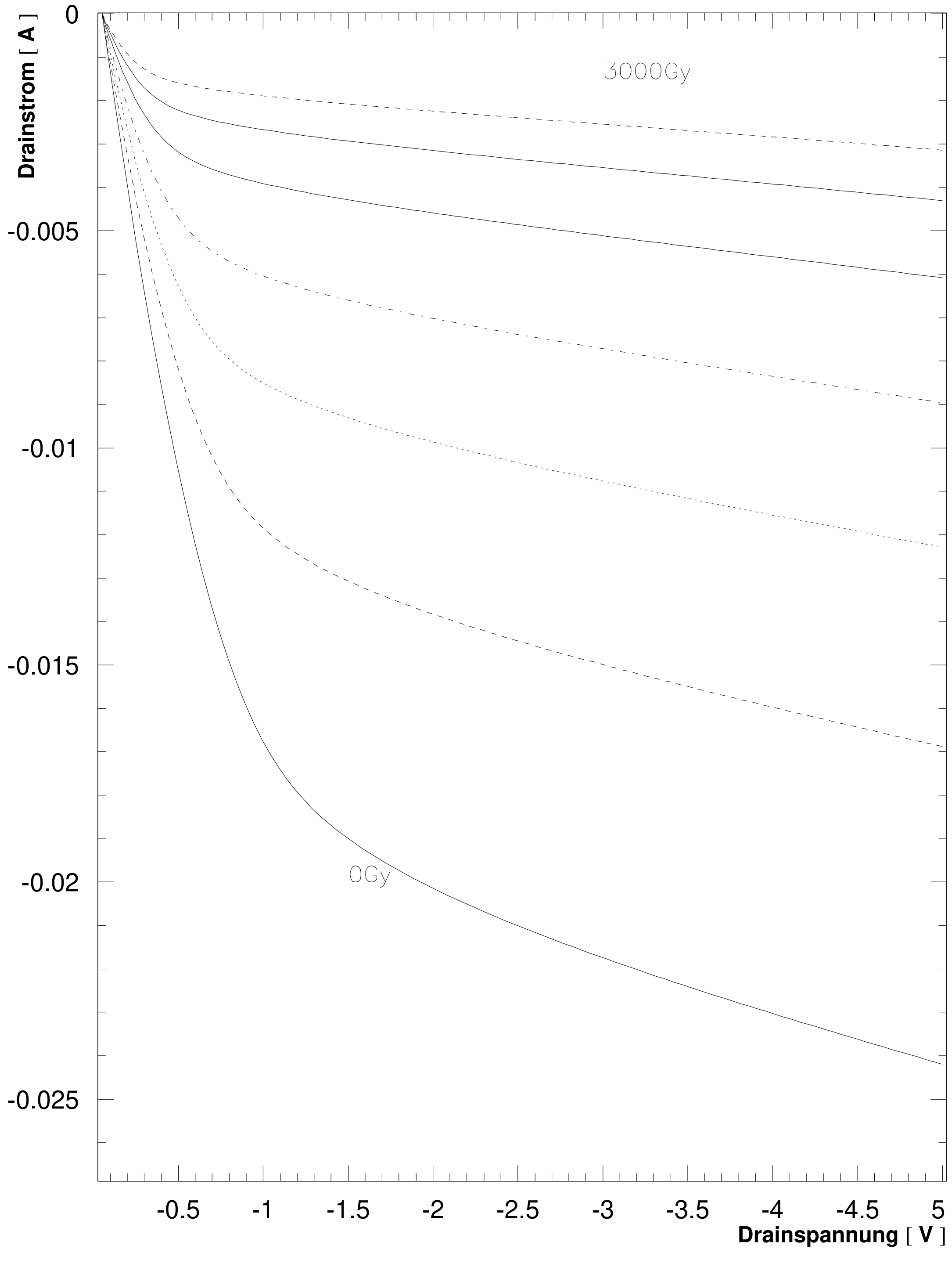


Abbildung 7.7: Ausgangskennlinien des p-MOSFET Nr.1 bei einer Bestrahlungsdosis von 0 bis 3000 Gy

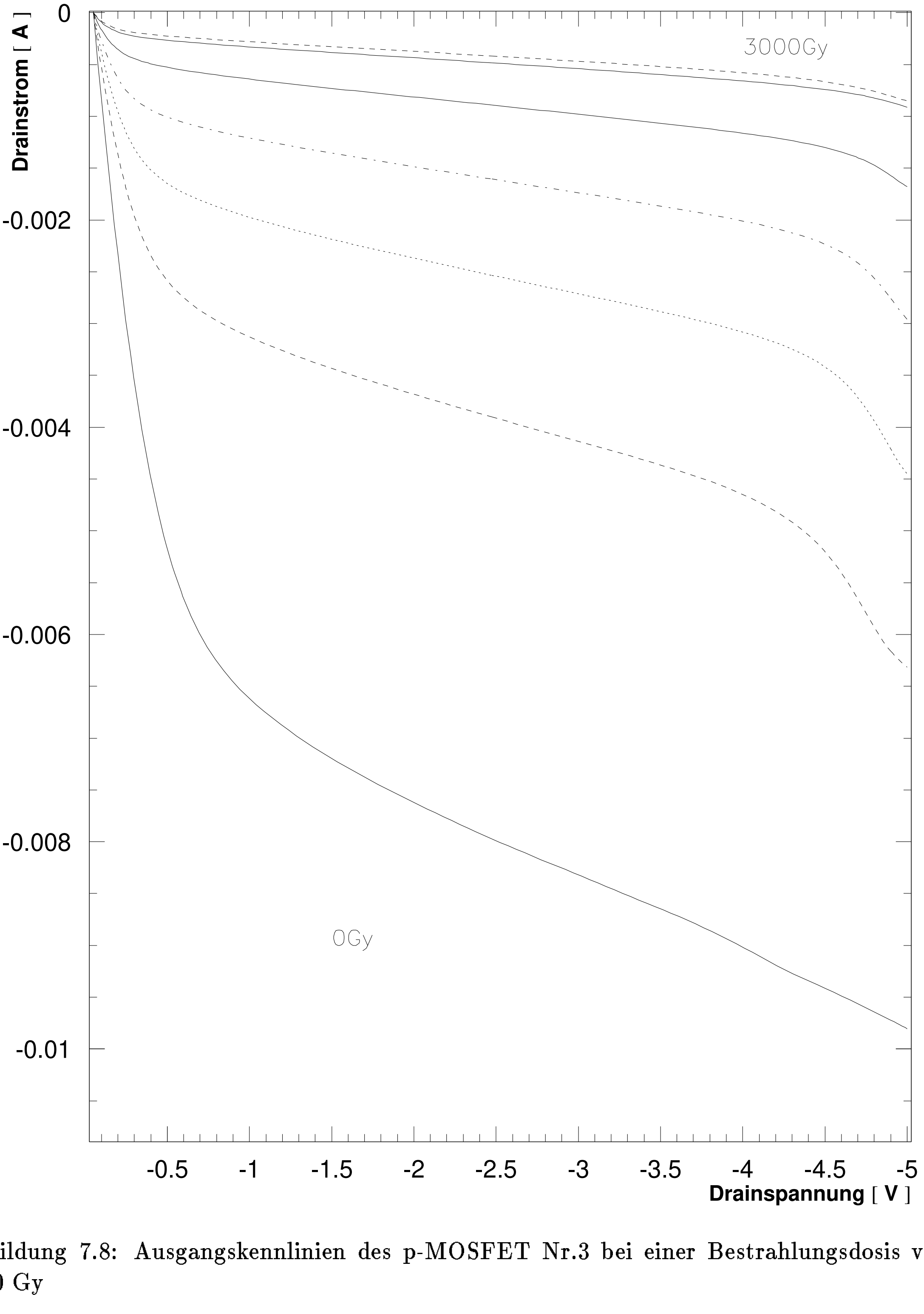


Abbildung 7.8: Ausgangskennlinien des p-MOSFET Nr.3 bei einer Bestrahlungsdosis von 0 bis 3000 Gy

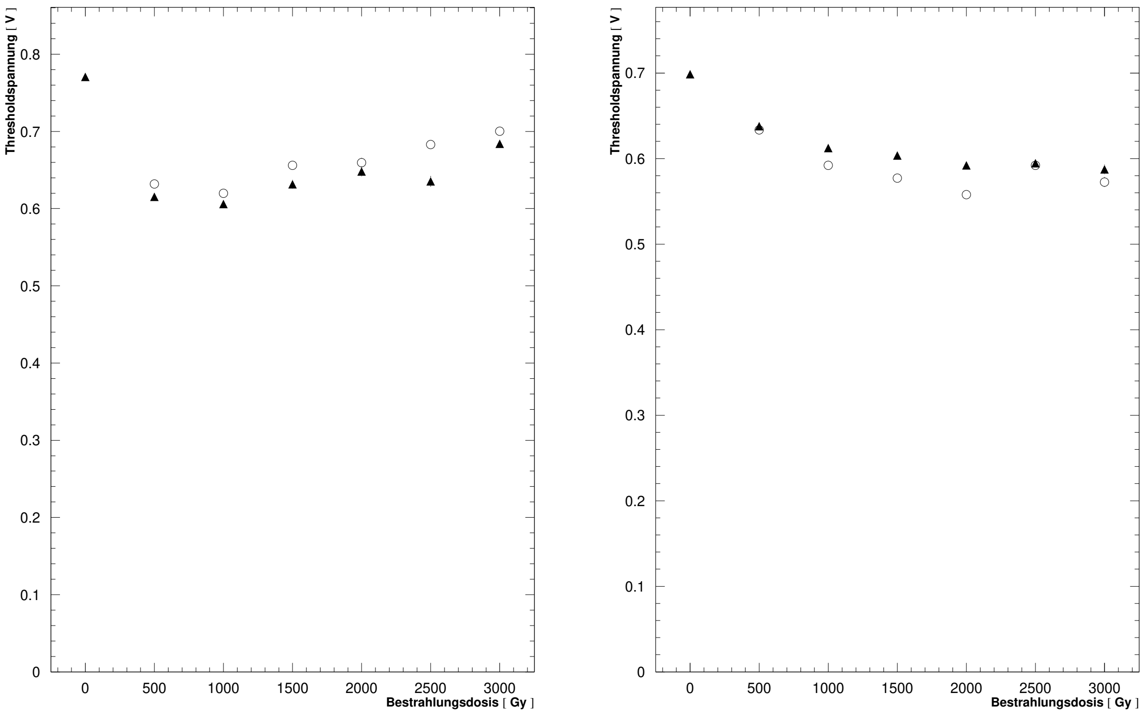


Abbildung 7.9: Die Thresholdspannung V_T des n-MOSFET Nr.2 und Nr.1 in Abhängigkeit von der Bestrahlungsdosis [in Gy].

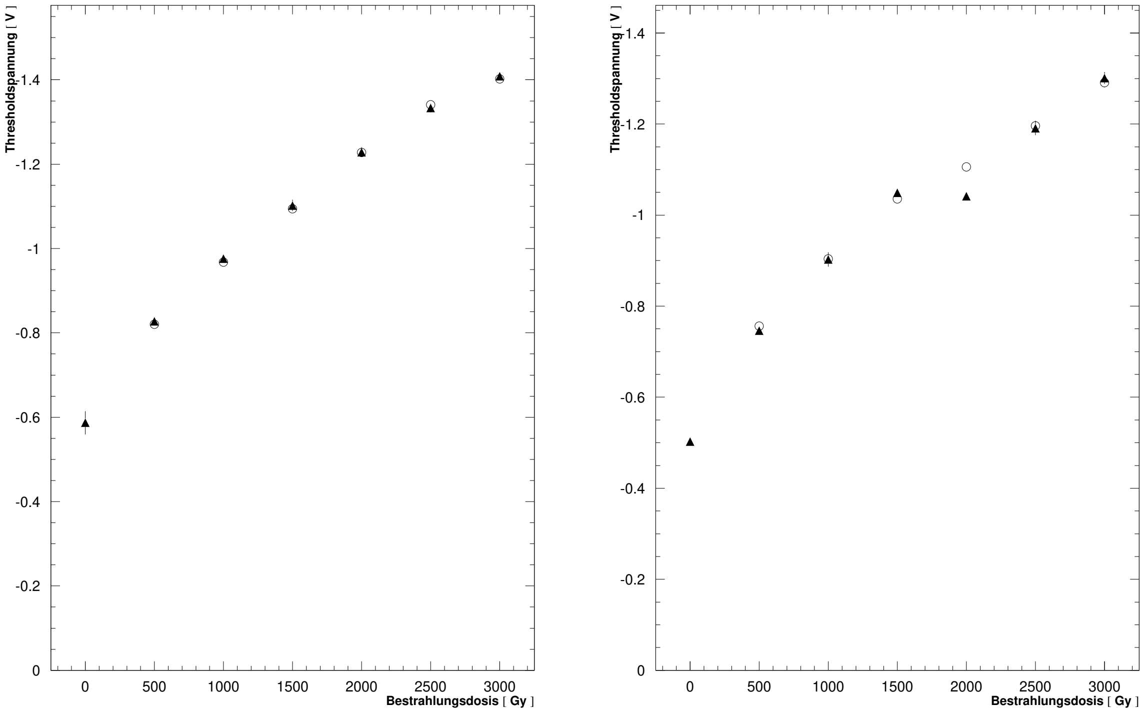


Abbildung 7.10: Die Thresholdspannung V_T des p-MOSFET Nr.2 und Nr.1 in Abhängigkeit von der Bestrahlungsdosis [in Gy].

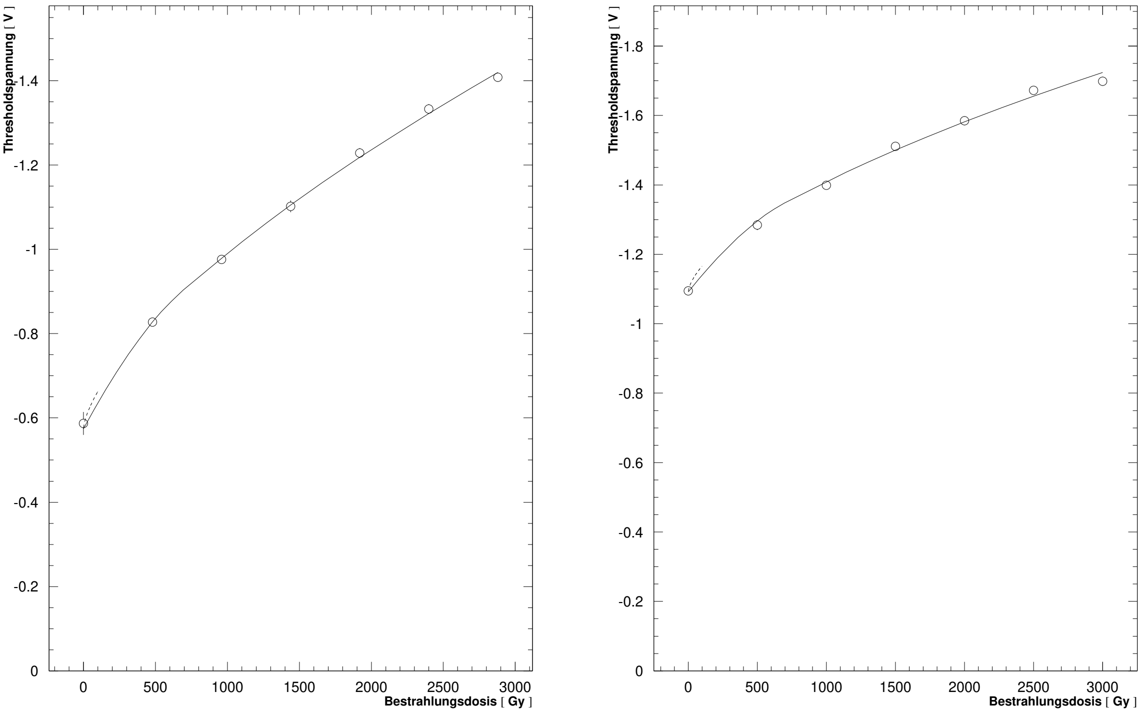


Abbildung 7.11: Fit über die Thresholdspannung V_T des p-MOSFET Nr.2 und Nr.3 in Abhängigkeit von der Bestrahlungsdosis [in Gy].

7.3 Die Steilheit $\beta/2n$ in Abhängigkeit von der Bestrahlung

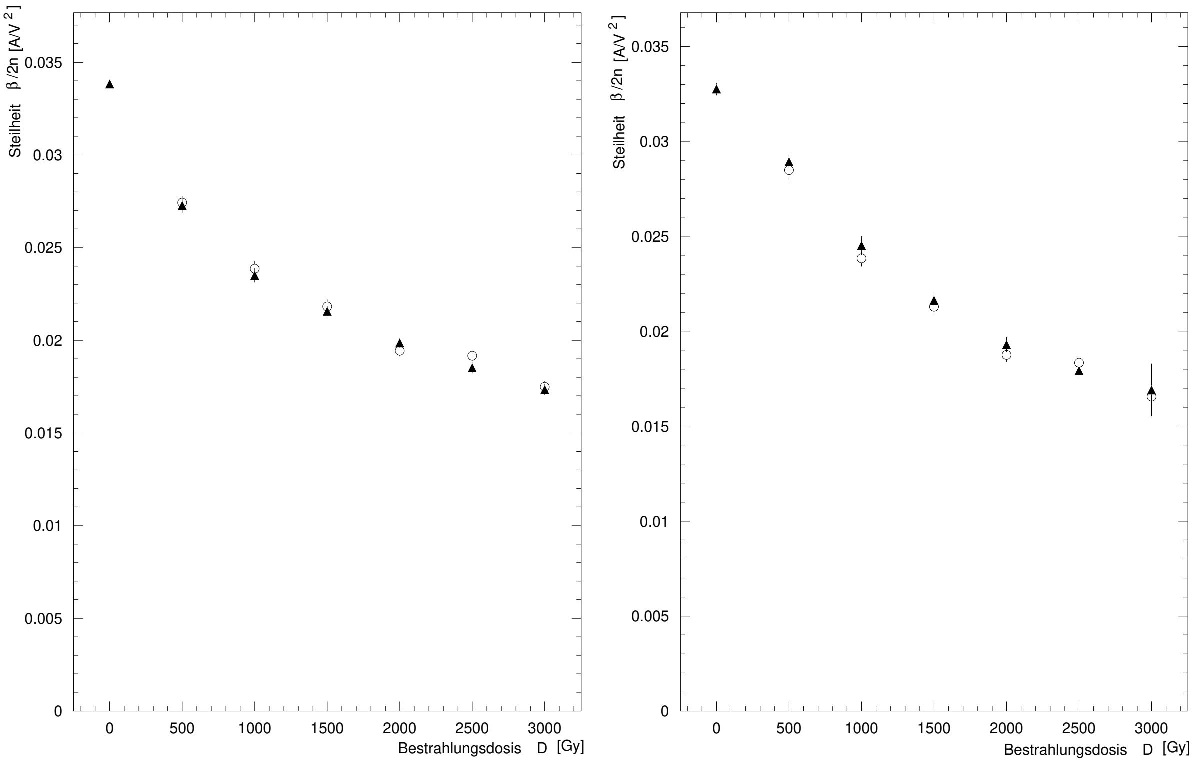


Abbildung 7.12: $\beta/2n$ des n-MOSFET Nr.1 und Nr.2 in Abhängigkeit von der Bestrahlungsdosis [in Gy].

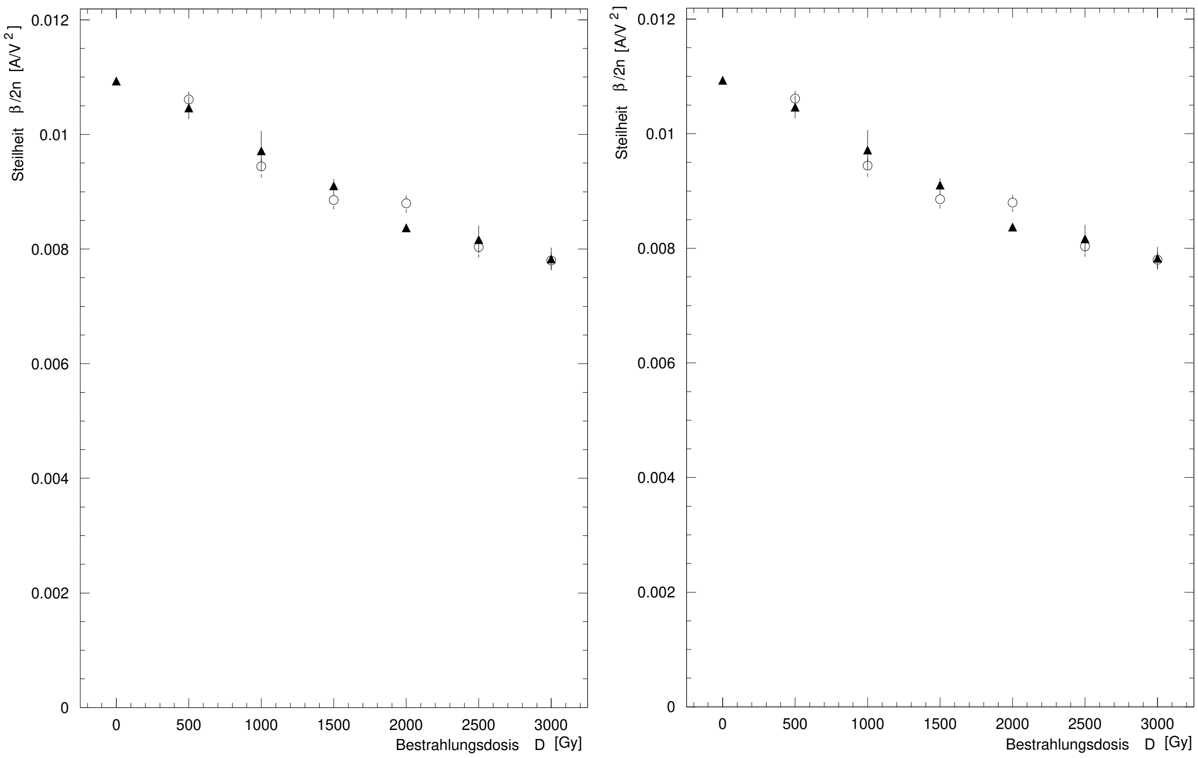


Abbildung 7.13: $\beta/2n$ des p-MOSFET Nr.1 und Nr.2 in Abhängigkeit von der Bestrahlungsdosis [in Gy].

Die Abbildungen 7.12 und 7.13 zeigen die Abhängigkeit der Steilheit $\beta/2n$ von der Bestrahlungsdosis. Hier wurde mit derselben Funktion :

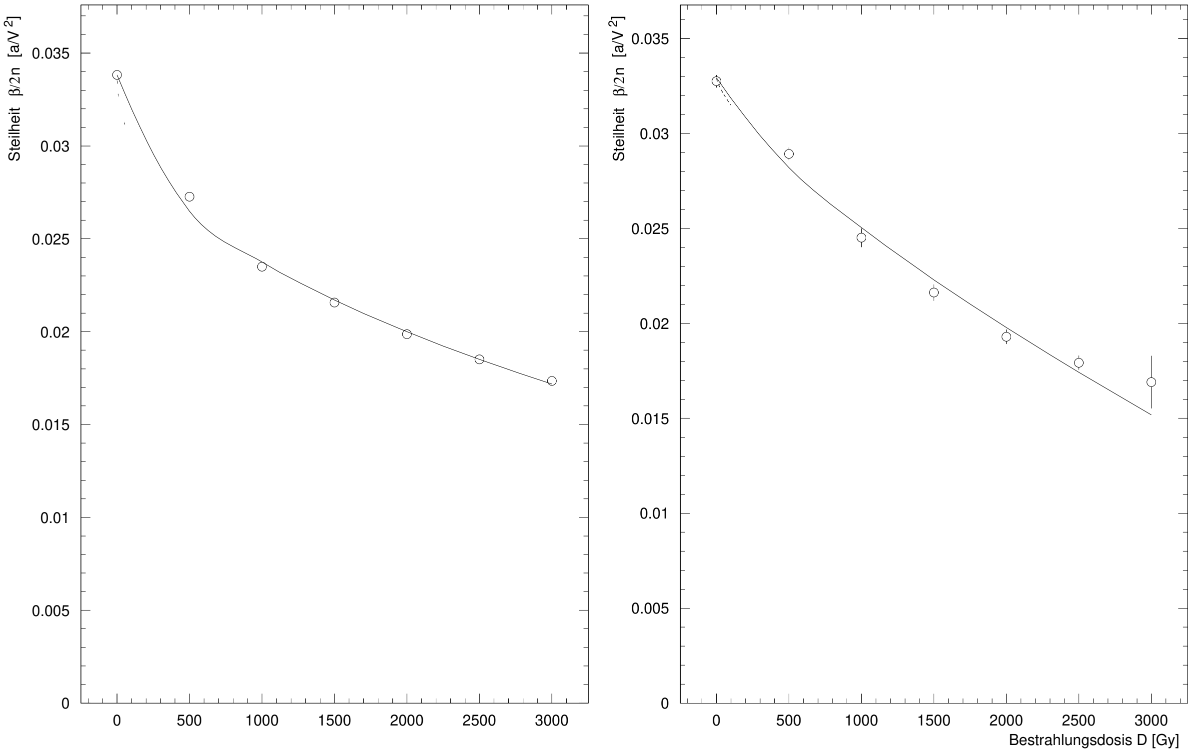


Abbildung 7.14: Fit über $\beta/2n$ des n-MOSFET Nr.1 und Nr.2 in Abhängigkeit von der Bestrahlungsdosis [in Gy].

$$f(D) = P_1 + P_2(D)^{P_3} \tag{7.3}$$

gefittet. Die Ergebnisse aus diesem Fit sind in der nachfolgenden Tabelle (7.3) zu sehen. Um zu untersuchen ob der von [Fall] erwähnte funktionale Zusammenhang zwischen Beweglichkeit μ und der Bestrahlungsdosis D besteht, wurden zunächst die Kehrwerte von $\beta/2n$ gebildet und wieder über die Dosis D aufgetragen.

Nach [Fall] soll gelten:

$$\mu = \frac{\mu_0}{1 + \alpha D^{2/3}} \tag{7.4}$$

somit gilt also auch:

$$\beta/2n = \frac{(\beta/2n)_0}{1 + \alpha D^{2/3}} \tag{7.5}$$

Wird nun der Kehrwert gebildet, so erhält man:

$$\frac{1}{\beta/2n} = \frac{1}{(\beta/2n)_0}(1 + \alpha D^{2/3}) \tag{7.6}$$

Die aufgetragenen Kehrwerte $(\beta/2n)^{-1}$ über der Bestrahlungsdosis D wurden nun wieder mit der Funktion:

$$f(D) = P_1 + P_2(D)^{P_3} \tag{7.7}$$

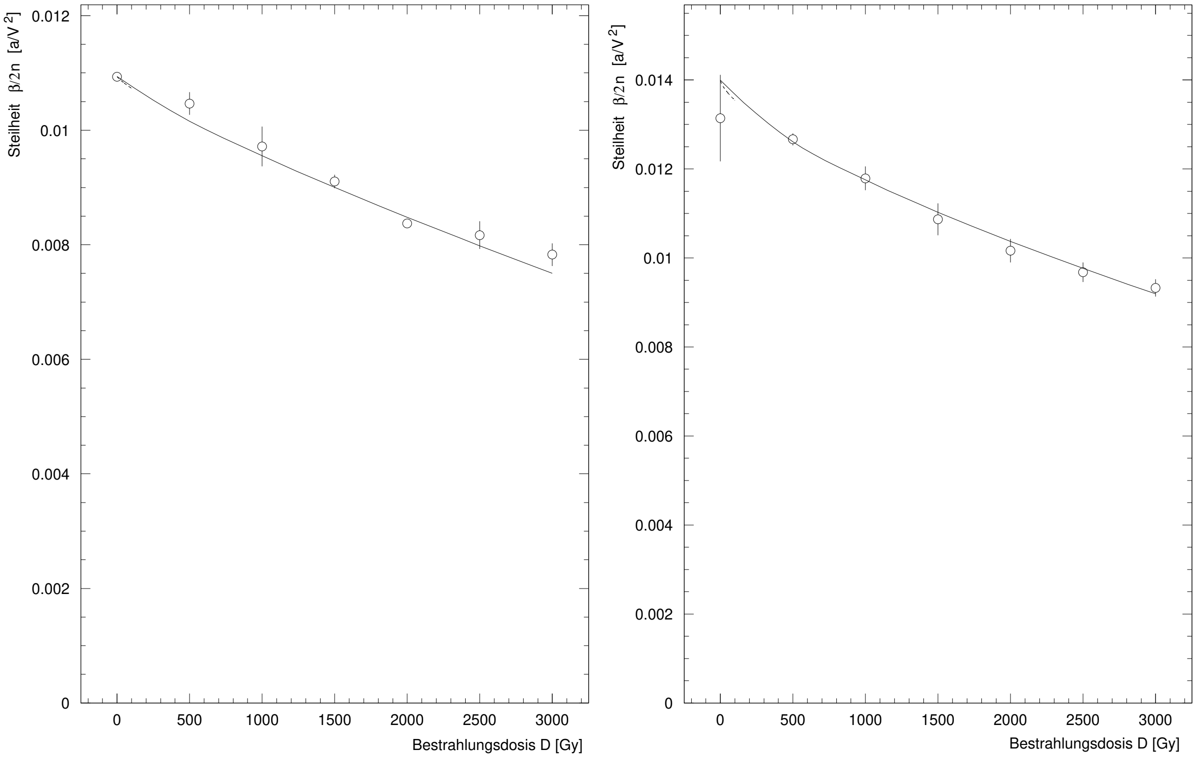


Abbildung 7.15: Fit über $\beta/2n$ des p-MOSFET Nr.1 und Nr.2 in Abhängigkeit von der Bestrahlungsdosis [in Gy].

gefittet. Die Abbildungen 7.16 und 7.17 stellen die gefitteten Messwerte von $(\beta/2n)^{-1}$ in Abhängigkeit von der Bestrahlungsdosis dar. Die Messergebnisse sind in der nachfolgenden Tabelle (7.4) dargestellt.

Angesichts der aus diesem Fit gewonnenen Werte für P_3, welche fast durchgehend nahe 1 sind könnte man die erwartete Abhängigkeit der Steilheit $(\beta/2n)$ von der Bestrahlungsdosis D mit der Potenz 2/3 nicht bestätigen. Betrachtet man nun aber den Verlauf der Abhängigkeit des Kehrwerts der Steilheit von der Dosis genauer, so bekommt man den Eindruck, daß nach der ersten Bestrahlung mit 500Gy die Kurve tatsächlich den erwarteten Verlauf hat. Ein erneuter Fit aller Messreihen ohne den ersten Messwert bestätigt diese Vermutung. Der Grund hierfür kann sein, daß sich die Ausbildung von Grenzflächenzuständen, welche nach [Fall] hauptsächlich für die Veränderung der Beweglichkeit verantwortlich sind, erst ab einer bestimmten Bestrahlungsdosis bemerkbar macht. Dies würde auch mit der Aussage übereinstimmen [Fall], daß beim n-MOSFET die positive Verschiebung der Thresholdspannung aufgrund von Zwischenraumzuständen erst ab einer bestimmten Bestrahlungsdosis sichtbar wird (Siehe auch Abb. 3.4). Aus diesem Grunde ist es sinnvoll den ersten Wert (vor der ersten Bestrahlung) für den folgenden Fit außer acht zu lassen.

In den Abbildungen 7.18 und 7.19 sieht man deutlich den anderen Verlauf des Fits, bei weglassen des 1. Wertes. Die Ergebnisse dieser Fits sind in der folgenden Tabelle (7.5) dargestellt.

Betrachten wir nun die Parameter P_3 so haben alle Chips außer der p-MOSFET Nr.1 und Nr.3 einen Wert der nahe bei 2/3 liegt. Die anderen beiden MOSFETs weichen zwar in ihrem Exponenten etwa 30%von diesem erwarteten Wert ab; dafür ist allerdings ihr 2. Parameter einmal entsprechend höher (Nr.1) und einmal entsprechend niedriger (Nr.3) im Vergleich allen anderen Chips. Aus diesem Grunde war es sinnvoll einen erneuten Fit mit vorgegebenen Exponenten von 2/3 auszuführen. Die Ergebnisse hierzu sind im folgenden (Tabelle 7.6) dargestellt:

Der Fit gelang gut, so daß es nun möglich war das Verhalten der Steilheit $\beta/2n$ bzgl. der Bestrahlungsdosis bei den drei MOSFET-Paaren genauer zu beschreiben und die Chips untereinander, sowie den n-MOSFET mit dem p-MOSFET zu vergleichen. Insgesamt fällt auf, daß die Unterschiede der Meßwerte zwischen den Chips auch hier größer sind, als der jeweils angegebene

	P_1, P_2 und P_3 von f(D)		
n-MOSFET	Chip Nr.1	Chip Nr.2	Chip Nr.3
$P_1[A/V^2]$	0.33826E-1	0.32933E-1	(0.21238)
Fehler	0.72195E-4	0.27416E-3	0.46854E-3
P_2	-0.38618E-3	-0.49606E-4	-0.19582E-4
Fehler	0.65562E-4	0.10643E-4	0.73411E-5
P_3	0.47072	0.73812	0.75351
Fehler	0.22128E-1	0.27614E-1	0.44508E-1
p-MOSFET	Chip Nr.1	Chip Nr.2	Chip Nr.3
$P_1[A/V^2]$	0.10937E-1	0.13997E-1	(0.10980E-1)
Fehler	0.40316E-1	0.21187E-3	0.18725
P_2	-0.45544E-5	-0.1870E-4	-0.64807E-6
Fehler	0.14030E-5	0.68904E-5	0.41770E-4
P_3	0.82762	0.69387	1.0450
Fehler	0.40316E-1	0.44064E-1	0.80593e-1

Tabelle 7.3: Die Parameter welche die Abhängigkeit der Steilheit $\beta/2n$ des n- und p-MOSFETs von der Bestrahlungsdosis darstellen

Meßfehler. Deshalb ist es sinnvoll für die nun folgende Darstellung der Abhängigkeit des Kehrwertes der Steilheit $(\beta/2n)^{-1}$ von der Bestrahlung, als Fehlerangaben der einzelnen Parameter die Streuung um ihren Mittelwert anzugeben. Es gilt für den Kehrwert der Steilheit:

$$\frac{1}{\beta/2n} = \frac{1}{(\beta/2n)_0} + \alpha' D^{2/3} \tag{7.8}$$

wobei: $\alpha' = \frac{1}{(\beta/2n)_0}\alpha$

$\frac{1}{(\beta/2n)_0}$ ist so etwas wie der virtuelle Wert von $\frac{1}{(\beta/2n)}$ bei 0Gy. Der tatsächliche Wert liegt ja, wie schon erwähnt und in den Abbildungen 7.18 und 7.19 zu sehen, etwas höher. Die Mittelwerte und Ihre Streuung von $\frac{1}{(\beta/2n)_0}$ und α' betragen:

Für $\frac{1}{(\beta/2n)_0}$:

$30.1667 \pm 8.4621[V^2/A]$ (n-MOSFET)
$75.2153 \pm 7.8928[V^2/A]$ (p-MOSFET)

Daraus folgt für $(\beta/2n)(0)$:

$0.033149 \pm 0.009299[A/V^2]$ (n-MOSFET)
$0.013595 \pm 0.001395[A/V^2]$ (p-MOSFET)

Für α' :

$0.17453 \pm 0.02076[\frac{V^2}{AGy^{2}/3}]$ (n-MOSFET)
$0.22586 \pm 0.02436[\frac{V^2}{AGy^{2}/3}]$ (p-MOSFET)

Daraus folgt für α :

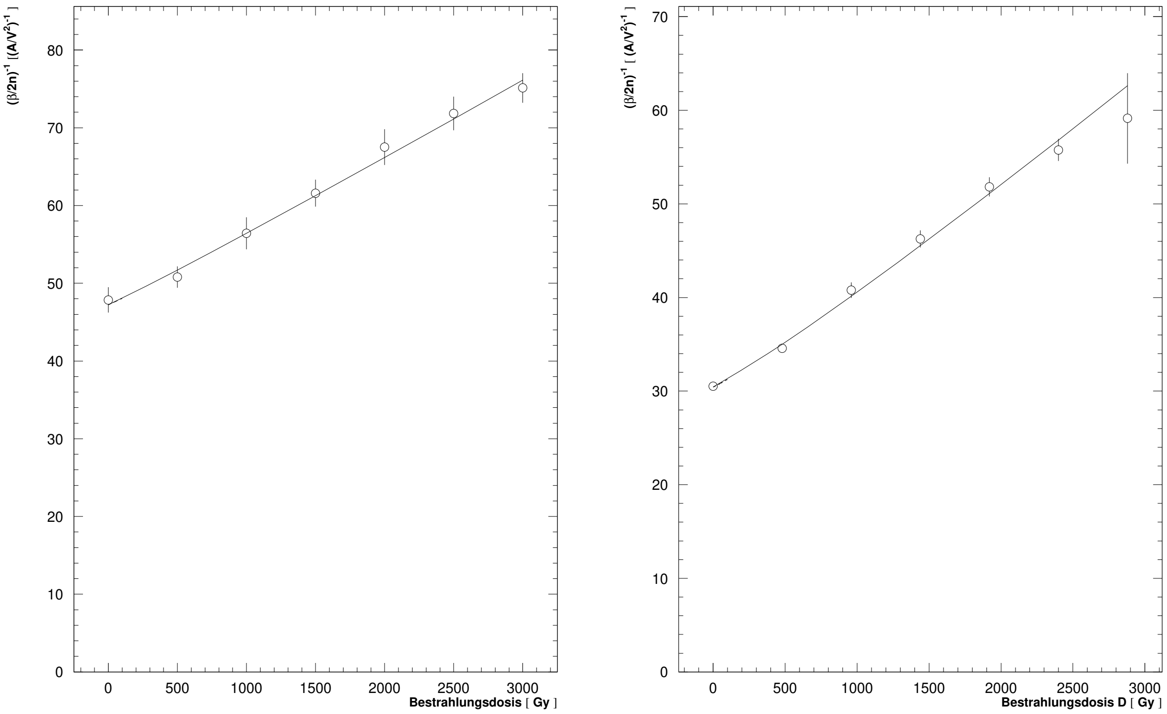


Abbildung 7.16: Fit über $(\beta/2n)^{-1}$ des n-MOSFET Nr.3 und Nr.2 in Abhängigkeit von der Bestrahlungsdosis D [in Gy].

$0.5786E-2 \pm 0.6882E-3[\frac{1}{Gy^{2}/3}]$ (n-MOSFET)
$0.3003E-2 \pm 0.2760E-3[\frac{1}{Gy^{2}/3}]$ (p-MOSFET)

Das Verhältnis von $(\beta/2n)_n(0)/(\beta/2n)_p(0) = 2,44$ entspricht in etwa dem Verhältnis von $\mu_n/\mu_p = 2,54$ (ohne, daß der unterschiedliche Faktor n von n- und p-MOSFET berücksichtigt wurde. Dieser ist im Falle der hier gemessenen MOSFET-Paare augenscheinlich nicht von großem Unterschied.) Ein Vergleich des Koeffizienten α von n- und p-MOSFET zeigt nun deutlich, daß aufgrund des fast um die Hälfte niedrigeren Wertes, die Beweglichkeit μ der Ladungsträger des p-MOSFETs bei Bestrahlung weniger stark abnimmt als beim n-MOSFET.

$$\mu = \frac{\mu_0}{1 + \alpha D^{2/3}} \tag{7.9}$$

Der Faktor halbiert quasi fast die Auswirkung der Bestrahlungsdosis. Anscheinend haben die sich im Laufe der Bestrahlung bildenden Zwischenraumzustände (das sind negative Ladungen beim n-MOSFET und positive beim p-MOSFET) einen stärkeren bremsenden Einfluß auf die leitenden Elektronen, als auf die “Löcher”.

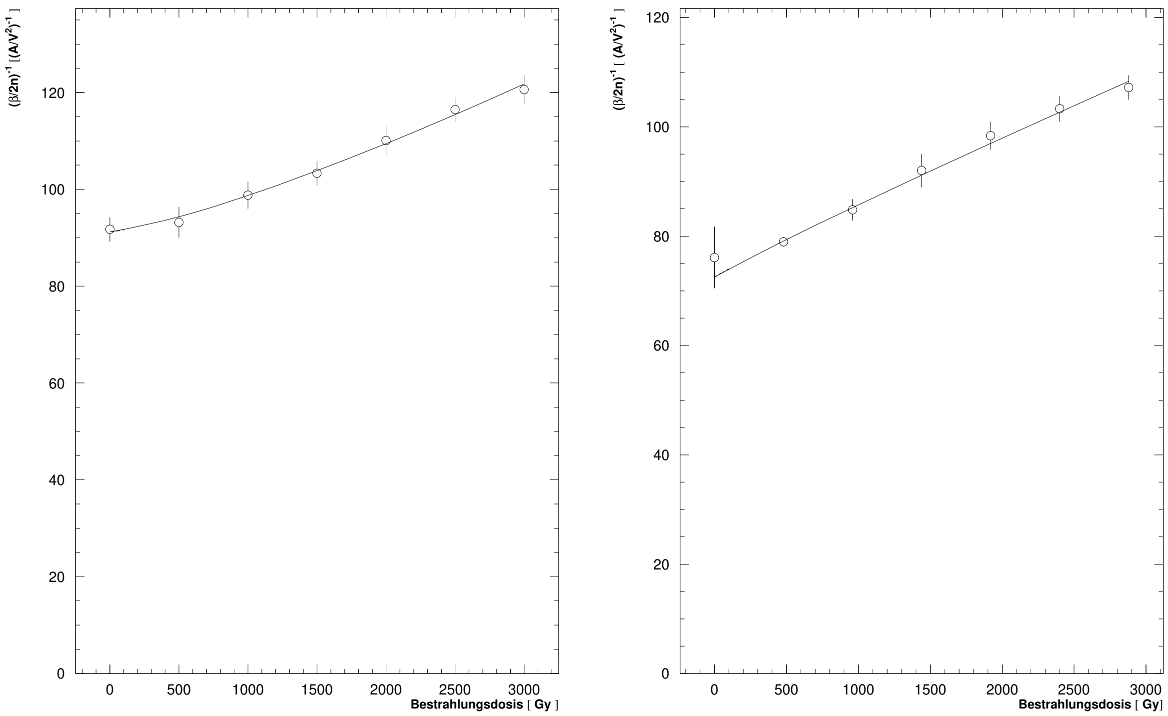


Abbildung 7.17: Fit über $(\beta/2n)^{-1}$ des p-MOSFET Nr.3 und Nr.2 in Abhängigkeit von der Bestrahlungsdosis [in Gy].

	P_1, P_2 und P_3 von f(D)		
n-MOSFET	Chip Nr.1	Chip Nr.2	Chip Nr.3
$P_1[V^2/A]$	29.565	30.430	47.240
Fehler	0.63047E-1	0.29406	1.0951
P_2	0.72040E-1	0.51778E-2	0.67948E-2
Fehler	0.17707E-1	0.20268E-2	0.41379E-2
P_3	0.74543E-1	1.0910	1.0436
Fehler	0.32512E-1	0.51138	0.76196E-1
p-MOSFET	Chip Nr.1	Chip Nr.2	Chip Nr.3
$P_1[V^2/A]$	91.431	72.504	91.220
Fehler	0.29795	1.4426	1.6745
P_2	0.13640E-1	0.18813E-1	0.11373E-2
Fehler	0.56207E-2	0.10560E-1	0.95440E-3
P_3	0.99887	0.94319	1.2738
Fehler	0.54230E-1	0.66500E-1	0.10513

Tabelle 7.4: Die Parameter welche die Abhängigkeit des Kehrwertes der Steilheit $(\beta/2n)^{-}1$ des n- und p-MOSFETs von der Bestrahlungsdosis darstellen

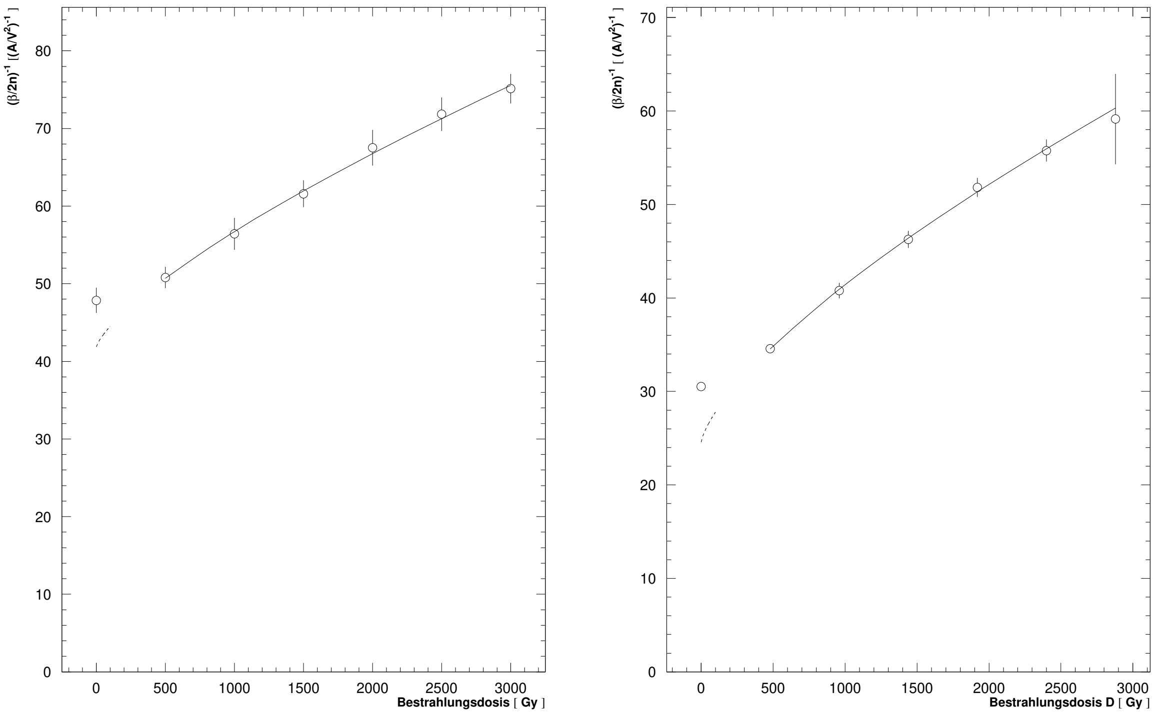


Abbildung 7.18: Fit an $(\beta/2n)^{-1}$ des n-MOSFET Nr.3 und Nr.2 in Abhängigkeit von der Bestrahlungsdosis D [in Gy] ohne den 1. Wert.

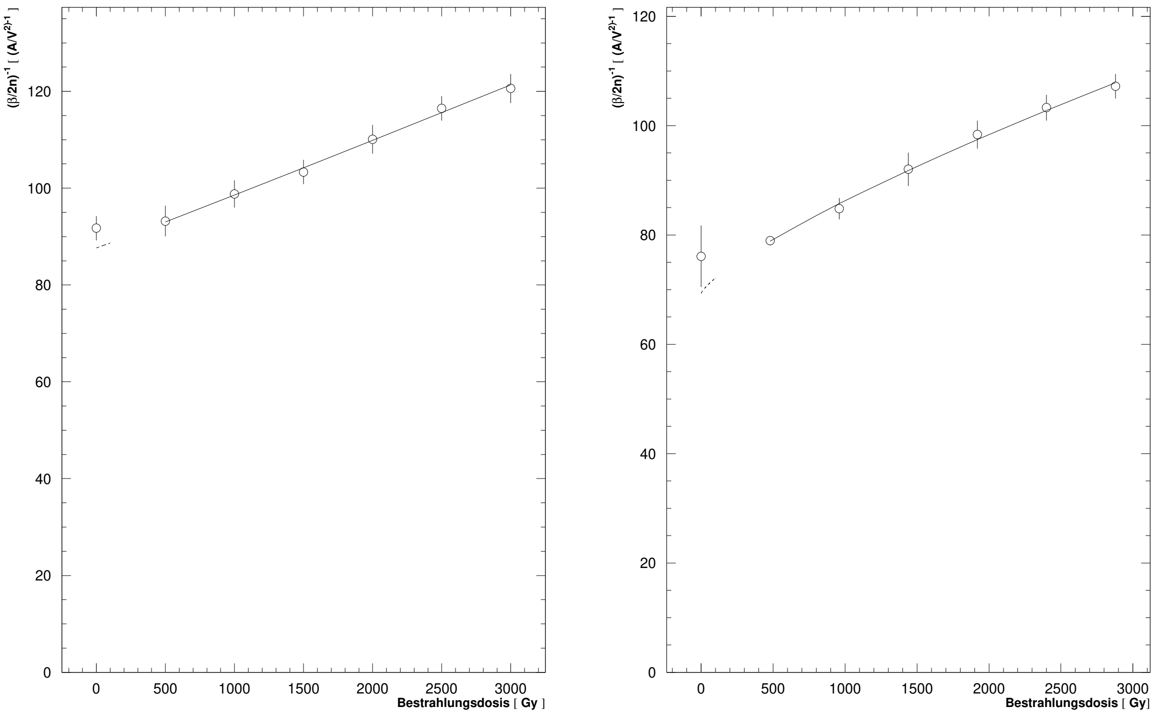


Abbildung 7.19: Fit über $(\beta/2n)^{-1}$ des p-MOSFET Nr.3 und Nr.2 in Abhängigkeit von der Bestrahlungsdosis [in Gy] ohne den 1. Wert.

	P_1, P_2 und P_3 von f(D)		
n-MOSFET	Chip Nr.1	Chip Nr.2	Chip Nr.3
$P_1[V^2/A]$	27.315	24.494	41.819
Fehler	0.80695	0.90272	1.8783
$P_2[\frac{V^2}{AGy^{P_3}}]$	0.16912	0.12606	0.87173E-1
Fehler	0.33065E-1	0.32262E-1	0.41263E-1
P_3	0.64721	0.70920	0.74421
Fehler	0.23486E-1	0.30788E-1	0.56677E-1
p-MOSFET	Chip Nr.1	Chip Nr.2	Chip Nr.3
$P_1[V^2/A]$	69.123	69.304	87.660
Fehler	3.5764	1.7260	2.5456
$P_2[\frac{V^2}{AGy^{P_3}}]$	1.4619	0.79172E-1	0.91036E-2
Fehler	0.3083	0.3811E-1	0.64284E-2
P_3	0.46396	0.77682	1.0262
Fehler	0.22334E-1	0.57029E-1	0.87375E-1

Tabelle 7.5: Die Parameter welche die Abhängigkeit des Kehrwertes der Steilheit $(\beta/2n)^{-}1$ des n- und p-MOSFETs von der Bestrahlungsdosis ab 500 Gy darstellen.

	P_1 und P_3 von f(D)		
n-MOSFET	Chip Nr.1	Chip Nr.2	Chip Nr.3
$P_1[V^2/A]$	27.630	23.263	39.607
Fehler	0.76169	0.76937	1.9562
$P_2[\frac{V^2}{AGy^{2/3}}]$	0.15129	0.19125	0.19106
Fehler	0.60830E-2	0.81273E-2	0.14871E-1
p-MOSFET	Chip Nr.1	Chip Nr.2	Chip Nr.3
$P_1[V^2/A]$	80.469	66.139	79.038
Fehler	2.6780	1.4432	3.7380
$P_2[\frac{V^2}{AGy^{2/3}}]$	0.25375	0.21508	0.20875
Fehler	0.19405E-2	0.13969E-2	0.26107E-1

Tabelle 7.6: Die Parameter welche die Abhängigkeit des Kehrwertes der Steilheit $(\beta/2n)^{-1}$ des n- und p-MOSFETs von der Bestrahlungsdosis ab 500 Gy darstellen, bei vorgegebenem Exponenten (2/3).

7.4 λ in Abhängigkeit von der Bestrahlung

Zur Untersuchung des Kanallängenmodulationskoeffizienten bezüglich Bestrahlung, wurde λ, wie bei den Temperaturmessungen ermittelt. Hierbei wurde dieses mal die Augangskennlinien bei einer Gatespannung von ± 2V gefittet. Die aus diesen Fits ermittelten Werte von λ wurden in Abhängigkeit von der Bestrahlungsdosis aufgetragen. Die Abbildungen 7.20 und 7.21 stellen die Abhängigkeit des Kanallängenmodulationskoeffizienten λ von der Bestrahlung dar. Die Werte von λ wurden mit folgender Funktion gefittet:

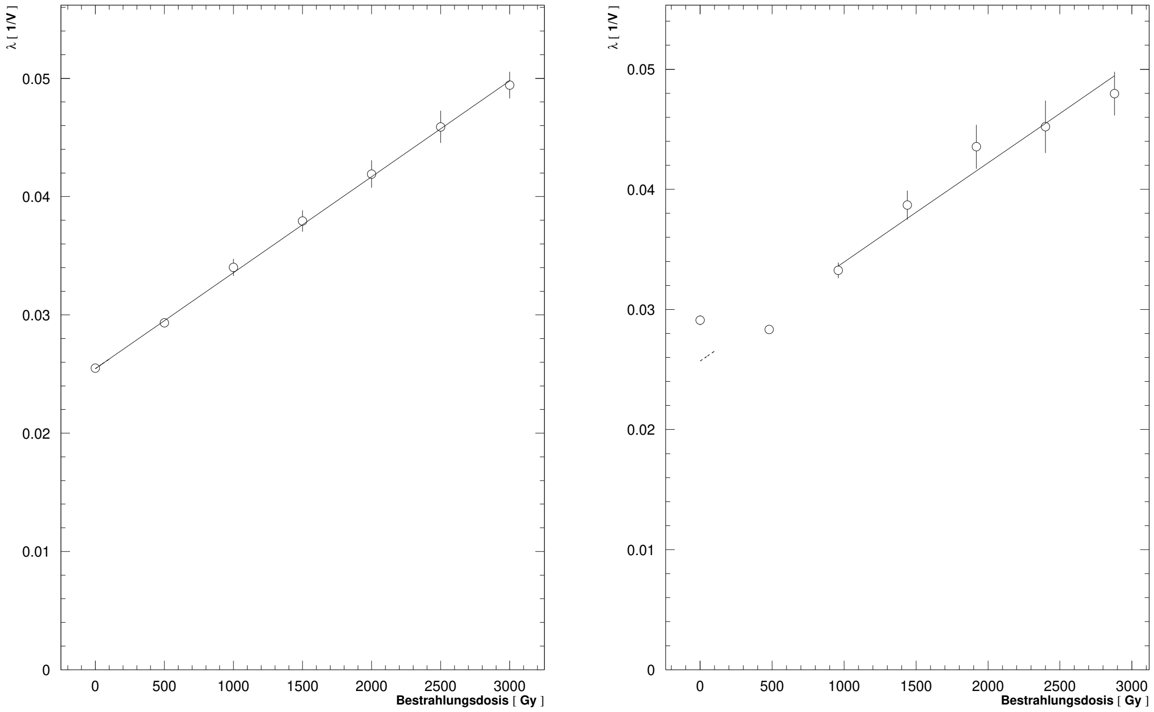


Abbildung 7.20: λ des n-MOSFET Nr.1 und Nr.2 in Abhängigkeit von der Bestrahlungsdosis

$$f(D) = P_1 D + P_2 \tag{7.10}$$

Die sich daraus ergebenden Parameter P_1 und P_2 sind in der folgenden Tabelle (7.7) dargestellt:

Das Verhalten von λ kann beim Vergleich sehr gut als linear angesehen werden. Die Differenz der Parameter zwischen den MOSFETs ist allerdings teilweise größer als der angegebene Fehler der einzelnen Werte. Dies läßt auch hier auf einen systematischen Fehler schließen, der in den hier angegebenen reinen Meßfehlern nicht enthalten ist. Es kann folgender Zusammenhang zwischen dem Kanallängenmodulationskoeffizienten λ und der Bestrahlungsdosis D dargestellt werden:

$$\lambda(D) = \lambda(0) + l_\lambda D \tag{7.11}$$

$\lambda(0) = 0.25579E-1 \pm 0.176776E-3[1/V]$ (n-MOSFET)
$\lambda(0) = 0.64217E-1 \pm 0.106773E-2[1/V]$ (p-MOSFET)
$l_\lambda = 0.818075E-5 \pm 0.93692E-7[1/VGy]$ (n-MOSFET)
$l_\lambda = 0.27729E-4 \pm 0.65789E-5[1/VGy]$ (p-MOSFET)

Anhand der Gleichung sieht man, daß λ, also die Steigung der Ausgangskennlinie im Sättigungsbereich mit Zunahme der Bestrahlungdosis steigt. Interressant ist die Tatsache, daß der Koeffizient l_λ des p-MOSFET um mehr als das dreifache größer ist, als der des n-MOSFET. Das bedeutet,

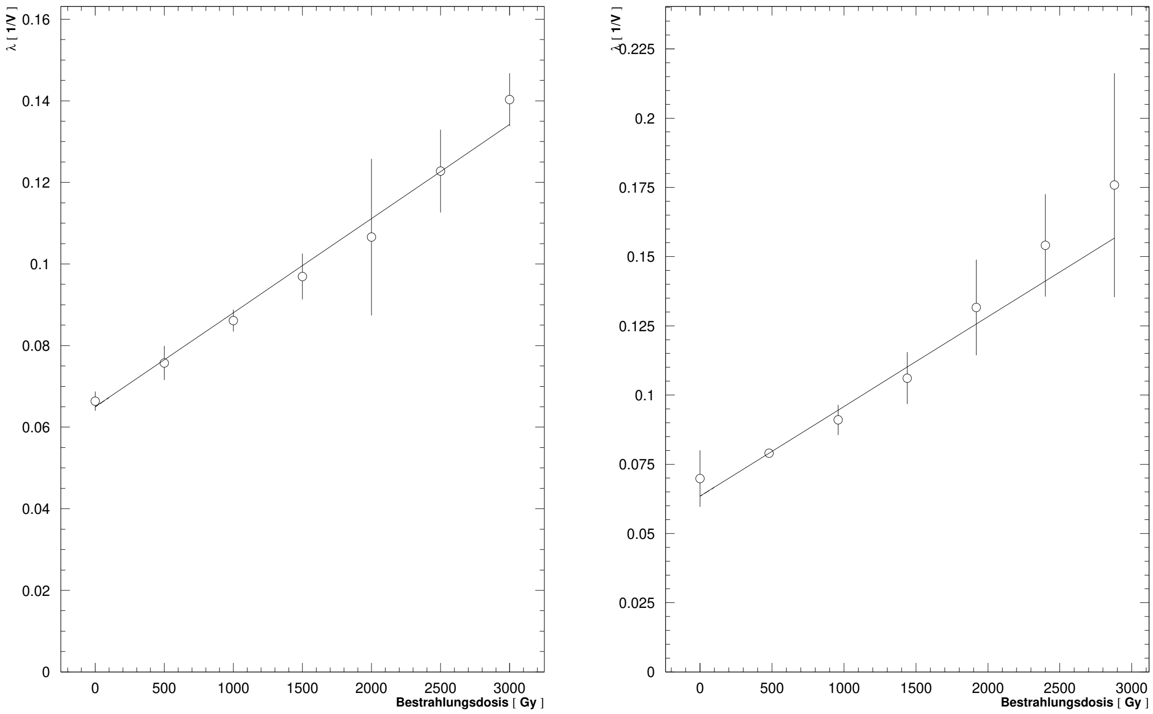


Abbildung 7.21: λ des p-MOSFET Nr.1 und Nr.2 in Abhängigkeit von der Bestrahlungsdosis

daß die Bestrahlung beim p-MOSFET sehr viel stärker zu einem Verhalten führt das dieselbe Auswirkung hat, wie die Verkürzung des Kanals.

	P_1, und P_2 von f(D)	
n-MOSFET	Chip Nr.1	Chip Nr.2
$P_1[1/VGy]$	0.81145E-5	0.8247E-5
Fehler	0.24792E-6	0.84867E-6
$P_2[1/V]$	0.25454E-1	0.25704E-1
Fehler	0.16661E-3	0.12516E-2
p-MOSFET	Chip Nr.1	Chip Nr.2
$P_1[1/VGy]$	0.23077E-4	0.32381E-4
Fehler	0.18672E-5	0.49422E-5
$P_2[1/V]$	0.64972E-1	0.63462E-1
Fehler	0.19922E-2	0.25999E-2

Tabelle 7.7: Die Parameter welche die Abhängigkeit des Koeffizienten λ der n- und p-MOSFETs Nr.1 und Nr.2 von der Bestrahlungsdosis darstellen

Kapitel 8

Das Annealing

Zur Untersuchung des Ausheilens (Anealing) von n- und p- MOSFETs nach erfolgter Bestrahlung wurden die 3 bestrahlten Chips unterschiedlichen äußeren Bedingungen ausgesetzt:
Chip Nr.3 wurde für einen bestimmten Zeitraum im Wärmeschrank auf eine Temperatur von $80^\circ C$, ohne angelegte Spannung, erhitzt.
Chip Nr.2 wurde bei Zimmertemperatur belassen, war aber auf dem Board, mit dem er bestrahlt worden war, an Spannung angeschlossen.
Chip Nr.1 wurde zunächst bei Zimmertemperatur belassen, ohne angelegte Spannung, und später zum Vergleich für einige Zeit auf $80^\circ C$ erhitzt. Der Zeitrahmen und der Umfang der Arbeit erlaubte es nur einen rein qualitativen Vergleich der einzelnen Chips bei diesen unterschiedlichen äußeren Bedingungen anzustellen. Hierzu wurde das Verhalten der Thresholdspannung V_T und der Steilheit $\beta/2n$ in Abhängigkeit von der Zeit untersucht.

8.1 Annealing bei $80^\circ C$ ohne angelegte Spannung

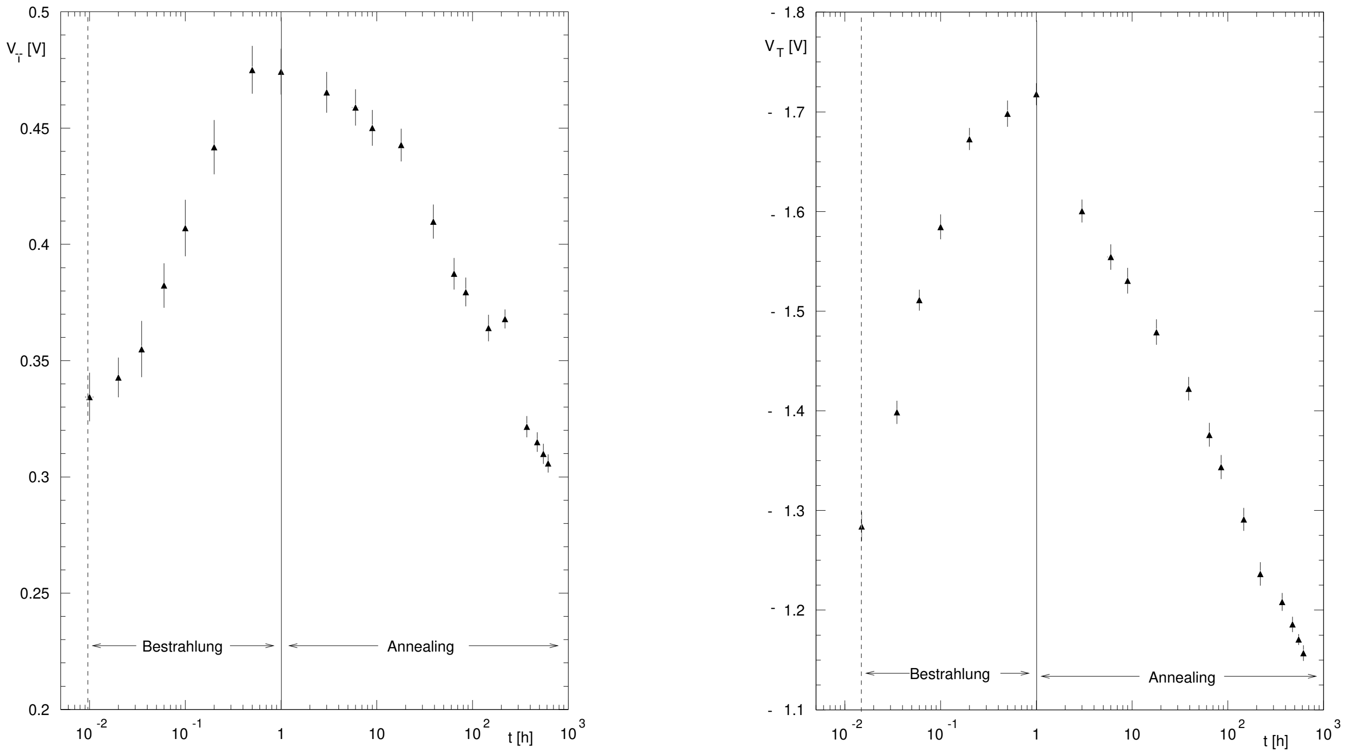


Abbildung 8.1: Die Tresholdspannung V_T des n- und p-MOSFET Nr.3 bei $80^\circ C$ in Abhängigkeit von der Zeit (in [h])

Die Abbildung 8.1 stellt das *Annealing* des n- und p-MOSFETs Nr.3 bezüglich der Thresholdspannung dar. Hierbei wurde die Zeit logarithmisch aufgetragen. Man sieht sehr deutlich die Rückentwicklung der Verschiebung der Thresholdspannung aufgrund der hohen Temperatur. Angesichts der logarithmischen Zeitskala deutet alles auf einen exponentiellen Vorgang hin. Das Verhalten, bei dem die ursprüngliche Thresholdspannung unter- bzw. überschritten wird, nennt man Überkompensation [Fall]. Die Abbildung 8.2 zeigt, wie sich die Steilheit der Kennlinien des MOSFET-Paares Nr.3 wieder aufgrund des Ausheilens zurückentwickelt. Diese Entwicklung scheint sich nicht so schnell, wie die der Thresholdspannung zu vollziehen.

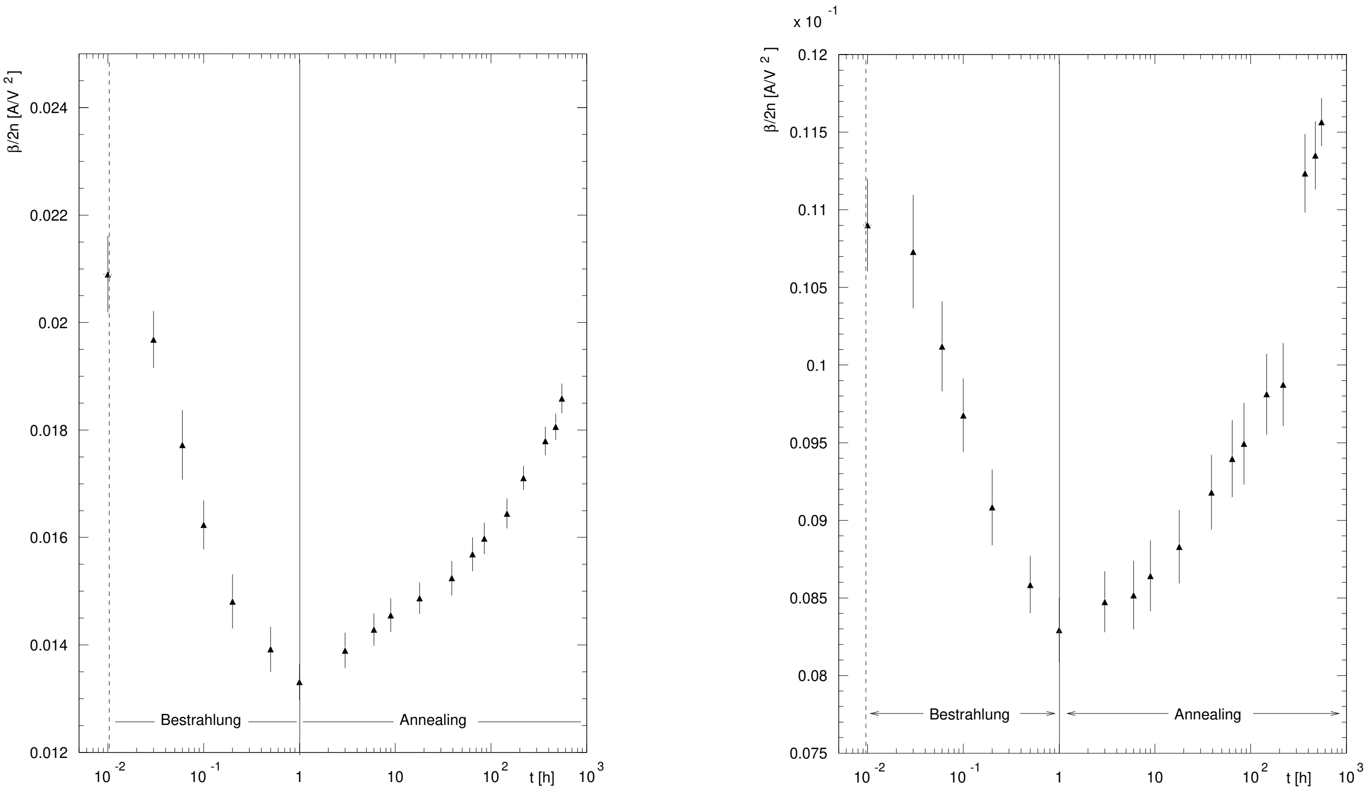


Abbildung 8.2: Die Steilheit $\beta/2n$ des n- und p-MOSFET Nr.3 bei $80°C$ in Abhängigkeit von der Zeit (in [h])

8.2 Annealing bei $25°C$ mit angelegter Spannung

Das verhalten des Chips bei Zimmertemperatur mit angelegter Spannung unter scheidet sich schon merklich von dem bei $80°C$ (siehe Abb. 8.3). Das Ausheilen findet aufgrund der niedrigeren Temperaturen langsamer statt, als bei höheren Temperaturen. Es scheint aber, begünstigt durch die angelegte Spannung, dennoch schon ein *Annealing* auch in diesem Zeitrahmen stattzufinden. Die Abbildung 8.4 zeigt die Entwicklung der Steilheit der Kennlinien des MOSFET-Paares Nr.2 wärend des Ausheilens bei Zimmertemperatur und angelegter Spannung. Hier sieht man deutlicher, daß schon ein *Annealing* in diesem Zeitraum stattfindet, wenn auch deutlich langsamer, als bei $80°C$.

8.3 Annealing bei $25°C$ ohne angelegte Spannung

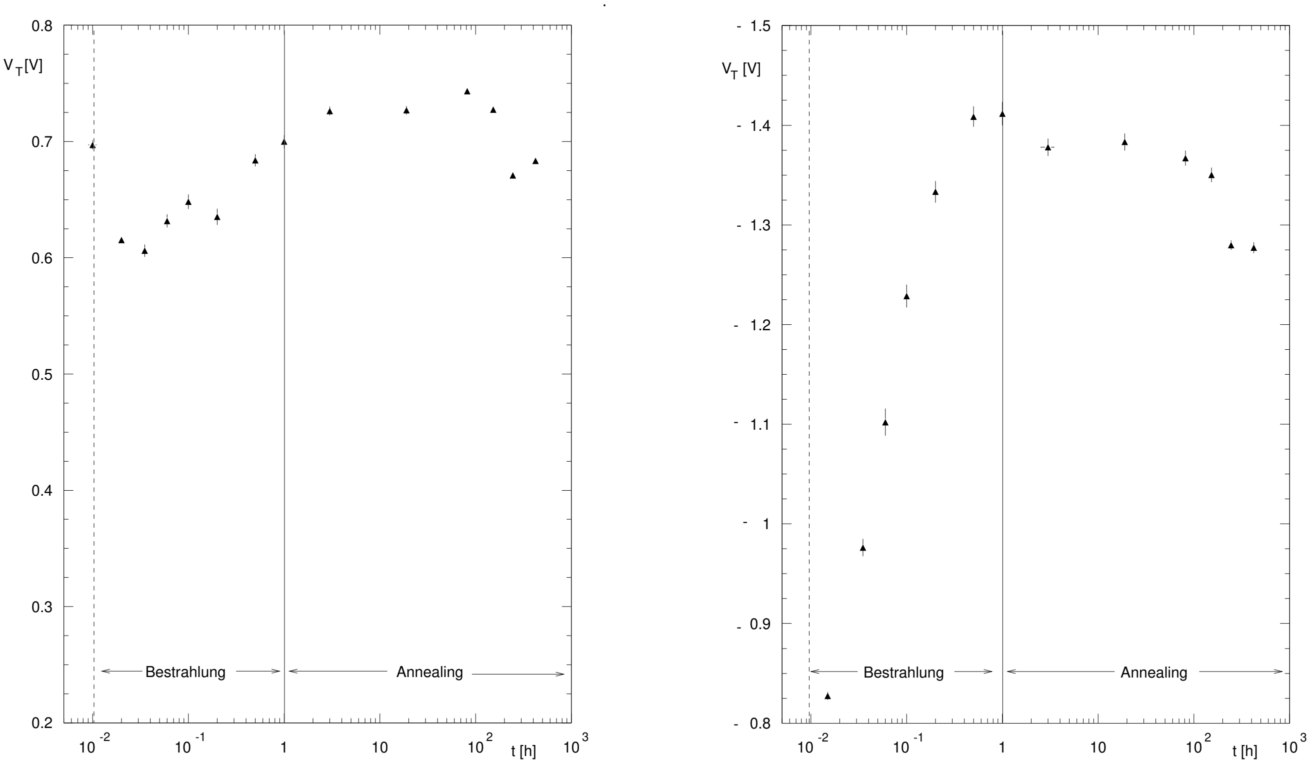


Abbildung 8.3: Die Tresholdspannung V_T des n- und p-MOSFET Nr.2 bei $25°C$ und angelegter Spannung in Abhängigkeit von der Zeit (in [h])

Betrachtet man die Abbildungen 8.5 und 8.6, welche das Verhalten des MOSFET-Paares bei Zimmertemperatur ohne angelegte Spannung zeigen, so kann man folgendes feststellen: Es ist beim Verhalten der Thresholdspannung ein Ausheilen, zu erkennen. Hiermit ist gemeint, daß eine gegenläufige Veränderung der Thresholdspannung während dieses Zeitraumes im Gegensatz zur Bestrahlung zu beobachten ist. Interessant ist dabei, daß der Chip Nr.1 genau die entgegengesetzte Veränderung durchläuft, wie der Chip Nr.2 . Desweiteren kann man feststellen, daß hingegen bei der Steilheit $\beta/2n$ der Kennlinien des Chip Nr.1 keine Veränderung also kein Annealing zu beobachten ist. Es scheint so, als ob das Anlegen einer Spannung (Chip Nr.2) besonders die Rückentwicklung von Grenzflächenzuständen beeinflußt, bzw. begünstigt. Der Chip Nr.1 wurde später für relativ kurze Zeit erhitzt um nochmals zu untersuchen, ob eine höhere Temperatur tatsächlich ein verhältnismäßig schnelles Ausheilen bewirkt. Die Abbildungen 8.7 und 8.8 stellen das Verhalten der Thresholdspannung und der Steilheit während der Bestrahlung, während des *Annealings* bei Zimmertemperatur und (die zeitlich letzten 3 Werte) während einer kurzen Phase des Erhitzens dar, wobei der Chip während des Annealings nicht auf Spannung lag. Interessant ist, daß besonders die Thresholdspannung sich wieder aufgrund der höheren Temperaturen zurückentwickelt (Abb. 8.7), wogegen man bei der Steilheit keinen so starken Einfluß dieser kurzen Zeit des Erhitzens auf $80°C$ beobachten kann. Dies bestätigt die Messungen am Chip Nr.3 und bestärkt die Vermutung, daß ein Erhitzen der Chips sich besonders günstig auf die Rückbildung von Oxidladungen auswirkt.

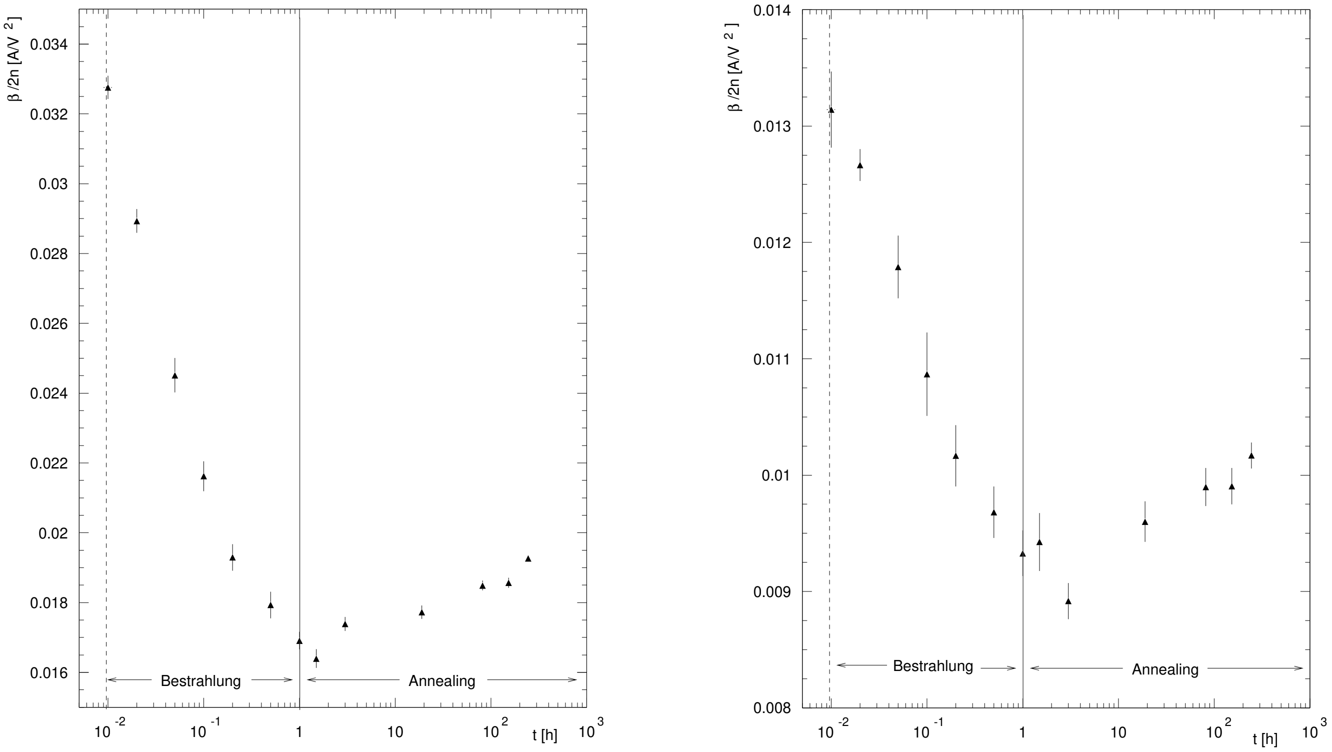


Abbildung 8.4: Die Steilheit $\beta/2n$ des n- und p-MOSFET Nr.2 bei 25°C und angelegter Spannung in Abhängigkeit von der Zeit (in [h])

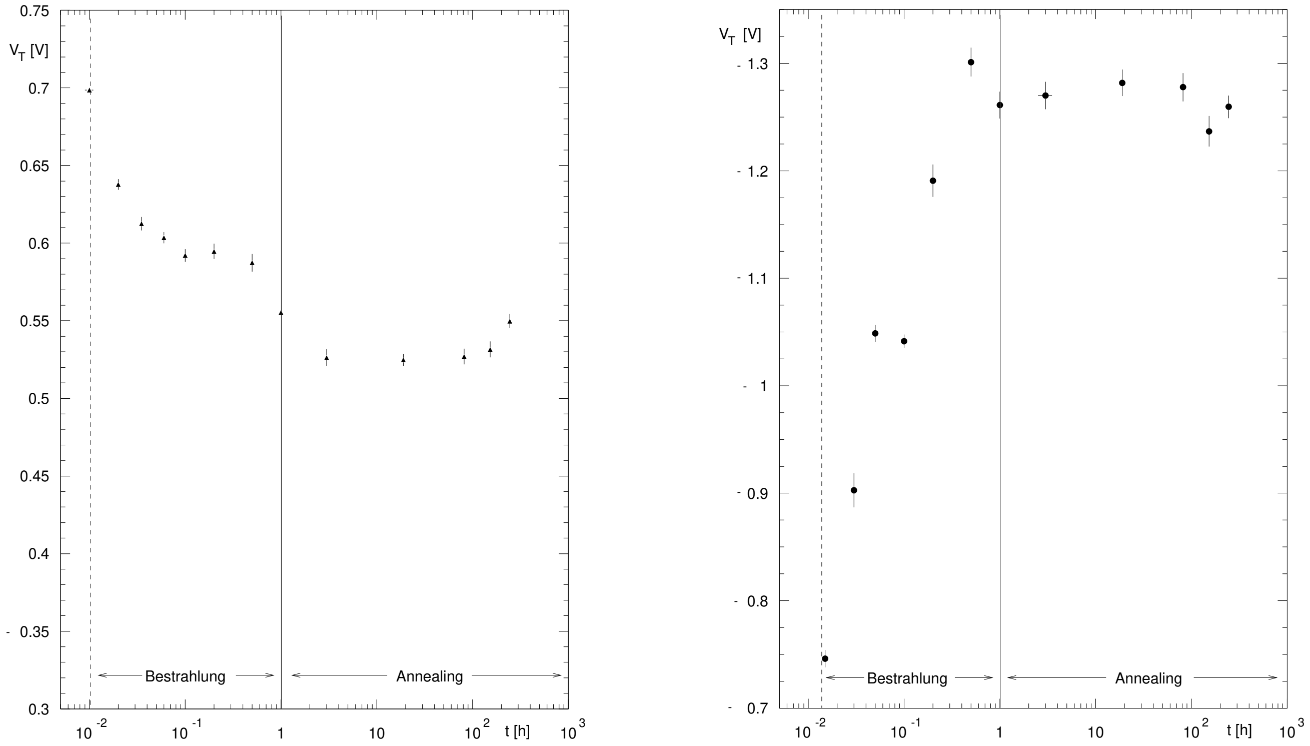


Abbildung 8.5: Die Tresholdspannung V_T des n- und p-MOSFET Nr.1 bei 25°C ohne angelegte Spannung in Abhängigkeit von der Zeit (in [h])

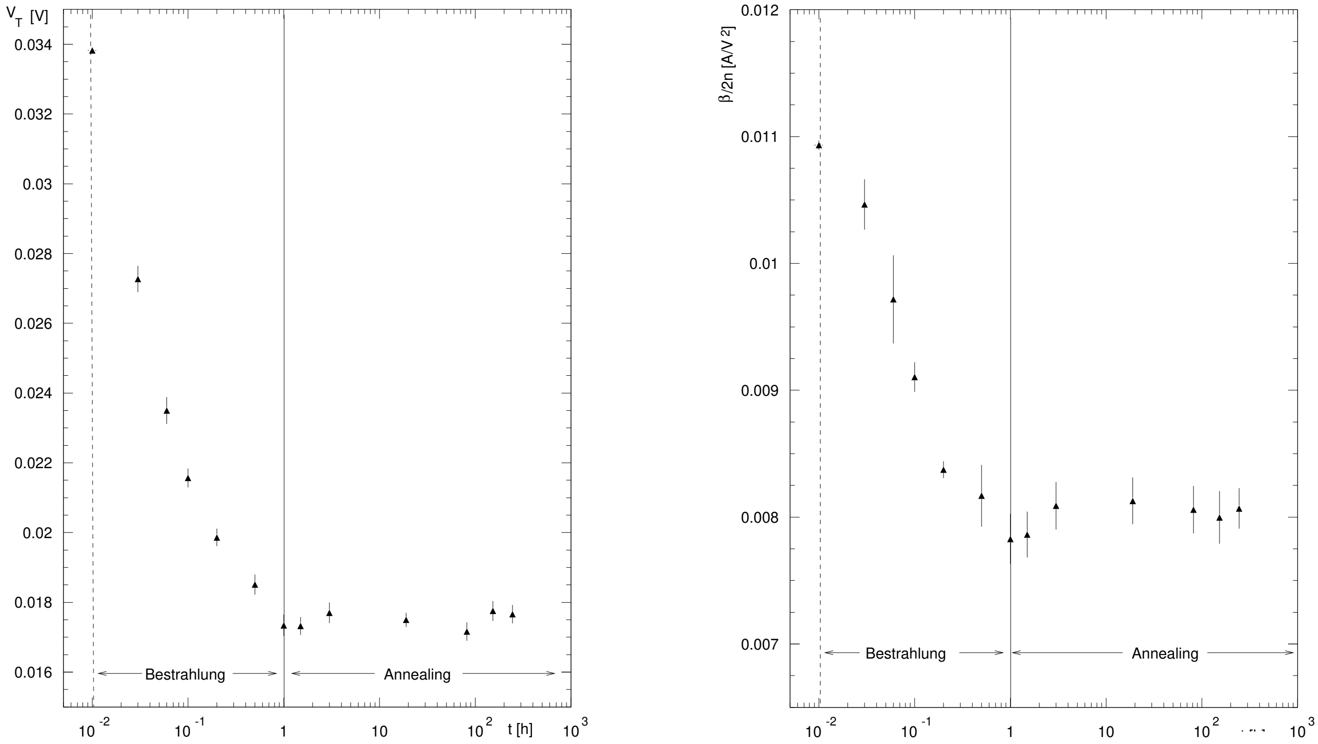


Abbildung 8.6: Die Steilheit $\beta/2n$ des n- und p-MOSFET Nr.1 bei $25°C$ ohne angelegte Spannung in Abhängigkeit von der Zeit (in [h])

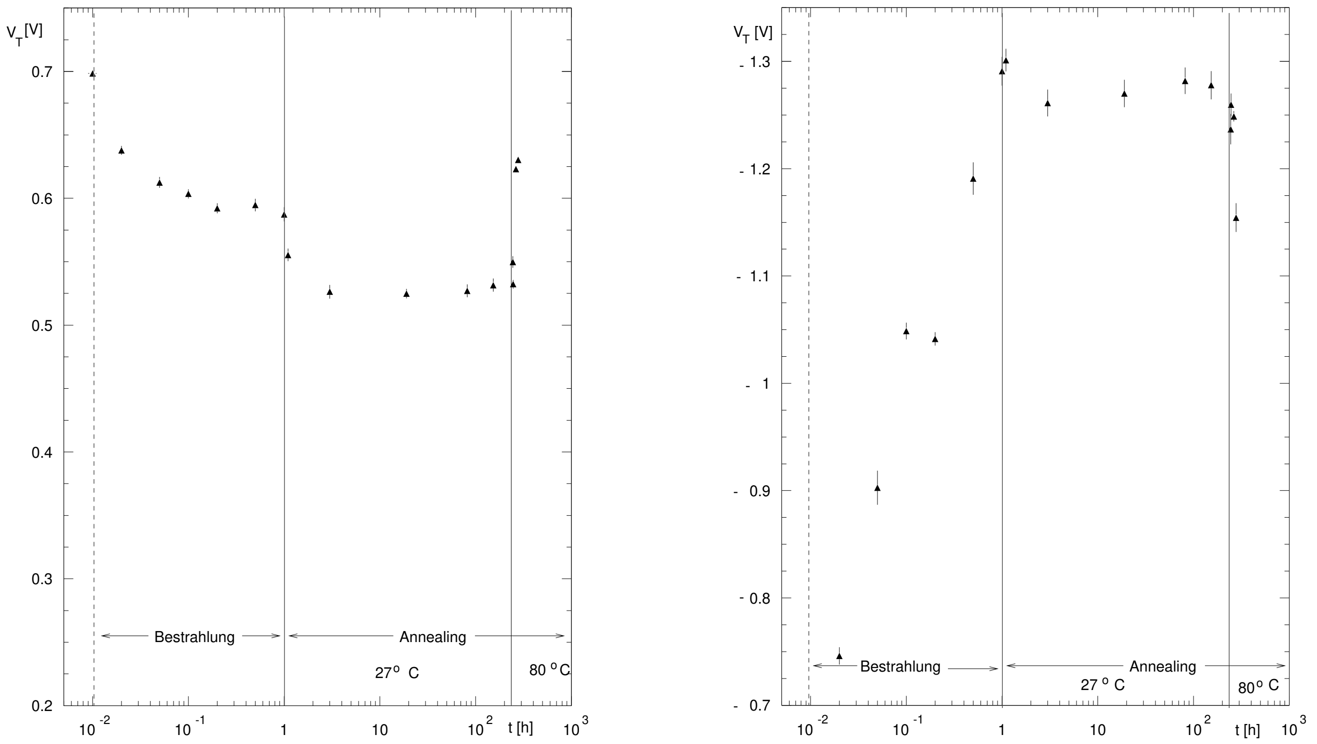


Abbildung 8.7: Die Tresholdspannung V_T des n- und p-MOSFET Nr.1 bei $25°C$ und anschließend $80°C$ ohne angelegte Spannung in Abhängigkeit von der Zeit (in [h])

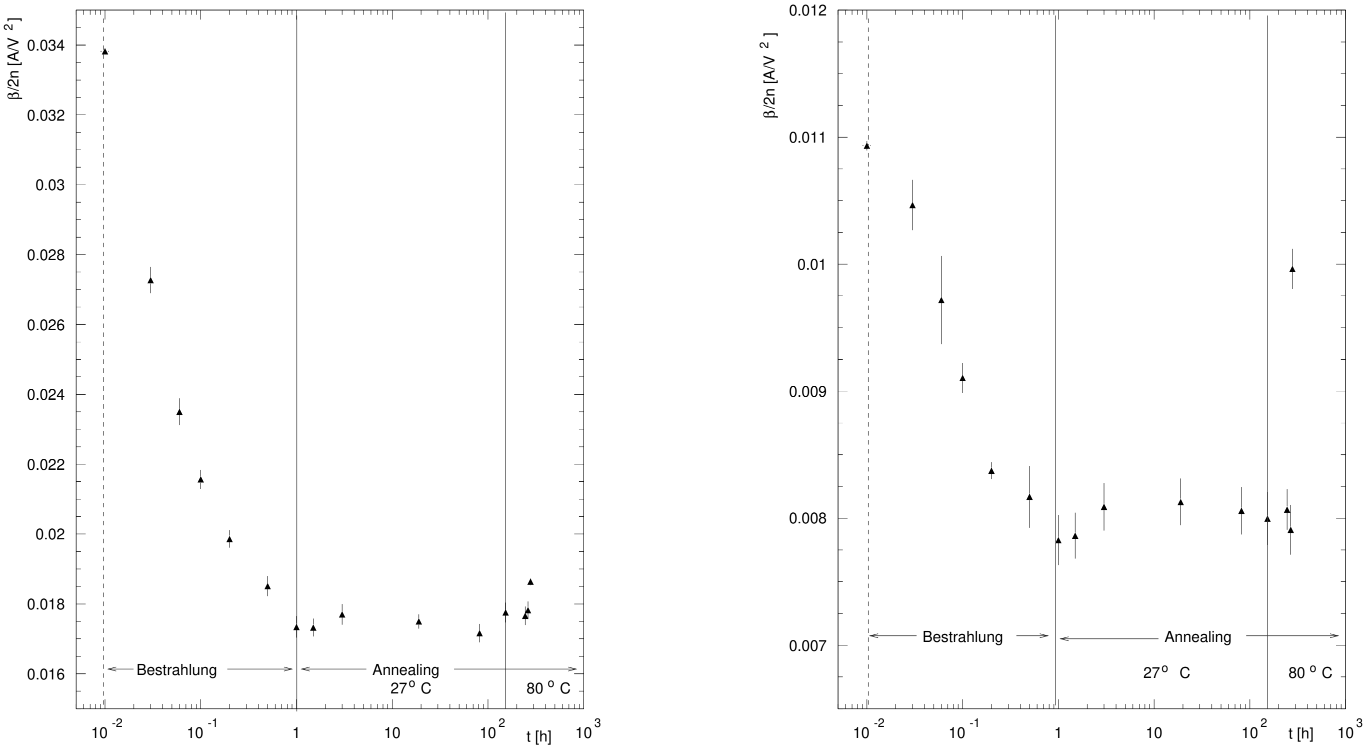


Abbildung 8.8: Die Steilheit $\beta/2n$ des n- und p-MOSFET Nr.1 bei $25°C$ und anschließend $80°C$ ohne angelegte Spannung in Abhängigkeit von der Zeit (in [h])

Danksagung

An dieser Stelle möchte ich allen Dank sagen, die zum Gelingen meiner Staatsexamensarbeit beigetragen haben. Insbesonders danke ich:

meiner Familie: Rainer, Katharina, Sebastian und Christian, die mich in dieser Zeit sehr entbehren mußten, und ohne deren Rücksichtnahme mein Studium nicht möglich wäre,

meinen Freunden und Bekannten, besonders Familie Dalmann, Isabel Prinzessin zu Löwenstein, Inge Becker, und all die anderen, die an mich gedacht und Rücksicht auf mich genommen haben,

Herrn Prof. Dr. Eisele, für die Bereitschaft mich zu betreuen und das Interesse an meiner Arbeit,

Herrn Dr. Frank Hensley, für die Hilfsbereitschaft und Erlaubnis in der Kopfklinik der Universität Heidelberg die Blutbestrahlungsanlage für die Bestrahlung der Chips zu benutzen,

Stefan Tapprogge, durch dessen Anregung ich erst auf die Idee kam im Hause der Hochenergiephysik, wo sich auch das ASIC-Labor befindet, nach einer Staatsexamensarbeit zu fragen,

Herrn Prof. Dr. K.H. Meier, über den ich zu meiner Staatsexamensarbeit kam und dessen Anwesenheit im Hause und Interesse am Voranschreiten der Arbeit mich immer wieder zur rechten Zeit motiviert hat,

Dr. Andreas Hölscher, ganz besonders, der mich über die ganze Zeit mit viel Engagement betreute und vor allem immer wieder so motivierte, daß mir die Arbeit bis zuletzt Spaß gemacht hat,

Ulrich Trunk, der mich ebenfalls mit Engagement betreute, oftmals mit kompetenten Ratschlägen zur Hilfe war und bei dem ich erfuhr, daß Fehler dazu da sind, daß man daraus lernt,

Roland Schediwy, ohne dessen Hilfe ich nicht in der Lage gewesen wäre die Mengen an Meßdaten zu verarbeiten und für dessen Tips bei den Aufnahmen der Meßkurven und der Bedienung des Wärmeschrankes ich, im nachhinein, sehr dankbar bin,

Joachim Boelsems, der *guten Seele* des ASIC-Labors, für alle Fürsorge und vielfältige Hilfe bis zuletzt, als es ums Einbinden der Arbeit ging,

Michael Keller, für alle Tips und Hilfen bezüglich dem von ihm entwickelten FADC, sowie allen Computerfragen und überhaupt ..,

Dirk Droste, der in der Endphase meiner Arbeit zu allen Tages- und Nachtzeiten als Ansprechpartner herhalten mußte,

Markus Loose,dessen Ratschläge immer kompetent waren und durch dessen Hilfe beim Einbinden eines besonders aufwendigen Bildes ich in kurzer Zeit eine ganze Menge Nützliche über eps-files lernte,

Günter Schmidt und Edgar Sexauer die immer hilfsbereit waren, wenn es um Computer- und besonders um Latex-Fragen ging,

so wie allen übrigen Mitarbeitern des ASIC-Labors, für ihre Anwesenheit als Ansprechpartner und als Ratgeber bei den unterschiedlichsten Problemen.

Tabellenverzeichnis

Abbildungsverzeichnis

Literaturverzeichnis

[AnJ] Andrea Jöns, Entwicklung und Test von hochintegrierten Schaltkreisen zur Auslese von Halbleiterdetektoren für die Hochenergiephysik und praxisnahe Anwendungen, Diplomarbeit, Bonn 1995

[ams] Austria Mikro Systeme International AG, 1,2μm CMOS Process Parameters, AMS, Unterpremstätten 1995

[Bott] Stephan Böttcher, Study of the Radiation Damage in Analog CMOS Pipelines, CMOS Transistors, and MOS Capacitors, Hamburg 1996

[Fall] Wolfgang Fallot-Burghardt, Strahlenschäden in dem C-MOS Verstärker und Auslesechip Viking2, Diplomarbeit, Heidelberg 1994

[Ma] Ma, Dressendorfer, Ionizing Radiation in MOS Devices and Circuits, John Wiley and Sons, 1989

[Ns] IEEE Trans.Nucl.Sci. NS-43, No.3, 1996, 783-784

[Reg] Dr. Dieter F. Regulla, Alanin/ESR-Referenzdosimetrie DOSISBEURTEILUNG, München 29.08.1996

[San94] W.Sansen und K.Laker. Design of Analog Integrated Circuits and Systems. Mc Graw-Hill, New York, 1994

[Veen] H.J.M.Veendrick, MOS ICs: From Basics to ASICs, Weinheim 1992, S.1-40